

به نام خدا

پروژه دوم آزمایشگاه طراحی و ساخت میکروویو و نوری

«طراحی و پیاده‌سازی ساختارهای صفحه‌ای^۱ غیرفعال^۲ با استفاده از خطوط ریزنواری^۳»

نیمسال دوم سال تحصیلی ۱۴۰۱-۱۴۰۰

۱-۱- مقدمه

خطوط نواری^۴ و ریزنواری از پرکاربردترین محیط‌های انتشار در محدوده میکروویو و موج میلیمتری است. خطوط نواری و ریزنواری نسبت به سایر محیط‌های انتشار، نظیر موجبر و کابل کواکسیال^۵ مزیت‌هایی دارد که از آن جمله می‌توان به ابعاد کوچک، سهولت ساخت و قابلیت اتصال به سایر اجزا و قطعات گسسته^۶ میکروویو اشاره نمود؛ اما تلفات خطوط نواری و ریزنواری به صورت نوعی، نسبت به موجبر و کابل کواکسیل بیشتر است و بیشینه توان قابل انتقال در آن‌ها، نسبت به موجبر و کابل کواکسیل کمتر است. با توجه به مطالب بیان شده، در بسیاری از مواقع، برای طراحی و ساخت مدارهای ترکیبی میکروویو^۷ و اجزای آن‌ها از خطوط ریزنواری یا نواری استفاده می‌شود. در خطوط نواری، مدهای TEM خالص قابلیت انتشار دارد و در آن واپاشی^۸ رخ نمی‌دهد. مدهای منتشر شده در خطوط ریزنواری شبه TEM است. در این پروژه، برای آشنایی دانشجویان با نحوه طراحی، ساخت و آزمایش مدارهای صفحه‌ای میکروویو، سه ساختار مجزا در قالب آزمایش ۱ تا ۴ معرفی شده است و لازم است هریک از دانشجویان بر اساس لیست بارگذاری شده در سایت درس، پروژه مربوط به خود را در فرکانس بیان شده، دنبال کند. این موارد شامل تزویج‌کننده جهتی^۹، تزویج‌کننده شاخه‌ای^{۱۰}، تزویج‌کننده Rat-race و تقسیم‌کننده توان ویلکینسون است.

¹ Planar

² Passive

³ Microstrip

⁴ Strip-line

⁵ Coaxial

⁶ Discrete

⁷ Microwave hybrid circuits

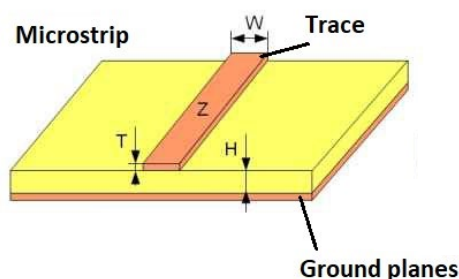
⁸ Dispersion

⁹ Directional coupler

¹⁰ Branch-line coupler

۱-۲- طراحی و پیاده‌سازی خطوط ریزنواری

برای پیاده‌سازی خطوط ریزنواری از مدار چاپی استفاده می‌شود. در این ساختار، الگوی طراحی شده‌ی شما، روی یک سمت یک لایه‌ی عایقی چاپ شده و صفحه‌ی دیگر، صفحه‌ی به اصطلاح زمین را می‌سازد. نمایی از این ساختار در شکل (۱-۱) دیده می‌شود.



شکل (۱-۱) نحوه ساخت خطوط ریزنواری با استفاده از مدارهای چاپی

در این پروژه، از زیرلایه RO4003 استفاده می‌شود که مشخصات آن در جدول (۱-۱) گزارش شده است. H ضخامت زیرلایه و T ضخامت مس است.

جدول (۱-۱) مشخصات زیرلایه RO4003

ϵ_r	$\tan \delta$	Dielectric Thickness (H)	Copper Thickness (T)
3.55	0.0027	20 mil (0.504 mm)	35 μm

بسیار مهم: حداقل عرض خط قابل ساخت ^۱ 0.2mm است و امکان ساخت خطوطی با عرض کمتر از 0.2mm وجود ندارد. حداقل فاصله بین دو هادی مجاور^۲، 0.2mm است و در صورتی که فاصله بین دو هادی مجاور، کمتر از 0.2mm باشد، در حین مراحل ساخت، بر خلاف انتظار، به هم متصل خواهد شد. هنگام طراحی مدار چاپی، به هیچ وجه، استفاده از سوراخ‌های متالیزه یا المان‌های دیگر، مجاز نیست. ابعاد بردی که در اختیار دارید 5 cm × 5 cm است. البته برای بخش اختیاری، می‌توانید از ابعاد 8cm × 8cm نیز استفاده کنید. استفاده از ابعاد بزرگ‌تر در بخش اصلی یا اختیاری، باعث کاهش ۵۰ درصدی نمره طراحی آن بخش شما می‌شود. سعی کنید در مدارهای خود، از خطوط انتقال صاف استفاده کنید تا بتوانید

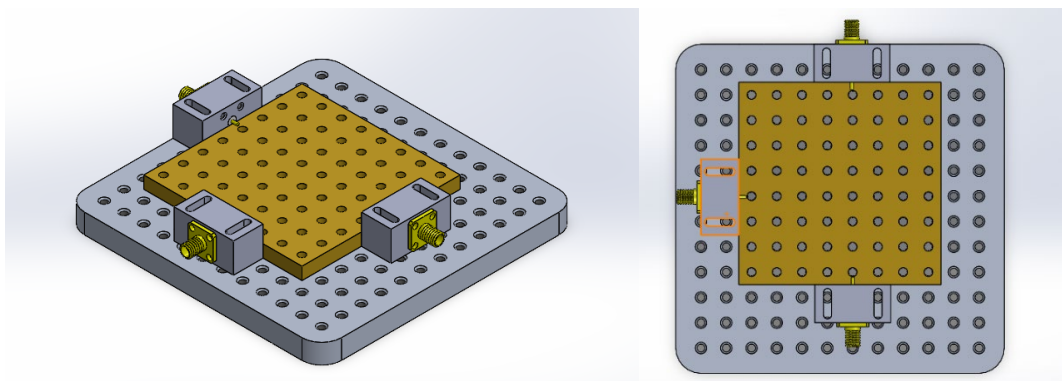
^۱ Minimum Line Width

^۲ Minimum Spacing

تمامی ناپیوستگی‌ها را به درستی در شبیه‌سازی شماتیک مدل کنید. برای مثال، در طراحی تقسیم‌کننده توان ویلکینسون و تزویج‌کننده Rat-race، ساختار را به طور مستطیلی (به جای دایروی) رسم کنید.

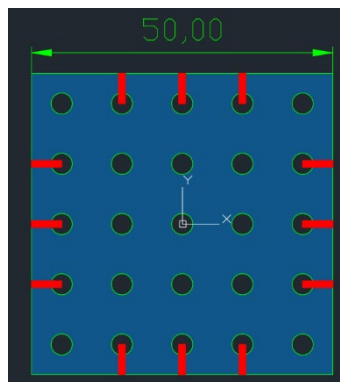
۱-۳- آزمایش مدار و اندازه‌گیری پارامترهای پراکندگی

برای آزمایش ادوات طراحی شده توسط دانشجویان، از ساختاری مطابق شکل (۱-۲) استفاده می‌شود.



شکل (۱-۲) دو نما از ساختار مورد استفاده برای آزمایش ادوات طراحی شده

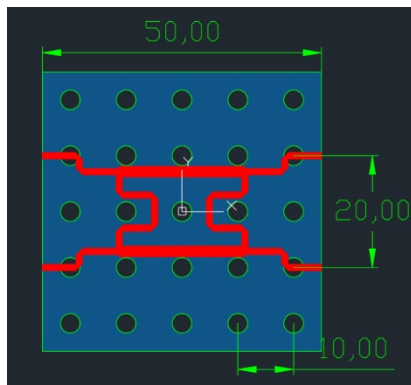
در این ساختار، محل قرارگیری کانکتورها متغیر است و مدار چاپی طراحی شده توسط هریک از دانشجویان، با پیچ بر روی جعبه بسته می‌شود و مورد آزمایش قرار می‌گیرد. فاصله‌ی هر دو سوراخ مجاور، 1 cm است و مغزی کانکتور، می‌تواند دقیقاً در وسط هر یک از سوراخ‌ها قرار بگیرد. محل قرارگیری هر کانکتور به شکل زیر است:



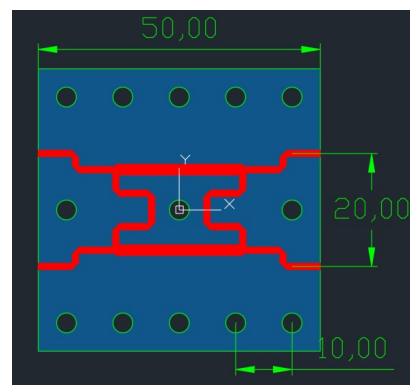
شکل (۱-۳) محل قرارگیری ممکن برای هر کانکتور

همانطور که در شکل (۱-۲) مشاهده می‌شود، مجموعاً، تعداد زیادی سوراخ برای بسته شدن پیچ‌ها در نظر گرفته شده است؛ اما لازم نیست همه‌ی این سوراخ‌ها هنگام طراحی نقشه برد مدار چاپی مورد استفاده قرار گیرد. لازم است پس از طراحی تزویج‌کننده، در قسمت‌های میانی برد و اطراف خطوط ریزنواری به تعداد

کافی پیچ وجود داشته باشد. همچنین در اطراف هریک از بردها، چهار پیچ تعبیه شده است که هر چهار تای آن‌ها در نقشه دانشجویان قرار می‌گیرد و لازم است حتما مورد استفاده قرار گیرد (گوشه‌ای‌ترین پیچ‌ها). در حین مراحل طراحی ممکن است، برخی خطوط، از روی محل قرارگیری سوراخ‌ها عبور کند و این کار، تاثیری در پاسخ نخواهد داشت؛ بنابراین پس از طراحی تزویج‌کننده، حتما سوراخ‌هایی برای بسته شده پیچ در اطراف برد و چند پیچ در قسمت میانی آن در نظر بگیرید و لازم است پیچ‌های انتخابی شما دقیقا بر پیچ‌های تعبیه شده در قالب نقشه مدار چاپی (Carrier_Size.dwg) منطبق باشد. به عبارت دیگر، کافی است پیچ‌هایی را که نمی‌خواهید استفاده کنید، از لایه Hole حذف نمایید. برای مثال، نقشه‌ی یک تزویج‌کننده‌ی شاخه‌ای مانند شکل‌های زیر است. می‌بینید که تمامی خطوط صاف هستند و فاصله‌ها طوری تنظیم شده‌اند که اتصال به کانکتور ممکن باشد. همچنین مدار با تعدادی از سوراخ‌ها تلاقی داشته که آن‌ها حذف شده‌اند.



شکل (۱ - ۴) یک BLC طراحی شده روی برد اشاره شده



شکل (۱ - ۵) طرح نهایی یک BLC طراحی شده روی برد اشاره شده با حذف سوراخ‌های اضافی

توجه می‌کنیم که چهار سوراخ گوشه حتما باید در طرح شما باقی بمانند (مانند شکل (۱ - ۵)). در این پروژه از کانکتور SMA PE4099 استفاده می‌شود که ابعاد و سایر مشخصات آن در برگه اطلاعات^۱ آن که در سامانه قرار گرفته است موجود است. برای شبیه‌سازی گذار از کابل کواکسیل به خط نواری، کافی است از یک استوانه به قطر بخش عایقی استفاده کرده و با شرط مرزی مناسب، آن را شبیه‌سازی کنید. توجه کنید که نیازی به بررسی اثرات دیگر نیست و تاثیر زیادی در طراحی شما نخواهد داشت.



شکل (۱ - ۶) نمایی از کانکتور PE4099

¹ Datasheet

۱-۴- آزمایش شماره ۱: طراحی و ساخت تزویج کننده جهتی

برای آشنایی با نحوه پیاده سازی تزویج کننده جهتی با استفاده از خطوط نواری تزویج شده، به کتاب پوزار^۱ مراجعه کنید. ضریب تزویج را $+16\text{dB}$ در نظر بگیرید. لازم است طراحی به گونه ای صورت پذیرد که فاصله خروجی های Thru و Coupled تا محل کانکتورهای خروجی، یکسان باشد تا بتوان اختلاف فاز بین این دو دهانه را، هنگام اندازه گیری، با مقادیر مورد نظر مقایسه کرد.

الف) با استفاده از روابط کتاب پوزار و نرم افزار linecalc، امپدانس مودهای زوج و فرد را محاسبه کرده و با یکدیگر مقایسه کنید. ابعاد خطوط ریزنواری تزویج شده را با استفاده از نمودارهای رسم شده در کتاب پوزار و نرم افزار linecalc، محاسبه (و مقایسه) نمایید.

ب) ساختار تزویج کننده را با در نظر گرفتن ناپیوستگی ها، در محیط شماتیک نرم افزار ADS شبیه سازی کنید و با رسم نمودار پارامترهای پراکندگی، نتایج را با اهداف طراحی مقایسه کنید. در صورت وجود اختلاف با اهداف طراحی، ساختار را بهینه سازی کنید. اختلاف فاز بین دهانه Thru و Coupled باید 90° درجه باشد. توجه کنید که باید تمامی خطوط اضافه که برای اتصال مدار به کانکتورها استفاده کرده اید را به همراه تمامی ناپیوستگی های مدار، لحاظ کنید.

پ) ساختار تزویج کننده را در محیط EM نرم افزار ADS، شبیه سازی کنید. نمودار پارامترهای پراکندگی را رسم کرده و با اهداف طراحی مقایسه نمایید. ساختار تزویج کننده را در محیط شبیه سازی EM بهینه سازی کنید.

توجه: قبل از بهینه سازی، به طور شهودی توضیح دهید که پارامترهای مسئله باید چگونه تغییر کنند تا پاسخ بدست آمده، به پاسخ مطلوب نزدیک تر شود.

ت) شبیه سازی گذار از کواکسیل به خط ریزنواری: با توجه به اطلاعات کانکتور (که در سایت درس بارگذاری شده است)، گذار از کابل کواکسیل به خط ریزنواری را شبیه سازی کنید. توجه نمایید که هنگام شبیه سازی، دهانه ها، از یک طرف ساختار به کابل کواکسیل و از طرف دیگر به خط ریزنواری قرار گرفته در طراحی شما متصل خواهد شد. تمامی تمهیدات مورد نیاز برای شبیه سازی صحیح این گذار را توضیح دهید و در شبیه سازی خود لحاظ کنید. این بخش را HFSS یا CST شبیه سازی کنید.

نمودار تلفات بازگشتی و تلفات عبوری را رسم کنید. از این اتصال، تا چه فرکانسی می توان استفاده کرد؟ بیشینه فرکانس قابل استفاده را با محدوده فرکانسی پیشنهادی سازنده کانکتور مقایسه کنید.

ث) ساختار کلی را (به همراه گذار از کابل کواکسیل به خط ریزنواری) با استفاده از نرم افزار HFSS یا

¹ Pozar

CST تحلیل کنید و با نتایج شبیه‌سازی ADS مقایسه کنید. نیازی به رسم کل ساختار از ابتدا نیست و می‌توانید از Export کردن مدار Layout در ADS استفاده کنید.

ج) پهنای باند ساختار طراحی شده را به ازای تلفات بازگشتی بزرگتر از +15dB محاسبه و گزارش کنید. نمودار اختلاف فاز دهانه Thru و Coupled را در این محدوده فرکانسی رسم کنید.

چ) اختیاری: با به کارگیری روش مناسب، پهنای باند تزویج‌کننده جهتی را افزایش دهید. نمودار پارامترهای پراکندگی ساختار بهینه شده را رسم کرده و پهنای باند را گزارش کنید. نمودار اختلاف فاز دهانه Thru و Coupled را رسم کنید. (راهنمایی: یکی از روش‌های افزایش پهنای باند، روش چند قسمت کردن تزویج‌کننده^۱ است که برای آشنایی با آن می‌توانید به کتاب‌ها و مقالات مراجعه کنید. باید تئوری کار را توضیح داده و تمامی مراحل قبل را برای طراحی خود تکرار کنید).

ح) نقشه برد مدار چاپی را مطابق فایل راهنما و بر اساس نقشه استاندارد (فایل Carrier_Size.dwg) طراحی کرده و به صورت زیر نام‌گذاری کنید:

StudentID_Proj2_Exp1.dwg

نقشه برد مدار چاپی را به همراه فایل Word/LaTeX و pdf گزارش، در قالب یک فایل zip ارسال

کنید. نحوه نام‌گذاری فایل zip. مطابق قالب نامگذاری نقشه مدار چاپی باشد. تمامی فایل‌های

شبیه‌سازی را نیز پیوست کنید. البته نیازی به پوشه‌های مربوط به results نیست و می‌توانید با حذف آن‌ها، حجم فایل‌های تحویلی خود را شدیداً کاهش دهید.

۱-۵- آزمایش شماره ۲: طراحی و ساخت تزویج‌کننده شاخه‌ای^۲

برای آشنایی با تزویج‌کننده شاخه‌ای، به کتاب پوزار مراجعه کنید.

الف) با استفاده از نرم‌افزار linecalc ابعاد تزویج‌کننده را محاسبه نمایید.

ب) ساختار تزویج‌کننده را با در نظر گرفتن ناپیوستگی‌ها، در محیط شماتیک نرم‌افزار ADS شبیه‌سازی کنید و با رسم نمودار پارامترهای پراکندگی، نتایج را با اهداف طراحی مقایسه کنید. در صورت وجود اختلاف با اهداف طراحی، ساختار را بهینه‌سازی کنید. اختلاف فاز خروجی‌های تزویج‌کننده را رسم نمایید. پ) ساختار تزویج‌کننده را در محیط EM نرم‌افزار ADS، شبیه‌سازی کنید. نمودار پارامترهای پراکندگی را رسم کرده و با اهداف طراحی مقایسه نمایید. در نهایت، ساختار تزویج‌کننده را در محیط EM بهینه‌سازی کنید. اختلاف فاز خروجی‌های تزویج‌کننده را رسم نمایید.

^۱ Multisection coupled line coupler

^۲ Branch line coupler

توجه: قبل از بهینه‌سازی، به طور شهودی توضیح دهید که پارامترهای مسئله باید چگونه تغییر کنند تا پاسخ بدست آمده، به پاسخ مطلوب نزدیک‌تر شود.

ت) شبیه‌سازی گذار از کواکسیل به خط ریزنواری: با توجه به اطلاعات کانکتور (که در سایت درس بارگذاری شده است)، گذار از کابل کواکسیل به خط ریزنواری را شبیه‌سازی کنید. توجه نمایید که هنگام شبیه‌سازی، دهانه‌ها، از یک طرف ساختار به کابل کواکسیل و از طرف دیگر به خط ریزنواری قرار گرفته در طراحی شما متصل خواهد شد. تمامی تمهیدات مورد نیاز برای شبیه‌سازی صحیح این گذار را توضیح دهید و در شبیه‌سازی خود لحاظ کنید. این بخش را HFSS یا CST شبیه‌سازی کنید.

نمودار تلفات بازگشتی و تلفات عبوری را رسم کنید. از این اتصال، تا چه فرکانسی می‌توان استفاده کرد؟ بیشینه فرکانس قابل استفاده را با محدوده فرکانسی پیشنهادی سازنده کانکتور مقایسه کنید.

ث) ساختار کلی را (به همراه گذار از کابل کواکسیل به خط ریزنواری) با استفاده از نرم‌افزار HFSS یا CST تحلیل کنید و با نتایج شبیه‌سازی ADS مقایسه کنید. نیازی به رسم کل ساختار از ابتدا نیست و می‌توانید از Export کردن مدار Layout در ADS استفاده کنید.

ج) پهنای باند ساختار طراحی شده را به ازای تلفات بازگشتی بزرگتر از $+15\text{dB}$ محاسبه و گزارش کنید. نمودار اختلاف فاز دهانه‌های خروجی را در این محدوده فرکانسی رسم کنید.

چ) اختیاری: با به کارگیری روش مناسب، پهنای باند تزویج‌کننده شاخه‌ای را افزایش دهید. نمودار پارامترهای پراکندگی ساختار بهینه شده را رسم کرده و پهنای باند را گزارش کنید. نمودار اختلاف فاز دهانه‌های خروجی را رسم کنید. (راهنمایی: یکی از روش‌های افزایش پهنای باند، استفاده از روش چند قسمت کردن تزویج‌کننده است که برای آشنایی با آن می‌توانید به کتاب‌ها و مقالات مراجعه کنید. باید تئوری کار را توضیح داده و تمامی مراحل قبل را برای طراحی خود تکرار کنید).

ح) نقشه برد مدار چاپی را مطابق فایل راهنما و بر اساس نقشه استاندارد (فایل Carrier_Size.dwg) طراحی کرده و به صورت زیر نام‌گذاری کنید:

StudentID_Proj2_Exp2.dwg

نقشه برد مدار چاپی را به همراه فایل Word/LaTeX و pdf گزارش، در قالب یک فایل zip ارسال

کنید. نحوه نام‌گذاری فایل zip. مطابق قالب نامگذاری نقشه مدار چاپی باشد. تمامی فایل‌های

شبیه‌سازی را نیز پیوست کنید. البته نیازی به پوشه‌های مربوط به results نیست و می‌توانید با حذف آن‌ها، حجم فایل‌های تحویلی خود را شدیداً کاهش دهید.

۱-۶- آزمایش شماره ۳: طراحی و ساخت تزویج کننده Rat-race

برای آشنایی با تزویج کننده Rat-race، به کتاب پوزار مراجعه کنید.

الف) با استفاده از نرم افزار linecalc ابعاد تزویج کننده را محاسبه نمایید.

ب) ساختار تزویج کننده را با در نظر گرفتن ناپیوستگی ها، در محیط شماتیک نرم افزار ADS شبیه سازی کنید و با رسم نمودار پارامترهای پراکندگی، نتایج را با اهداف طراحی مقایسه کنید. در صورت وجود اختلاف با اهداف طراحی، ساختار را بهینه سازی کنید. اختلاف فاز خروجی های تزویج کننده را رسم نمایید. پ) ساختار تزویج کننده را در محیط EM نرم افزار ADS، شبیه سازی کنید. نمودار پارامترهای پراکندگی را رسم کرده و با اهداف طراحی مقایسه نمایید. در نهایت، ساختار تزویج کننده را در محیط EM بهینه سازی کنید. اختلاف فاز خروجی های تزویج کننده را رسم نمایید.

توجه: قبل از بهینه سازی، به طور شهودی توضیح دهید که پارامترهای مسئله باید چگونه تغییر کنند تا پاسخ بدست آمده، به پاسخ مطلوب نزدیک تر شود.

ت) شبیه سازی گذار از کواکسیل به خط ریزنواری: با توجه به اطلاعات کانکتور (که در سایت درس بارگذاری شده است)، گذار از کابل کواکسیل به خط ریزنواری را شبیه سازی کنید. توجه نمایید که هنگام شبیه سازی، دهانه ها، از یک طرف ساختار به کابل کواکسیل و از طرف دیگر به خط ریزنواری قرار گرفته در طراحی شما متصل خواهد شد. تمامی تمهیدات مورد نیاز برای شبیه سازی صحیح این گذار را توضیح دهید و در شبیه سازی خود لحاظ کنید. این بخش را HFSS یا CST شبیه سازی کنید.

نمودار تلفات بازگشتی و تلفات عبوری را رسم کنید. از این اتصال، تا چه فرکانسی می توان استفاده کرد؟ بیشینه فرکانس قابل استفاده را با محدوده فرکانسی پیشنهادی سازنده کانکتور مقایسه کنید.

ث) ساختار کلی را (به همراه گذار از کابل کواکسیل به خط ریزنواری) با استفاده از نرم افزار HFSS یا CST تحلیل کنید و با نتایج شبیه سازی ADS مقایسه کنید. نیازی به رسم کل ساختار از ابتدا نیست و می توانید از Export کردن مدار Layout در ADS استفاده کنید.

ج) پهنای باند ساختار طراحی شده را به ازای تلفات بازگشتی بزرگتر از $+15\text{dB}$ محاسبه و گزارش کنید. نمودار اختلاف فاز دهانه های خروجی را در این محدوده فرکانسی رسم کنید.

چ) اختیاری: بررسی کنید که چگونه می توان نسبت تقسیم توان را در خروجی های تزویج کننده تغییر داد. مراحل طراحی را برای تقسیم توان با نسبت ۱ به ۲ (در خروجی های تزویج کننده) دنبال کنید. توجه داشته باشید که امپدانس دهانه های ورودی و خروجی 50Ω است. برای تطبیق امپدانس دهانه های ورودی و خروجی با امپدانس های بدست آمده می توان از روش هایی مانند تبدیل کننده امپدانس ربع طول موج

استفاده کرد. بررسی کنید که استفاده از این روش‌ها، چه مزایا و معایبی به دنبال دارد. (Unqual Split Rat-race Coupler)

ح) نقشه برد مدار چاپی را مطابق فایل راهنما و بر اساس نقشه استاندارد (فایل Carrier_Size.dwg) طراحی کرده و به صورت زیر نام‌گذاری کنید:

StudentID_Proj2_Exp3.dwg

نقشه برد مدار چاپی را به همراه فایل Word/LaTeX و pdf گزارش، در قالب یک فایل zip ارسال کنید. نحوه نام‌گذاری فایل zip. مطابق قالب نامگذاری نقشه برد مدار چاپی باشد. تمامی فایل‌های شبیه‌سازی را نیز پیوست کنید. البته نیازی به پوشه‌های مربوط به results نیست و می‌توانید با حذف آن‌ها، حجم فایل‌های تحویلی خود را شدیداً کاهش دهید.

۱-۷- آزمایش شماره ۴: طراحی و ساخت تقسیم‌کننده توان ویلکینسون

برای آشنایی با تقسیم‌کننده توان ویلکینسون، به کتاب پوزار مراجعه کنید. برای مقاومت $100\ \Omega$ مورد نیاز، سائز 0603 را در نظر بگیرید.

Resistor size	Length	Width
1206	3.2mm	1.6mm
0805	2mm	1.25mm
0603	1.6mm	0.8mm
0402	1mm	0.5mm

شکل (۱-۷) ابعاد چند شماره از مقاومت‌ها

برای شبیه‌سازی EM در محیط ADS، باید مقاومت را از محیط شماتیک در مسئله قرار دهید. در مورد این موضوع جستجو کرده و روش آن را توضیح دهید و از آن برای شبیه‌سازی استفاده کنید. در شبیه‌سازی تمام‌موج در HFSS یا ADS نیز مستطیلی هم اندازه با مقاومت 0603 قرار دهید و با استفاده از قطعات Lumped در این برنامه‌ها به عنوان شرط مرزی، شبیه‌سازی خود را انجام دهید.

الف) با استفاده از نرم‌افزار linecalc ابعاد تزویج‌کننده را محاسبه نمایید.

ب) ساختار تزویج‌کننده را با در نظر گرفتن ناپیوستگی‌ها، در محیط شماتیک نرم‌افزار ADS شبیه‌سازی کنید و با رسم نمودار پارامترهای پراکندگی، نتایج را با اهداف طراحی مقایسه کنید. در صورت وجود اختلاف با اهداف طراحی، ساختار را بهینه‌سازی کنید. اختلاف فاز خروجی‌های تزویج‌کننده را رسم نمایید. پ) ساختار تزویج‌کننده را در محیط EM نرم‌افزار ADS، شبیه‌سازی کنید. نمودار پارامترهای پراکندگی را رسم کرده و با اهداف طراحی مقایسه نمایید. در نهایت، ساختار تزویج‌کننده را در محیط EM بهینه‌سازی کنید. اختلاف فاز خروجی‌های تزویج‌کننده را رسم نمایید.

توجه: قبل از بهینه‌سازی، به طور شهودی توضیح دهید که پارامترهای مسئله باید چگونه تغییر کنند تا پاسخ بدست آمده، به پاسخ مطلوب نزدیک‌تر شود.

ت) شبیه‌سازی گذار از کواکسیل به خط ریزنواری: با توجه به اطلاعات کانکتور (که در سایت درس بارگذاری شده است)، گذار از کابل کواکسیل به خط ریزنواری را شبیه‌سازی کنید. توجه نمایید که هنگام شبیه‌سازی، دهانه‌ها، از یک طرف ساختار به کابل کواکسیل و از طرف دیگر به خط ریزنواری قرار گرفته در طراحی شما متصل خواهد شد. تمامی تمهیدات مورد نیاز برای شبیه‌سازی صحیح این گذار را توضیح دهید و در شبیه‌سازی خود لحاظ کنید. این بخش را HFSS یا CST شبیه‌سازی کنید.

نمودار تلفات بازگشتی و تلفات عبوری را رسم کنید. از این اتصال، تا چه فرکانسی می‌توان استفاده کرد؟ بیشینه فرکانس قابل استفاده را با محدوده فرکانسی پیشنهادی سازنده کانکتور مقایسه کنید.

ث) ساختار کلی را (به همراه گذار از کابل کواکسیل به خط ریزنواری) با استفاده از نرم‌افزار HFSS یا CST تحلیل کنید و با نتایج شبیه‌سازی ADS مقایسه کنید. نیازی به رسم کل ساختار از ابتدا نیست و می‌توانید از Export کردن مدار Layout در ADS استفاده کنید.

ج) پهنای باند ساختار طراحی شده را به ازای تلفات بازگشتی بزرگتر از $+15\text{dB}$ محاسبه و گزارش کنید. نمودار اختلاف فاز دهانه‌های خروجی را در این محدوده فرکانسی رسم کنید.

چ) اختیاری: با به کارگیری روش مناسب، پهنای باند تقسیم‌کننده توان ویلکینسون را افزایش دهید. نمودار پارامترهای پراکندگی ساختار بهینه شده را رسم کرده و پهنای باند را گزارش کنید. نمودار اختلاف فاز دهانه‌های خروجی را رسم کنید. (راهنمایی: یکی از روش‌های افزایش پهنای باند، استفاده از روش چند قسمت کردن تقسیم‌کننده توان است که برای آشنایی با آن می‌توانید به کتاب‌ها و مقالات مراجعه کنید. باید تئوری کار را توضیح داده و تمامی مراحل قبل را برای طراحی خود تکرار کنید.)

ح) نقشه برد مدار چاپی را مطابق فایل راهنما و بر اساس نقشه استاندارد (فایل Carrier_Size.dwg) طراحی کرده و به صورت زیر نام‌گذاری کنید:

StudentID_Proj2_Exp4.dwg

نقشه برد مدار چاپی را به همراه فایل Word/LaTeX و pdf گزارش، در قالب یک فایل zip. ارسال

کنید. نحوه نام‌گذاری فایل zip. مطابق قالب نامگذاری نقشه مدار چاپی باشد. تمامی فایل‌های

شبیه‌سازی را نیز پیوست کنید. البته نیازی به پوشه‌های مربوط به results نیست و می‌توانید با حذف آن‌ها، حجم فایل‌های تحویلی خود را شدیداً کاهش دهید.