

Relatório da Entrega I

<Grupo>

11 de abril de 2014

1 Introdução

Deve conter necessariamente:

- Componentes produzidos no trabalho.
- Linguagem utilizada (VHDL ou Verilog).
- Bibliotecas utilizadas e uma breve explicação de cada uma delas.

2 Implementações

2.1 Componente X

2.1.1 Bibliotecas

Deve conter necessariamente:

- Explicação do uso da biblioteca no componente. Caso não foi usado nenhuma biblioteca, escreva "Nenhuma biblioteca utilizada". Exemplo: *Neste componente, utilizamos a biblioteca X, que permite tratar bits como números inteiros sem sinal ...*

2.1.2 Código

Deve conter necessariamente:

- Explicação detalhada do código que envolve dificuldades envolvidas na implementação, a utilização de alguns tipos pré-definidos, previsão de funcionamento e limitações. Exemplo: *O código produzido para este componente realiza a soma entre dois números de X bits. A utilização da biblioteca mencionada na seção anterior trata a entrada Y1 e Y2 como números inteiros sem sinal e a saída é a soma destes número no formato de inteiro sem sinal. Números negativos não são tratados por este componente ...*
- Circuito RTL do Quartus.

2.1.3 Testes

Deve conter pelo menos um caso de teste. Quanto maior a abrangência, maior será a nota.

2.1.3.1 Teste X

- Explicação do teste. Exemplo: *Neste teste, escrevemos 0 em todos os flip flops.*
- Imagem da saída do teste no Quartus
- Explicação de peculiaridades. Exemplo: *A entrada correta aparece no segundo ciclo de clock..*

3 Conclusão

Deve conter necessariamente:

- Dificuldades encontradas.
- Nível de aprendizado com o trabalho.