

# SBL0082 - Microprocessadores

## Aula 04 - Conversores A/D e D/A

**Prof. Me. Alan Marques da Rocha**

Universidade Federal do Ceará (*Campus Sobral*)  
Bacharelado em Engenharia Elétrica e Computação

01 de outubro de 2025



## 1 Conversão Digital-Analógica



# Objetivos de Aprendizagem

- Analisar os conversores Digital/Analógicos (D/A) e os Analógicos/Digitais (A/D);
- Resolver exercícios para fixação do conteúdo;
- Realizar uma pequena prática sobre o assunto.



# 1 Conversão Digital-Analógica



# Conversão Digital-Analógica

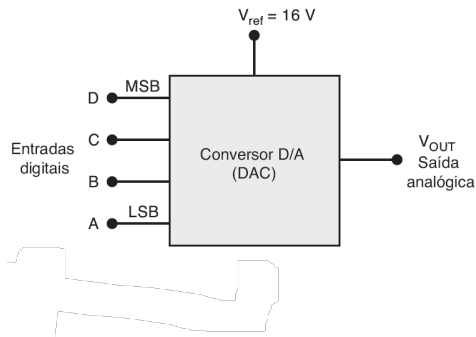
## Conversão D/A

É o processo em que o valor representado em código digital (como binário direto ou BCD) é convertido em tensão ou corrente proporcional ao valor digital.



Observe que existe uma entrada para uma tensão de referência.

As entradas digitais D, C, B e A são geralmente acionadas pela saída do registrador de um sistema digital.



D	C	B	A	$V_{OUT}$	
0	0	0	0	0	Volts
0	0	0	1	1	
0	0	1	0	2	
0	0	1	1	3	
0	1	0	0	4	
0	1	0	1	5	
0	1	1	0	6	
0	1	1	1	7	
1	0	0	0	8	Volts
1	0	0	1	9	
1	0	1	0	10	
1	0	1	1	11	
1	1	0	0	12	
1	1	0	1	13	
1	1	1	0	14	
1	1	1	1	15	



Para cada número de entrada, a tensão de saída do conversor D/A é **ÚNICA**.

→ No caso acima, a tensão de saída analógica  $V_{OUT}$  é igual em volts ao número binário.

→ Também poderia ser duas vezes o número binário ou qualquer outro fator de proporcionalidade, ou seja:

$$saida_{analógica} = K \times entrada_{digital}, \quad (1)$$

em que  $K$  é o fator de proporcionalidade e é constante para determinado DAC.



### Exemplo 01

Um DAC de cinco bits tem saída em corrente. Para entrada digital de  $10100_2$ , é gerada corrente de saída de 10 mA. Qual será o  $I_{OUT}$  para uma entrada digital de  $11101_2$ ?





## Solução do Exemplo 01:

A entrada digital  $10100_2$  é igual ao decimal 20. Visto que  $I_{OUT} = 10$  mA para esse caso, **o fator de proporcionalidade tem de ser 0,5 mA**. Assim, podemos calcular  $I_{OUT}$  para qualquer entrada digital como  $11101_2 = 29_{10}$ , conforme mostrado a seguir:

$$I_{OUT} = (0,5mA) \times 29 = 14,5mA \quad (2)$$



## Exemplo 02

Qual o maior valor de tensão de saída de um DAC de oito bits que gera 1 V para uma entrada digital de  $00110010_2$ ?



## Solução do Exemplo 01:

Sabemos que:

$$00110010_2 = 50_{10} \rightarrow 1,0V = K \times 50. \quad (3)$$

Portanto,  $K = 20mV$ , logo a maior tensão de saída ocorrerá para uma entrada de  $11111111_2 = 255_{10}$

$$saida_{analogica} = K \times entrada_{digital} \rightarrow \quad (4)$$

$$V_{OUT}(max) = 20mV \times 255 = 5,10V. \quad (5)$$



# Pesos de Entrada

Para o DAC mostrado na anteriormente, deve-se notar que cada entrada digital **contribui com uma quantidade diferente para a saída analógica**. Isso é fácil de perceber se analisarmos os casos em que apenas uma entrada está em nível **ALTO**.

D	C	B	A		$V_{OUT}$ (V)
0	0	0	1	→	1
0	0	1	0	→	2
0	1	0	0	→	4
1	0	0	0	→	8



D	C	B	A		$V_{OUT}$ (V)
0	0	0	1	→	1
0	0	1	0	→	2
0	1	0	0	→	4
1	0	0	0	→	8

As contribuições de cada entrada digital **são ponderadas de acordo com sua posição no número binário**. Assim, A, que é o LSB, tem um peso de 1 V; B, de 2 V; C, de 4 V; e D, o MSB, tem o maior peso, 8 V.



### Exemplo 03

Um conversor D/A de cinco bits gera  $V_{OUT} = 0,2 \text{ V}$  para uma entrada digital de 00001. Determine o valor de  $V_{OUT}$  para uma entrada de 11111.?



### Solução do Exemplo 03:

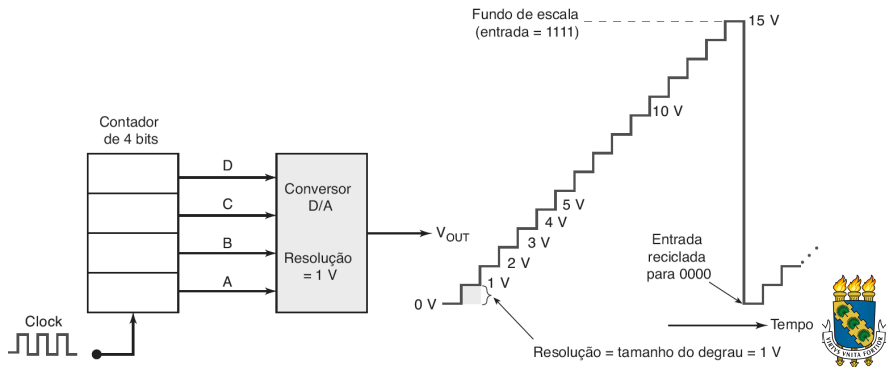
Sem dúvida, 0,2 V é o peso de LSB. Assim, os pesos dos outros bits têm de ser 0,4 V, 0,8 V, 1,6 V e 3,2 V, respectivamente.

Para uma entrada digital de 11111, o valor de  $V_{OUT}$  será  $3,2 \text{ V} + 1,6 \text{ V} + 0,8 \text{ V} + 0,4 \text{ V} + 0,2 \text{ V} = \mathbf{6,2 \text{ V}}$ .



# Resolução (Tamanho do Degrau)

A **resolução** de um conversor D/A é definida como a **menor variação na saída analógica** como resultado de mudança na entrada digital.

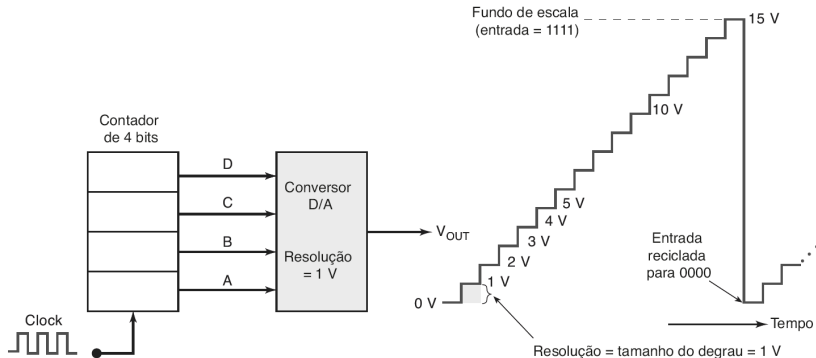




A resolução é igual ao **peso do LSB** e também é conhecida como **tamanho do degrau**, visto que representa a variação de  $V_{OUT}$ , conforme a mudança do valor da entrada digital de um degrau para o próximo

→ À medida que o contador passa pelos 16 estados, por meio do sinal de clock, a saída do DAC é uma forma de onda do tipo escada que aumenta 1 V por degrau.





Geralmente, para um DAC de  $N$  bits, o número de níveis diferentes é  $2^N$ , e o número de degraus é  $2^N - 1$ .



Uma nova interpretação para a Eq. (1) seria que uma entrada digital é igual ao número de degraus,  $K$  é a quantidade de tensão (ou corrente) por degrau, e a saída analógica é o produto dos dois. Assim, temos uma forma conveniente de calcular o valor de  $K$  para um conversor D/A:

$$resolucao = K = (A_{fs}/(2^N - 1)), \quad (6)$$

onde  $A_{fs}$  é a saída de fundo de escala analógica e  $N$  é o número de bits.



## Exemplo 04

Qual a resolução (tamanho do degrau) do DAC do Exemplo 03?  
Descreva o sinal de saída do tipo escada desse DAC.



## Solução do Exemplo 04:

Vimos que  $0,2\text{ V}$  é o peso de LSB. Essa é a resolução ou tamanho do degrau. Uma forma de onda do tipo degrau de escada pode ser gerada conectando um contador de **cinco bits** nas entradas do DAC. A escada terá **32 níveis**, desde  $0\text{ V}$  até uma saída de fundo de escala de  $6,2\text{ V}$ , e 31 degraus de  $0,2\text{ V}$  cada.



### Exemplo 05

Para o DAC do Exemplo 03, determine  $V_{OUT}$  para uma entrada digital de 10001.



## Solução do Exemplo 05:

O tamanho do degrau é 0,2 V, sendo o fator de proporcionalidade  $K$ . A entrada digital é  $10001 = 17_{10}$ . Assim, temos:

$$V_{OUT} = (0,2V) \times 17 = 3,4V \quad (7)$$



### Informações importantes:

Um DAC não é capaz de gerar faixa contínua de valores de saída e, assim, estritamente falando, sua saída não é analógica. Um DAC gera um conjunto finito de valores de saída.

Quanto maior for o número de bits, mais fina será a resolução (menor tamanho do degrau).





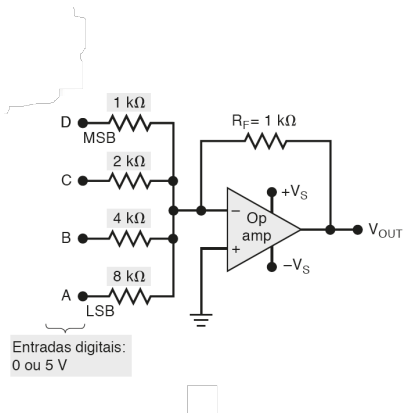
# Circuitos Conversores D/A

Existem diversos métodos e circuitos para implementar a operação D/A vista anteriormente.

→ os conversores D/A estão disponíveis como CIs ou módulos encapsulados que não requerem conhecimentos dos circuitos!!

→ A seguir veremos o DAC mais simples usando um Amp. Op. na configuração **amplificador somador**.

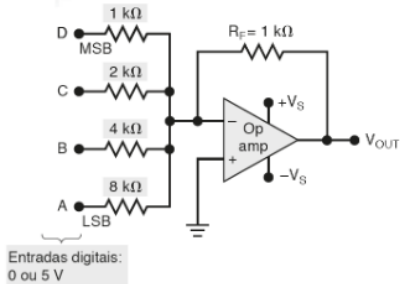




Código de entrada				V <sub>OUT</sub> (volts)
D	C	B	A	
0	0	0	0	0
0	0	0	1	-0,625 ← LSB
0	0	1	0	-1,250
0	0	1	1	-1,875
0	1	0	0	-2,500
0	1	0	1	-3,125
0	1	1	0	-3,750
0	1	1	1	-4,375
1	0	0	0	-5,000
1	0	0	1	-5,625
1	0	1	0	-6,250
1	0	1	1	-6,875
1	1	0	0	-7,500
1	1	0	1	-8,125
1	1	1	0	-8,750
1	1	1	1	-9,375 ← Fundo de escala

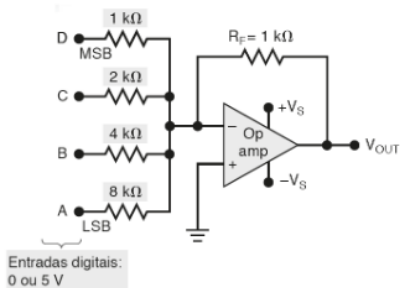
A, B, C e D são entradas binárias que supomos ter valores de 0 ou 5 V.





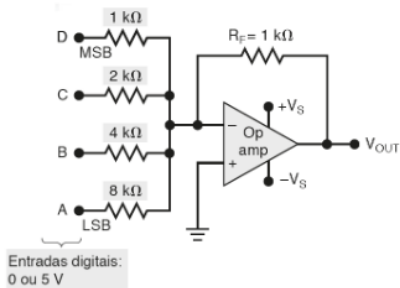
O amp. op. é empregado como somador, que produz a soma ponderada das tensões de entrada. Ele multiplica cada tensão de entrada pela razão entre o resistor de realimentação  $R_F$  e o correspondente de entrada  $R_{IN}$ .





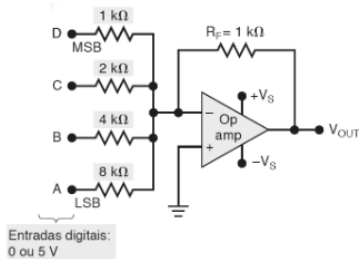
$R_F = 1 \text{ k}\Omega$ , os resistores de entrada variam de 1 a 8  $\text{k}\Omega$ . Como a entrada D tem  $R_{IN} = 1 \text{ k}\Omega$ , o amplificador somador passa a tensão em D sem atenuação.





A entrada C tem  $R_{IN} = 2 \text{ k}\Omega$ , de forma que ela será atenuada em  $1/2$ . De modo similar, a entrada B será atenuada em  $1/4$ , e a entrada A, em  $1/8$ .





Assim, a saída do amplificador pode ser expressa como

$$V_{OUT} = - \left( V_D + \frac{1}{2} V_C + \frac{1}{4} V_B + \frac{1}{8} V_A \right). \quad (8)$$

O sinal negativo aparece porque o amplificador somador tem polaridade invertida, o que não importa.



Código de entrada				V <sub>OUT</sub> (volts)
D	C	B	A	
0	0	0	0	0
0	0	0	1	-0,625 ← LSB
0	0	1	0	-1,250
0	0	1	1	-1,875
0	1	0	0	-2,500
0	1	0	1	-3,125
0	1	1	0	-3,750
0	1	1	1	-4,375
1	0	0	0	-5,000
1	0	0	1	-5,625
1	0	1	0	-6,250
1	0	1	1	-6,875
1	1	0	0	-7,500
1	1	0	1	-8,125
1	1	1	0	-8,750
1	1	1	1	-9,375 ← Fundo de escala

A saída é avaliada para qualquer condição de entrada posicionando as entradas em 0 ou 5V. Por exemplo: Se a entrada digital for 1010, então  $V_D = V_B = 5\text{ V}$  e  $V_C = V_A = 0\text{ V}$ . Assim, usando a Eq. (8),

$$V_{\text{OUT}} = - \left( 5\text{ V} + 0\text{ V} + \frac{1}{4} \times 5\text{ V} + 0\text{ V} \right) = -6,25\text{ V} \quad (9)$$



A resolução desse conversor D/A é igual ao peso do LSB, ou seja,  $1/8 \times 5V = 0,625V$ . Conforme mostrado na tabela, a saída analógica aumenta em  $0,625V$  quando o número binário de entrada avança um passo.

Código de entrada				V <sub>OUT</sub> (volts)
D	C	B	A	
0	0	0	0	0
0	0	0	1	-0,625 ← LSB
0	0	1	0	-1,250
0	0	1	1	-1,875
0	1	0	0	-2,500
0	1	0	1	-3,125
0	1	1	0	-3,750
0	1	1	1	-4,375





## Exemplo 06

- (a) Determine o peso de cada bit de entrada do circuito da abaixo.
- (b) Mude  $R_F$  para  $250\ \Omega$  e determine a saída de fundo de escala.



## Resolução do Exemplo 06:

(a) O MSB passa com ganho = 1, portanto seu peso na saída é 5 V, assim:

$$\text{MSB} \rightarrow 5 \text{ V}$$

$$\text{Segundo MSB} \rightarrow 2,5 \text{ V}$$

$$\text{Terceiro MSB} \rightarrow 1,25 \text{ V}$$

$$\text{Quarto MSB} = \text{LSB} \rightarrow 0,625 \text{ V}$$



## Resolução do Exemplo 06:

(b) Se  $R_F$  for reduzido em fator de 4, para  $250\ \Omega$ , o peso de cada entrada será quatro vezes menor que os valores apresentados. Assim, a saída de fundo de escala será reduzida nesse mesmo fator e passará a ser:  $-9,375/4 = -2,344\text{ V}$



Os circuitos DAC a seguir usam **resistores ponderados** para produzir o peso apropriado de cada bit. Apesar de esse método funcionar na teoria, ele tem algumas limitações práticas.

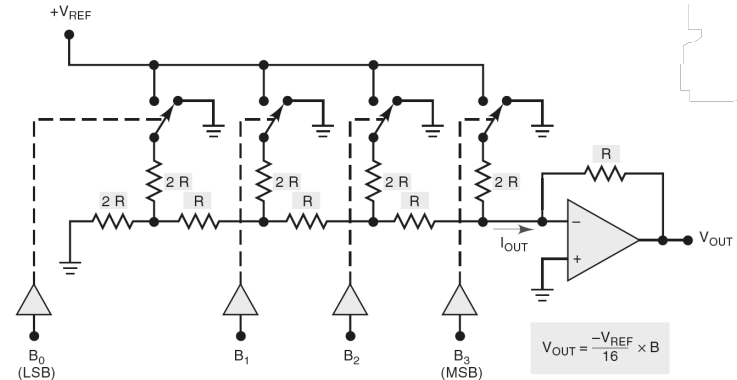
→ O maior problema é a **grande diferença nos valores dos resistores entre o LSB e o MSB**, especialmente em DACs de alta resolução (ou seja, muitos bits).



Por exemplo, se o resistor MSB for de  $1\text{ k}\Omega$  em um DAC de 12 bits, o resistor LSB vai superar  $2\text{ M}\Omega$ . Com a atual tecnologia de fabricação de CIs, é difícil produzir valores de resistência em uma faixa tão ampla de resistências que conservem razão precisa, especialmente com variações na temperatura.

Por essa razão é **preferível ter um circuito que use resistências com valores próximos**. Um dos circuitos DAC mais amplamente usado que preenche esse requisito é a rede R/2R, com valores de resistência entre 2 e 1.

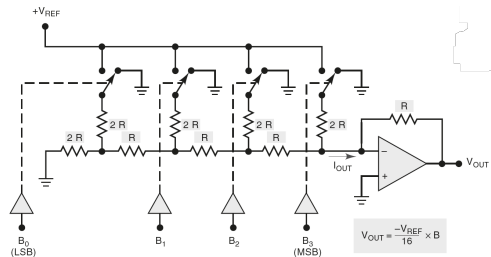




Repare que apenas dois valores diferentes são usados,  $R$  e  $2R$ .



A corrente  $I_{OUT}$  depende da posição das quatro chaves, e as entradas binárias  $B_3, B_2, B_1, B_0$  controlam os estados delas.



O valor de  $V_{OUT}$  é dado por:

$$V_{OUT} = \frac{-V_{REF}}{16} \times B, \quad (10)$$

em que  $B$  é o valor da entrada binária, que pode variar de 0000 (0) a 1111 (15).



## Exemplo 07

Considere  $V_{REF} = 10 \text{ V}$  para o DAC mostrado anteriormente. Quais são a resolução e a saída de fundo de escala desse conversor?





## Resolução do Exemplo 07:

A resolução é igual ao peso do LSB, que podemos determinar fazendo  $B = 0001 = 1$  na Eq. (10):

$$V_{OUT} = \frac{-V_{REF}}{16} \times B \rightarrow \quad (11)$$

$$resolucao = \frac{-10V \times 1}{16} = -0,625V, \quad (12)$$



## Resolução do Exemplo 07:

A saída de fundo de escala ocorre para  $B = 1111 = 15_{10}$ . Novamente usando a Eq. (10):

$$V_{OUT} = \frac{-V_{REF}}{16} \times B \rightarrow \quad (13)$$

$$resolucao = \frac{-10V \times 15}{16} = -9,375V, \quad (14)$$



## Questões valendo o choro:

1. Qual é a vantagem dos DACs com rede  $R/2R$  em relação aos outros que usam resistores com ponderação binária?
2. Determinado DAC de seis bits usa resistores com ponderação binária. Se o resistor MSB for  $20\text{ k}\Omega$ , qual será o valor do LSB?
3. Qual será a resolução se o valor de  $R_F$  no circuito da figura do **slide 26** for  $800\ \Omega$ ?
4. O que acontecerá com a resolução e a saída de fundo de escala quando  $V_{REF}$  for aumentada em 20



# Próxima aula:

## Conversão Analógico-Digital.



# Muito Obrigado!!

E-mail: [eng.alanmarquesrocha@gmail.com](mailto:eng.alanmarquesrocha@gmail.com)

