

Platinen Checkliste



TECHNISCHE
UNIVERSITÄT
DARMSTADT

Stand: 15. Juli 2021

Inhaltsverzeichnis

1	Schaltplan	1
2	Layout	4
3	Bestückung	7
4	Inbetriebnahme	7
5	Weiterführendes	9

1 Schaltplan

- Schaltungsteile vorher auf Breadboard oder Lochrasterplatine getestet?
- Testpunkte zum Messen oder Trennen von Verbindungen eingefügt?
- Signal-LEDs eingeplant?
 - Spannung liegt an, Mikrocontroller hat gebootet, ...
 - Achtung effiziente LEDs können schnell unangenehm hell sein
 - LEDs nie ohne Vorwiderstand betreiben
- Alle Pins angeschlossen?
 - Auch ungenutzten Pins wurde ein definiertes Signal (V_+ /GND) zugewiesen, falls nicht anderes im Datenblatt erwähnt.
 - * Verhindert Aufschwingen durch Rauschen.
- Pinbelegung von Verbindern doppelt geprüft?
- Pinbelegung von Bauteilen doppelt geprüft?
- Spannungspuffer nah an allen ICs? (100 nF und 10 μ F falls nicht anders gefordert)
- Spannungsfestigkeit aller Bauteile überprüft?
 - Auch Kondensatoren (Kapazitätsverlust bereits bei Nennspannung)
 - Auch Logikpegel (3,3 V / 5 V)
- Alle Stellen an denen sich Signale kreuzen überprüft ob dort Punkte sind oder nicht?
- Alle Bauteile haben einen Wert?
- Polarisierungen überprüft?
 - Kondensatoren
 - Dioden
 - ...
- Elektrolyt- und Tantalkondensatoren bekommen niemals eine negative Spannung?
- Alle Bauteilreste wurden in den Schaltplan importiert und angeschlossen?

- Zweiter Operationsverstärker im Package
 - Spannungsversorgungsanschlüsse
 - ...
- Schaltplan mit Labeln in logische Segmente aufgeteilt? (bessere Lesbarkeit)
- Alle Labels geprüft?
 - Groß- Kleinschreibung ist bei den meisten Programmen egal
- Alle Open Collector Anschlüsse haben Pullups? (I2C, ...)
- Analoge und digitale Spannungsversorgung sind getrennt?
 - Oder haben zumindest entsprechende Filter
- Zuleitungen von ICs enthalten falls nötig Filter, um Störungen weder an den IC zu lassen noch Störung von dem IC ausgehen zu lassen (ferrit bead, ...)
- Hochfrequente Bauteile wie Schaltregler wurden entstört?
- Typische Anwendung der Bauteile aus den Datenblätter angeschaut?
- Schematic Checklist angeschaut (Datenblatt, Application Note)?
- Verpolungsschutz
- Überspannungsschutz
- Sicherung gegen Kurzschlüsse
- Ausreichend große Kondensatoren am Platineneingang und hinter Spannungsreglern?
- Maximale Verlustleistung im Worst Case bedacht?
- Maximale Leistungsaufnahme von Widerständen bedacht?
- Maximale Gate Spannungen an FETs überprüft?
- Wenn Bauteile mehrere Busse haben (SPI, I2C, ...) wurde drauf geachtet ob diese per Beschaltung gewählt werden müssen?
 - I2C Adressen können oft durch Beschaltung geändert werden
- Keine veralteten Bauteile verwendet?
- Toleranzen von Bauteilen wurden bedacht?
- ADCs haben vorgeschaltete Filter?
- Verschiedene Versorgungsspannungen haben verschiedene Labels (V_{cc} , V_{dd} , V_{ss} , GND)
 - Gleiche Versorgungsspannungen haben gleiche Labels oder sind verbunden
- An Stellen an denen sich der Widerstand vielleicht noch ändern wird wurden Potentiometer eingeplant (Verstärkungen von Operationsverstärkern, Filter, ...)
- Es wurden nicht unnötig viele verschiedene Bauteilwerte verwendet
- Bevorzugte Bauteilbezeichner:
 - R Widerstand
 - RN Widerstandsnetzwerk
 - RV variabler Widerstand
 - C Kondensator
 - L Induktivitäten
 - Q Transistoren, FET, SCR, TRIAC
 - D Dioden, Gleichrichter, Zener, LED

DL	multisegment Display
IC	Spannungsregler
IC	Integrierter Schaltkreis
K	Stecker, Buchsen
J	Jumper, Pins
X	Oszillatoren
S	mechanische Schalter
F	Sicherung
FL	Filter
T	Transformatoren
B	Batterien

- Ist ESD ein Problem an das gedacht werden muss und wurde?
- (Operations)Verstärker auf Stabilität geprüft?
- Laufzeiten von Signalen bedacht?
- An hohe Frequenzanteile bei steilen Flanken gedacht (Abstrahlung / Übersprechen)?
- Muss bei einem IC mit mehreren Spannungen die Reihenfolge beachtet werden (FPGA etc.)?
- Bei Oszillatoren ist ein Anschwingen sichergestellt?
- Im Optimalfall hat bei Steckern der Masse Pin zuerst Kontakt beim Einstecken und bis zum Schluss beim Herausziehen

2 Layout

- Alle Design Rules des Herstellers beachtet?
 - Restring bei Löchern
 - Leitbahnbreite
 - Leiterbahnabstand
 - Lochdurchmesser auch bei Durchkontaktierungen
 - Beschriftungsgrößen
 - ...
- Design Rules des Herstellers wurden im Programm hinterlegt und ein Design Rule Check (DRC) wurde durchgeführt?
- Leitplattengröße ist ein gerader Wert (100 mm statt 98,834.564.132.94 mm)?
- Bauteile und vor allem Stecker wurden mit einem groben Raster platziert ($\approx 1 \text{ mm} / 1,27 \text{ mm}$)?
- Lochdurchmesser überprüft
 - Löcher könne durch Galvanisierung (Durchkontaktierung) minimal kleiner werden
- Soll Lötstopplack über Durchkontaktierungen?
 - Sorgen beim Löten gerne für Kurzschlüsse, wenn nicht bedeckt
 - Können notfalls als Testpunkte dienen, wenn nicht bedeckt
- Keine Beschriftung über Pads
- Pin 1 Markierungen werden nicht von anderen Bauteilen verdeckt
- Bauteilnummern sind lesbar und nahe der Bauteile angeordnet
- Markierungen bei polarisierten Bauteilen sind vorhanden
- Polarisierte Bauteile sind, wenn möglich, alle gleich ausgerichtet
- Bauteile sind weit genug vom Rand entfernt, sodass die Platine zum Löten oder vermessen eingespannt werden kann?
- Masseflächen wurden benutzt?
- Testpads sind vorhanden und groß genug zum Kontaktieren?
- Testpads sind so platziert, dass sie gut erreichbar sind?
- An Löcher zur Befestigung von Füßen, Abstandshalter, ... wurde gedacht?
 - Diese Löcher sind isoliert und haben genug Abstand zu Masseflächen?
 - Oder diese Löcher sind mit der Massefläche verbunden und haben keinen Lötstopplack?
- Spitze Winkel bei Leitbahnen wurden vermieden?
- Leiterbahnen haben genug Abstand zum Platinenrand
 - Beschädigungen beim Vereinzeln können sonst Leiterbahnen leicht beschädigen
- Bauteilgrößen sind sinnvoll gewählt
 - Bauteile kleiner 0402 sind sehr unangenehm zu löten
 - Bauteile ab 0805 sind recht angenehm per Hand zu löten
 - Unter größeren Bauteilen können noch Leiterbahnen Platz finden
- Je kleiner die Bauteile sind desto größer ist die Wahrscheinlichkeit für Lötfehler (tombstoning, Kurzschlüsse, ...)
- Alle Footprints wurden überprüft
 - Einfach möglich durch ausdrucken des Layouts im Format 1:1 und auflegen der Bauteile

- Analoge und digitale Bereiche sind räumlich getrennt
- Digitale Rückströme Fließen nicht unter Analogen Bereichen
 - Möglich bei gemeinsamen Massen, Analogpart sitzt zwischen Spannungsanschluss und Digital Part
- Leiterbahnen mit hohen Spannungen haben genug Abstand (auch zu innen liegenden Signalen oder Signalen auf der Rückseite der Platine)?
- Leiterbahnen unter Bauteilen werden vermieden
- Wenn benachbarte Pins miteinander verbunden werden müssen wurden die Leiterbahnen zunächst vom Bauteil weggeführt ($\approx 1\text{ mm}$) und dann erst an den anderen Pin angeschlossen (U-förmig)
 - Kann sonst zu Problemen beim Löten kommen
- Durchkontaktierungen wurden ausreichend groß gestaltet um niederohmig zu sein oder mehrfach ausgeführt?
- Keepout areas wurden beachtet?
- Hochfrequente Bauteile wie Schaltregler wurden räumlich weit genug von empfindlichen Bauteilen platziert
- Kurze Wege zwischen Schaltreglern und Spulen / Kondensatoren, Datenblatt lesen!
- Layout Guidelines angeschaut (Datenblatt, Application Note)?
- Stecker sind beschriftet, falls Platz (V+, GND, ...)?
 - Eventuell auf dem Bottom Layer
- Kondensatoren und Filter sind so nah wie möglich an den entsprechenden Bauteilen?
- Kritische Bauteile sind so platzieren, dass sie leicht getauscht werden können?
- Alle ICs haben eine Spannungsversorgung und GND?
- Testpunkte wurden auch für Masse eingeplant und auch so, dass sie gut mit den Klemmen des Oszilloskops erreicht werden können?
- Bei rechteckigen Pins wurde bedacht das, dass Loch größer als die **Diagonale** des Pins sein muss?
- Bauteile mit hoher Pin Anzahl
 - haben Nummern an den Eckpins (Beschriftung)?
 - haben eine Markierung an jedem fünften oder zehnten Pin (Beschriftung)?
 - * Die Markierung kann nicht mit der Pin 1 Markierung verwechselt werden?
- In der Nähe von empfindlichen Signalen verlaufen so wenig Signale wie möglich
- In der Nähe von empfindlichen Signalen verlaufen keine Signale parallel
 - Auch Platinenrückseite beachtet
- Keine unisolierten Durchkontaktierungen unter Bauteilen mit Metallflächen?
- Keine Leiterbahnen führen ins Leere?
- Alle Leiterbahnen sind so breit wie möglich, nicht so dünn wie möglich?
- Masseflächen sind immer breit und damit niederohmig genug?
- Massefläche sind so gestaltet das der Strom kurze Rückwege zur Quelle hat?
- Masseflächen sind über ausreichend Durchkontaktierungen miteinander verbunden?
- Testpunkte sind beschriftet?
- Sind Informationen auf der Platine?
 - Datum
 - Version

- Name
 - Logo
 - ...
- Leserichtung bei Text bedacht?
- Man sollte das Routen unter SMD Bauteilen vermeiden, um Übersprechen zu verringern
- Platinenfläche ausgenutzt um Leiterbahnen möglichst weit voneinander zu verlegen?
 - Cross Talk vermeiden.
- Bei Leiterbahnen mit großen Strömen wurden mehrere Durchkontaktierungen genutzt?
 - Versorgungsspannung am besten mit mehreren Durchkontaktierungen versehen, um Strom aufzuteilen
- Strombelastung von Anschlüssen bedacht und notfalls mehrere Pins verwendet?
- Wärmeleitpads haben genug Durchkontaktierungen, um Wärme gut abtransportieren zu können?
 - Oft sind das die großen Masse Pads unter den Chips
- **Alle Pads schauen weit genug unter den Bauteilen hervor, um sie notfalls mit einem Lötkolben zu erreichen**
 - Wenn möglich auch das Center Pad
 - Hauptsächlich relevant bei QFN Bauteilen
- Falls möglich, Anschlüsse verwendet die durch die Platine gesteckt werden?
 - THT Bauteile sind sehr viel widerstandsfähiger gegenüber mechanischen Belastungen als SMD Komponenten
- Errata der Chips überflogen?
 - Nichts ist ärgerlicher als nach Tagelanger Fehlersuche heraus zu finden das der Hersteller einen Fehler gemacht hat
- Bauteile wurden bestellt und sind angekommen bevor die Platinen bestellt werden?
 - Footprints checken, Steckermaße kontrollieren, ...
- Mehr Bauteile bestellt als benötigt?
 - Gerade SMD Bauteile verschwinden gern mal und die meisten Bauteile kosten quasi nichts
- PCB panelizing
 - Bruch durch Durchkontaktierungen oder V Gräben?
 - Minimale Fräsergröße beachtet?
 - Layer beschriftet?
 - Stege zwischen den einzelnen Platinen sind stabil/breit genug?
- Große Pads haben ein Gitter im Pastelayer?
 - Erleichtert das Auftragen der Paste und verhindert, dass zu viel oder wenig Paste aufgetragen wird
- Gehäuse hochfrequenter Oszillatoren sollten (falls möglich) geerdet werden
- Falls (teil)automatisiert bestückt werden soll:
 - Stencil mit Rahmen wird benötigt, Größe: 37 cm mal 47 cm
 - * Oder Stencil mit speziellem Lochmuster -> nachfragen
 - Löcher zum Fixieren wurden vorgesehen (3,1 bis 4 mm)?
 - Stencil besitzt nur dort Löcher wo auch Lötpaste für die (teil)automatisierte Bestückung aufgebracht werden soll
 - * Stecker werden Teilweise per Hand nachträglich gelötet
 - * Durchkontaktierungen oder Testpads werden nicht von Lötpaste bedeckt

3 Bestückung

Vor dem Bestücken der Platine sollten folgenden Dinge bedacht oder erledigt werden

- Stückliste (Bestellliste) erstellt und **ausgedruckt**?

Designator	Value	Quantity	Manufacturer	Manufacturer Part Number	Supplier	Supplier Part Number
C1, C5, C9	10µF	3	Samsung	CL31B106KBHNNNE	Digi-Key	1276-6767-1-ND

- Die Stückliste sollte auch mechanische Dinge enthalten die zum Betrieb benötigt werden

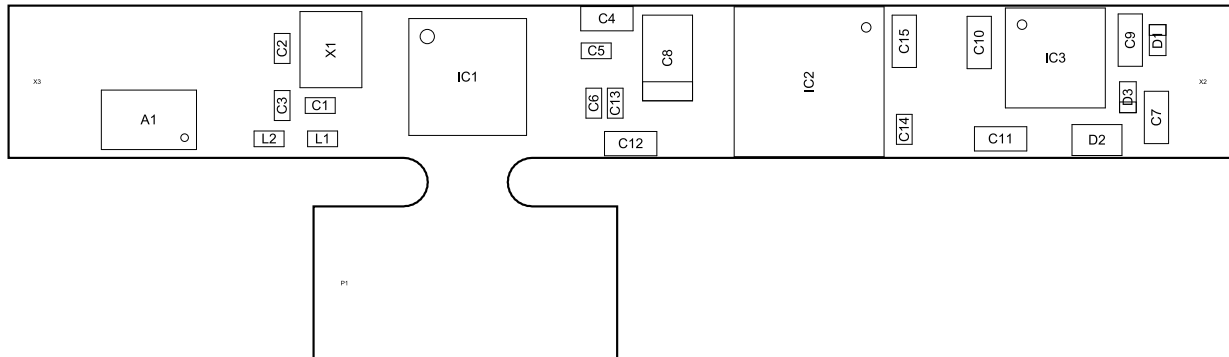
- * Steckverbinder
- * Crimpkontakte
- * Kühlkörper
- * Schrauben
- * ...

- Alle Bauteile sind in den gewünschten Stückzahlen verfügbar

- Keine ungewollten Rollen (Mindestbestellmenge > 1.000)
- Es sind noch mehr lagernd verfügbar als benötigt werden
- Keine unnötigen Lieferkosten?

- Bestückungsplan erstellt und **ausgedruckt**?

- Oft automatisch vom Programm erstellbar
 - * Notfalls Beschriftungsdruck ordentlich machen und ausdrucken
- Bauteilbezeichner (Designator) sind an allen Bauteilen und lesbar?
- Polarisierung oder Pin 1 Markierung bei allen Bauteilen, wo dies nötig ist, erkennbar? (Dioden, Kondensatoren, ICs, ...)



- Bestückung erfolgt in der Regel von klein nach groß
 - Bei Platinen mit hoher Bauteildichte kann es stattdessen sinnvoll sein von innen nach außen zu bestücken

4 Inbetriebnahme

- Nach dem Bestücken alle Bauteile kurz überprüfen
 - Orientierung kontrollieren
 - Es wurden keine Pins vergessen anzulöten
- Eingangswiderstand der Spannungsversorgung messen
 - Masse des Multimeters an die Masse der Platine sonst kann es zu Problemen mit Schutzdioden kommen
 - Ist der Widerstand sehr klein gibt es wahrscheinlich einen Kurzschluss
- Vor dem ersten Einschalten die Strombegrenzung des Netzteils möglichst gering einstellen

-
- Erst das Netzteil anschalten, dann die Platine anschließen
 - Viele günstige Labornetzteile liefern beim Einschalten sehr kurz eine höhere Spannung die Bauteile zerstören könnte
 - Platine Gruppenweise in Betrieb nehmen und testen ($0\ \Omega$ Widerstände)
 - Zuerst die Spannungsversorgung und diese nachmessen

5 Weiterführendes

Robert Feranec bietet auf sein YouTube Channel viele hilfreiche Tipps, sowohl allgemein zum Erstellen von Schaltplänen oder Platinen als auch zum Umgang mit Altium.

Dave Jones biete mit dem EEVblog ein großes Forum zum Austausch, welches viele nützliche Tipps oder Erfahrungen beinhaltet. Zudem stellt er auf YouTube diverse gut verständliche Videos zur Verfügung in denen er Grundlagen erklärt Geräte öffnet und deren Schaltungen erklärt und vieles mehr.