

УНИВЕРЗИТЕТ У НОВОМ САДУ
ФАКУЛТЕТ ТЕХНИЧКИХ НАУКА

Михајло Катона
Никола Теслић
Владимир Ковачевић

**ЗБИРКА РЕШЕНИХ ЗАДАТАКА ИЗ
ЛОГИЧКОГ ПРОЈЕКТОВАЊА
РАЧУНАРСКИХ СИСТЕМА I**
— ПРОЈЕКТОВАЊЕ ДИГИТАЛНИХ СИСТЕМА —

Нови Сад, 2006. година

PREGOVOR

Cilj ove knjige je da posluži kao pomoćni udžbenik studentima Fakulteta tehničkih nauka u Novom Sadu, pri ovladavanju gradiva iz predmeta „Logičko projektovanje računarskih sistema I”. Namena knjige je da studentima olakša savladavanje gradiva koje se izlaže na auditornim i laboratorijskim vežbama tokom ovog kursa.

Osnovni udžbenik za ovaj predmet je knjiga profesora Vladimira Kovačevića „Logičko projektovanje računarskih sistema I – Projektovanje digitalnih sistema”. Oba udžbenika predstavljaju celinu koja pokriva sve aspekte predviđene nastavnim planom i programom iz oblasti računarske tehnike na FTN za predmet „Logičko projektovanje računarskih sistema I”.

Jedan od nedostataka knjiga iz ove oblasti je da autori žele da pokriju što više oblasti u samoj knjizi. Takvim pristupom su pojedine oblasti u knjizi nedovoljno pokrivena. Drugi nedostatak je želja autora da čitaocu pruže ogroman broj praktičnih primera čime se otežava praćenje teksta čitaocima koji imaju nedoumice oko pojedinih osnovnih koncepata. Osnovna namera autora oba udžbenika je bila da se izbegnu oba navedena problema.

Ova knjiga sadrži skoro 100 rešenih primera iz oblasti projektovanja digitalnih sistema. Mnogi od njih su rešeni na više načina čime se ilustruje raznolikost pristupa. Sami primeri i njihova rešenja su ilustrovana sa preko 300 slika i preko 100 tabela.

Glavna zamisao knjige je da čitaocu prikaže osnovne koncepte projektovanja digitalnih sistema, kao i da jasno ilustruje način na koji se danas projektuju složeni digitalni sistemi. Tokom pisanja knjige želja autora je bila da se, koliko je moguće, izbegnu šabloni za rešavanje ove vrste problema, već da se čitaocu ukaže na ogroman prostor za rešavanje zadataka. Ovaj prostor zapravo predstavlja činjenicu da nijedan problem iz oblasti projektovanja digitalnih sistema nema jedinstveno rešenje, te da je time svakom projektantu omogućeno da ga rešava na sebi svojstven način. U rešenjima zadataka iz ove knjige se kriju mnogi praktični saveti koji pomažu lakšem rešavanju problema i ukazuju na neke prečice prema rešenju koje se možda ne vide na prvi pogled.

Osnovni koncepti u projektovanju digitalnih sistema su opisani primenom Bulovih funkcija i raznih metodologija njihove minimizacije. Projektovanje standardnih kombinacionih i sekvencijalnih mreža je ilustrovano ovim konceptima. Međutim, paralelno je uveden i VHDL jezik za opis fizičke arhitekture, kao sredstvo za opis funkcionalnosti standardnih elemenata digitalnih sistema. Danas je više nego očigledno da se funkcionalnost složenih sistema jako teško može opisati

Bulovim funkcijama. U nekim slučajevima to čak i nije moguće. VHDL kao međunarodni standard je adekvatan izbor za opis složenih digitalnih sistema.

U knjizi se koristi samo jedan podskup VHDL jezika za opis fizičke arhitekture. Iako nije predstavljen celokupan arsenal koji inženjerima pruža VHDL, njegov korišćeni podskup predstavlja vrlo moćan alat za rešavanje problema u projektovanju digitalnih sistema. Upotrebljivost ovako prezentovanog VHDL-a postaje očiglednija sve većom raširenošću, kao i sve većom popularnošću, programabilnih sekvencijalnih mreža (CPLD i FPGA integrisana kola). Programiranje programabilnih sekvencijalnih mreža pomoću VHDL-a je za većinu inženjera sa ovih prostora najizglednija šansa za projektovanje digitalnih sistema koji rade u realnom vremenu.

Primeri iz ove knjige su rešeni uz pomoć *Altera Quartus II Web Edition* programskog paketa verzija 3.0. Ovaj alat je izabran stoga što po mišljenju autora on trenutno predstavlja najbolji izbor za učenje projektovanja digitalnih sistema. Razlozi su sledeći:

- Omogućuje projektovanje pomoću jezika za opis fizičke arhitekture i pomoću šema logičkih elemenata. Od jezika za opis fizičke arhitekture podržani su VHDL, Verilog i AHDL.
- Sadrži integrisani simulator za funkcionalnu i vremensku simulaciju projektovanog digitalnog sistema.
- Pruža direktnu podršku za formiranje binarnih datoteka za programiranje programabilnih sekvencijalnih mreža koje se nalaze na Altera UP2 razvojnoj ploči koja je sastavni deo Altera University Programa. Samo programiranje komponenti je takođe podržano.
- Sam programski paket se koristi na identični način kao i puna komercijalna verzija *Altera Quartus II* programskog paketa verzija 3.0. Korisnički sprežni sistem (IDE) je takođe identičan.

Međutim, izložena rešenja nisu strogo vezana za *Altera Quartus II Web Edition* programski paket, nego su projektovana na takav način da je moguće korišćenje bilo kog drugog dostupnog alata za VHDL sintezu i simulaciju.

Ovom prilikom autori se zahvaljuju Katedri za računarsku tehniku i računarske komunikacije u Novom Sadu, a posebno asistentima na predmetu „Projektovanje digitalnih sistema“ na konstruktivnim predlozima tokom izrade ove zbirke rešenih zadataka.

Autori

U Novom Sadu, Jun 2006.

KRATAK PREGLED SADRŽAJA KNJIGE

Poglavlje 1 sadrži rešene primere iz oblasti Bulove algebre i Bulovih funkcija. Kao što je Bulova algebra temelj projektovanja digitalnih sistema, tako je ovo poglavlje temelj ove knjige. Ilustrovani su osnovni koncepti i primena ove izuzetno važne oblasti projektovanja digitalnih sistema.

Druga bazna oblast je predstavljena u **poglavlju 2**. Minimizacija Bulovih funkcija je proizvod konstantne težnje inženjera za smanjenom kompleksnosti i cene sistema koji se projektuje. Prikazane su osnovne tehnike minimizacije i detaljno ilustrovana tabelarna metoda minimizacije Bulovih funkcija pod imenom *Quin-McCluskey*.

Poglavlje 3 sadrži rešene primere projektovanja standardnih kombinacionih mreža. Prikazano je projektovanje dekodera, koda, multipleksa, demultipleksa, pomerača, komparatora i sabirača.

Sledeće poglavlje, **poglavlje 4**, ilustruje minimizaciju i kanoničku metodu sinteze automata opšteg tipa. Prikazane su tehnike minimizacije Milijevih i Murovih automata kao i razne metode opisa automata u VHDL jeziku za opis fizičke arhitekture.

Projektovanje standardnih sekvencijalnih mreža, tj. registara i brojača, je prikazano u **poglavlju 5**, dok **poglavlje 6** prikazuje osnovne koncepte projektovanja složenih digitalnih sistema u VHDL-u.

Principi projektovanja memorije su opisani u **poglavlju 7**. Prikazano je projektovanje RAM, FIFO i LIFO memorija.

Poglavlje 8 opisuje projektovanje procesora. Prikazani su principi projektovanja osnovnih procesorskih elemenata: aritmetičko logičke jedinice, upravljačke jedinice, procesorskih registara i prenosnih puteva.

Rešeni zadaci iz oblasti projektovanja aritmetičko logičke jedinice kao kombinacione mreže ilustruju osnovne koncepti modularnog i hijerarhijskog projektovanja. Na primeru aritmetičkih mreža za množenje i deljenje označenih i neoznačenih celih brojeva ilustruje se projektovanje složenih digitalnih sistema u VHDL-u. Pored toga, hijerarhijsko projektovanje u VHDL-u dobija svoje pravo značenje u ovom poglavlju. Takođe, ovo poglavlje ilustruje metodologiju uz koju se na osnovu zadatog algoritma dolazi do osnovnih elemenata digitalnog sistema potrebnih za realizaciju algoritma, kao i njegova sama realizacija u VHDL-u.

Principi projektovanja upravljačkih jedinica su prikazani pomoću tradicionalnih metoda projektovanja upravljačkih jedinica kao i na primeru projektovanja mikroprogramske upravljačke jedinice.

Projektovanje procesorskih registara i prenosnih puteva u procesoru je prikazano na primerima projektovanja hipotetičkih procesora. Zaključno sa ovim primerima, celokupno osmo poglavlje ilustruje nezavisnost toka podataka i toka upravljačkih signala u okviru digitalnog sistema.

Dodatak A, **poglavlje 9**, daje kratku istoriju VHDL jezika za opis fizičke arhitekture, kao i nekoliko praktičnih saveta za opis digitalnih sistema sa ciljem da se izbegnu greške koje se često ponavljaju. Sledeći dodatak, **poglavlje 10**, opisuje VHDL konvenciju koja je korišćena u ovoj knjizi. Dodatak C, **poglavlje 11**, predstavlja vrlo kratko i pojednostavljeno uputstvo za upotrebu *Altera Quartus II* programskog paketa.

Poslednje poglavlje daje pregled literature koja je korišćena tokom pisanja knjige, kao i reference čitaocu gde može saznati dodatne informacije.

SADRŽAJ

1.	BULOVA ALGEBRA.....	1
2.	MINIMIZACIJA BULOVIH FUNKCIJA	19
3.	STANDARDNE KOMBINACIONE MREŽE.....	45
4.	AUTOMATI OPŠTEG TIPA	107
5.	STANDARDNE SEKVENCIJALNE MREŽE.....	163
6.	SLOŽENI DIGITALNI SISTEMI	201
7.	PROJEKTOVANJE MEMORIJE.....	227
8.	PROJEKTOVANJE PROCESORA.....	247
	PROJEKTOVANJE ARITMETIČKO LOGIČKE JEDINICE PROCESORA	254
	PROJEKTOVANJE UPRAVLJAČKE JEDINICE PROCESORA	340
	REGISTRI PROCESORA	372
	PRENOSNI PUTEVI PROCESORA	383
9.	DODATAK A: SAVETI ZA OPIS DIGITALNIH SISTEMA U VHDL-U.....	411
10.	DODATAK B: VHDL KONVENCIJA	417
11.	DODATAK C: PROJEKTOVANJE U ALTERA QUARTUS II PROGRAMSKOM PAKETU	429
12.	LITERATURA	465

