

Документ подписан простой электронной подписью
Информация о владельце:
ФИО: Галунин Сергей Александрович
Должность: проректор по учебной работе
Дата подписания: 26.11.2024 14:26:37
Уникальный программный ключ:
08ef34338325bdb0ac5a47baa5472ce36cc3fc3b

Приложение к ОПОП
«Организация и программирова-
ние интеллектуальных систем»



СПбГЭТУ «ЛЭТИ»
ПЕРВЫЙ ЭЛЕКТРОТЕХНИЧЕСКИЙ

МИНОБРНАУКИ РОССИИ

федеральное государственное автономное образовательное учреждение высшего образования
«Санкт-Петербургский государственный электротехнический университет
«ЛЭТИ» им. В.И.Ульянова (Ленина)»
(СПбГЭТУ «ЛЭТИ»)

РАБОЧАЯ ПРОГРАММА

дисциплины

«ЭЛЕМЕНТНАЯ БАЗА ЦИФРОВЫХ СИСТЕМ»

для подготовки бакалавров

по направлению

09.03.01 «Информатика и вычислительная техника»

по профилю

«Организация и программирование интеллектуальных систем»

Санкт-Петербург

2024

ЛИСТ СОГЛАСОВАНИЯ

Разработчики:

доцент каф. ВТ, к.т.н. Буренева О.И.

Рабочая программа рассмотрена и одобрена на заседании кафедры ВТ
19.01.2024, протокол № 1

Рабочая программа рассмотрена и одобрена учебно-методической комиссией
ФКТИ, 24.01.2024, протокол № 1

Согласовано в ИС ИОТ

Начальник ОМОЛА Загороднюк О.В.

1 СТРУКТУРА ДИСЦИПЛИНЫ

Обеспечивающий факультет	ФКТИ
--------------------------	------

Обеспечивающая кафедра	ВТ
------------------------	----

Общая трудоемкость (ЗЕТ)	4
--------------------------	---

Курс	3
------	---

Семестр	6
---------	---

Виды занятий

Лекции (академ. часов)	34
------------------------	----

Лабораторные занятия (академ. часов)	17
--------------------------------------	----

Практические занятия (академ. часов)	17
--------------------------------------	----

Иная контактная работа (академ. часов)	3
--	---

Все контактные часы (академ. часов)	71
-------------------------------------	----

Самостоятельная работа, включая часы на контроль (академ. часов)	73
---	----

Всего (академ. часов)	144
-----------------------	-----

Вид промежуточной аттестации

Экзамен (курс)	3
----------------	---

Курсовая работа (курс)	3
------------------------	---

2 АННОТАЦИЯ ДИСЦИПЛИНЫ

«ЭЛЕМЕНТНАЯ БАЗА ЦИФРОВЫХ СИСТЕМ»

Дисциплина «Элементная база цифровых систем» направлена на изучение комбинационных и последовательностных узлов и устройств на функционально-логическом уровне. Студенты получают навыки синтеза и анализа схем, реализованных на логических и запоминающих элементах, а также осваивают подходы к решению общих проблем при проектировании цифровых вычислительных устройств (проблемы питания, борьбы с помехами, тактирования и другие).

SUBJECT SUMMARY

«ELEMENTAL BASE OF DIGITAL SYSTEM»

The discipline "Element Base of Digital Systems" is devoted to studying combinational and sequential units and devices at the functional and logical level. Students get skills of synthesis and analysis of the circuits implemented on logical and storage elements, as well as study approaches to solving common problems in designing digital computing devices (problems of power, anti-interference, clocking, and others).

3 ОБЩИЕ ПОЛОЖЕНИЯ

3.1 Цели и задачи дисциплины

1. Целью изучения дисциплины является приобретение теоретических знаний в области современной элементной базы цифровых систем, методов построения функциональных узлов и устройств вычислительной техники, тенденций и перспектив развития элементной базы, а также формирование практических умений и навыков по разработке электрических схем цифровых устройств и оформления технической документации.

2. Задачами дисциплины являются:

- изучить современную элементную базу цифровых устройств (схемы малой степени интеграции, средние интегральные схемы, большие интегральные схемы);
- освоить методики схемотехнического проектирования цифровых устройств и оформления документации в соответствии с ГОСТ;
- познакомить обучающихся со средствами моделирования цифровых систем;
- сформировать навыки проведения макетных экспериментов с использованием измерительного оборудования.

3. Дисциплина обеспечивает получение знаний в области:

- использования параметров и характеристик цифровых микросхем разных уровней интеграции при проектировании аппаратных средств вычислительной техники;
- методов разработки функционально-логических схем цифровых узлов и устройств;
- способов проектирования узлов и устройств, исходя из заданных параметров;
- стандартной терминологии.

4. Дисциплина обеспечивает формирование следующих умений:

- умения выполнять полный цикл проектирования цифровых устройств: разработка, моделирование, макетирование;

-умения оформлять функциональные и принципиальные схемы цифровых устройств

5. В рамках дисциплины осваиваются навыки разработки узлов и устройств с заданным функционированием, а также навыки использования специализированных САПР цифровых устройств.

3.2 Место дисциплины в структуре ОПОП

Дисциплина изучается на основе ранее освоенных дисциплин учебного плана:

1. «Организация ЭВМ и систем»
2. «Схемотехника»
3. «Теория автоматов»

и обеспечивает изучение последующих дисциплин:

1. «Производственная практика (технологическая (проектно-технологическая) практика)»
2. «Языки проектирования аппаратуры»
3. «Микропроцессорные системы»

3.3 Перечень планируемых результатов обучения по дисциплине, соотнесенных с планируемыми результатами освоения образовательной программы

В результате освоения образовательной программы обучающийся должен достичь следующие результаты обучения по дисциплине:

Код компетенции/ индикатора компетенции	Наименование компетенции/индикатора компетенции
СПК-4	Способен выполнять функционально-логическое моделирование цифровых модулей, проверку соответствия функционирования моделей
<i>СПК-4.1</i>	<i>Осуществляет функционально-логическое моделирование цифровых модулей</i>
<i>СПК-4.2</i>	<i>Анализирует результаты функционально-логического моделирования цифровых модулей</i>
СПК-6	Способен разрабатывать электрические схемы цифровых модулей
<i>СПК-6.1</i>	<i>Разрабатывает электрические схемы цифровых модулей</i>

4 СОДЕРЖАНИЕ ДИСЦИПЛИНЫ

4.1 Содержание разделов дисциплины

4.1.1 Наименование тем и часы на все виды нагрузки

№ п/п	Наименование темы дисциплины	Лек, ач	Пр, ач	Лаб, ач	ИКР, ач	СР, ач
1	Введение	1	0			0
2	Тема 1. Схемотехника цифровых устройств	1	2			6
3	Тема 2. Формирователи импульсных сигналов	1	2			6
4	Тема 3. Комбинационные схемы	2	2	2		6
5	Тема 4. Дешифраторы	2		2		6
6	Тема 5. Шифраторы	2				2
7	Тема 6. Мультиплексоры, демультиплексоры	2	2	2		4
8	Тема 7. Компараторы	2				2
9	Тема 8. Триггерные устройства	2		4	3	8
10	Тема 9. Регистры	2	4	2		6
11	Тема 10. Счетчики	2	3	3		6
12	Тема 11. Сумматоры и арифметико-логические устройства	2				4
13	Тема 12. Узлы контроля	2				3
14	Тема 13. Преобразователи кодов	2				3
15	Тема 14. Распределители тактовых сигналов	2	2	2		3
16	Тема 15. Матричные умножители	2				3
17	Тема 16. Последовательный обмен в цифровых системах	2				3
18	Тема 17. Запоминающие устройства	2				2
19	Заключение	1				
	Итого, ач	34	17	17	3	73
	Из них ач на контроль	0	0	0	0	35
	Общая трудоемкость освоения, ач/зе	144/4				

4.1.2 Содержание

№ п/п	Наименование темы дисциплины	Содержание
1	Введение	Предмет, объем, содержание, цели и задачи дисциплины. Связь с другими дисциплинами. Обзор литературы по курсу. Современные цифровые БИС/СБИС. Определение и классификация БИС. Основные проблемы, возникающие при разработке и изготовлении БИС.

№ п/п	Наименование темы дисциплины	Содержание
2	Тема 1. Схемотехника цифровых устройств	Иерархия уровня элементов параметры цифровых элементов. Типы выходов.
3	Тема 2. Формирователи импульсных сигналов	Элементы задержки, формирования, обнаружения и генерации импульсов.
4	Тема 3. Комбинационные схемы	Комбинационные и последовательностные схемы. Проблематика проектирования комбинационных схем. Риски сбоя. Сигналы синхронизации. Этапы разработки и средства реализации комбинационных цепей.
5	Тема 4. Дешифраторы	Функционирование и схемы двоичных дешифраторов. Наращивание их размерности. Реализация комбинационных узлов с помощью дешифраторов.
6	Тема 5. Шифраторы	Приоритетные и двоичные шифраторы. Функционирование и схемы. Приоритетные шифраторы в коде "1 из N" (указатели старшей единицы, приоритетные цепочки).
7	Тема 6. Мультиплексоры, де-мультиплексоры	Функционирование и схемы. Использование мультиплексоров в качестве универсальных логических модулей, способы их настройки.
8	Тема 7. Компараторы	Блоки сравнения на равенство. Блоки сравнения на "больше" ("меньше"). Наращивание разрядности компараторов.
9	Тема 8. Триггерные устройства	Классификация и способы описания триггеров. Одноступенчатые триггеры (асинхронные и синхронные с управлением уровнем). Двухступенчатые триггеры. Триггеры с динамическим управлением. Преобразование вида логического функционирования триггера. Сравнение триггеров различных типов и области их применения.
10	Тема 9. Регистры	Классификация и параметры регистров. Статические регистры. Сдвигающие регистры с односторонним и реверсивным сдвигом. Узлы на основе регистров. Многофункциональные регистры. Счетчики Джонсона.
11	Тема 10. Счетчики	Двоичные и двоично-кодированные счетчики. Классификация и параметры счетчиков. Последовательные и параллельные двоичные счетчики (суммирующие, вычитающие, реверсивные). Счетчики с групповым переносом. Проектирование счетчиков с произвольным модулем счета (методом блокировки переносов и методом принудительного начеса). Двоично-десятичные счетчики.
12	Тема 11. Сумматоры и арифметико-логические устройства	Классификация сумматоров. Одноразрядные сумматоры. Многоразрядные сумматоры. Последовательный, параллельный и комбинированные переносы в схемах сумматоров. Накапливающие сумматоры. Двоично-десятичные сумматоры. Типовые АЛУ.

№ п/п	Наименование темы дисциплины	Содержание
13	Тема 12. Узлы контроля	Контроль по модулю 2. Схемы свертки. Схемы передачи (хранения) данных с контролем по модулю 2.
14	Тема 13. Преобразователи кодов	Преобразователи прямого кода в обратный и дополнительный. Преобразователи двоичных кодов в код Грея и обратно.
15	Тема 14. Распределители тактовых сигналов	Функционирование и обобщенная схема распределителей тактовых сигналов. Схемы на основе счетчика и дешифратора. Кольцевые сдвигающие регистры. Схемы на основе счетчика Джонсона. Сравнительная оценка вариантов.
16	Тема 15. Матричные умножители	Классификация матричных умножителей. Множительные и множительно-суммирующие блоки. Нарастивание размерностей матричных умножителей. Операции со знакопеременными сомножителями.
17	Тема 16. Последовательный обмен в цифровых системах	Последовательно-параллельные приемопередатчики. Виды обмена последовательными данными. Асинхронный обмен. Синхронный обмен. Структуры сигналов при асинхронной и синхронной передачах. Сравнение видов обмена. Область применения различных видов обмена.
18	Тема 17. Запоминающие устройства	Классификация. Структуры, запоминающие элементы.
19	Заключение	Прогноз развития аппаратных средств построения ЭВМ.

4.2 Перечень лабораторных работ

Наименование лабораторной работы	Количество ауд. часов
1. Знакомство с системой проектирования Quartus II, реализация комбинационной схемы	2
2. Проектирование комбинационного узла на основе дешифратора и мультиплексора	2
3. Проектирование типового комбинационного узла	2
4. Триггерные устройства	3
5. Исследование регистров	2
6. Проектирование распределителей тактовых сигналов	2
7. Проектирование двоичных счетчиков	2
8. Проектирование конечных автоматов	2
Итого	17

4.3 Перечень практических занятий

Наименование практических занятий	Количество ауд. часов
1. Проектирование комбинационного узла на логических элементах	2
2. Проектирование комбинационного узла на основе дешифратора	2
3. Проектирование комбинационного узла на основе мультиплексора	2
4. Триггерные устройства	4
5. Проектирование последовательностных узлов на основе сдвигающих регистров	2
6. Проектирование автомата	2
7. Синтез пересчетных схем на типовых регистровых и счетчиковых узлах	3
Итого	17

4.4 Курсовое проектирование

Цель работы (проекта): Разработка специализированного цифрового узла, в рамках которой решаются следующие задачи:

- научить студента ориентироваться в разнообразии возможностей цифровой техники при проектировании специализированных устройств и эффективно применять современную элементную базу;
- показать многовариантность решений при синтезе цифровых узлов и устройств, научить выбирать вариант их реализации, отвечающий требованиям ТЗ и наилучший по заданным критериям качества;
- научить студента пользоваться возможностями современных САПР при проектировании устройств на базе микросхем программируемой логики;
- научить студента технически грамотно описывать функционирование разрабатываемых узлов и устройств и правильно оформлять техническую документацию.

Содержание работы (проекта): Курсовая работа выполняется индивидуально, по индивидуальным заданиям, отличающимся временной диаграммой формирования импульсных последовательностей. Отчет по курсовой работе оформляется в соответствии с шаблоном оформления курсовой работы (курсового про-

екта), принятым в СПбГЭТУ (размещен на сайте СПбГЭТУ в разделе ”Документы для учебы”).

Этапы выполнения:

- разработка функциональной схемы проектируемого узла в нескольких вариантах;
- разработка функциональной схемы интерфейса узла с ведущей микропроцессорной системой;
- ввод принципиальной электрической схемы узла с интерфейсным блоком для реализации в ПЛИС с помощью САПР;
- компиляция полученного проекта;
- тестирование разработанного узла в рамках САПР;
- выбор наилучшего варианта узла с учетом заданного критерия качества;
- разработка принципиальной электрической схемы типового элемента замены (ТЭЗа), содержащего спроектированный узел и вспомогательные схемы.

Материал пояснительной записки рекомендуется располагать в следующем порядке:

1. Задание на проектирование узла.
2. Описание предлагаемых вариантов реализации узла. Варианты следует рассматривать на уровне укрупненных функциональных схем. Их количество в зависимости от задания равно 2...3.
3. Описание основных элементов библиотеки САПР Quartus II и стандартных микросхем, необходимых для реализации вариантов узла. В пояснительной записке следует дать описание применяемых микросхем, указать назначение их выводов. Не следует перегружать этот раздел проекта. Его объем не должен превышать 3...4 страниц.
4. Описание процесса синтеза и моделирования работы предложенных вариантов средствами САПР Quartus II при графическом вводе проектов и полученных при этом результатов.
5. Определение предельной допустимой частоты генератора тактовых импуль-

сов (ГТИ).

6. Разработка интерфейса сопряжения схемы узла с процессорной системой, для которой проектируемый узел является внешним устройством. Устройство, содержащее интерфейс, вместе с проектируемым узлом размещается в ПЛИС.
7. Подробное описание функционирования узла с использованием необходимых временных диаграмм.
8. Полная принципиальная электрическая схема типового элемента замены с учетом реализации узла на выбранной ПЛИС, разработки генератора тактовых импульсов, разводки цепей питания, фильтрации напряжений питания и т.д.
9. Краткое заключение по проделанной работе.
10. Список использованной литературы, оформленный согласно требованиям стандарта.

Пояснительная записка сдается преподавателю в печатном виде.

Темы:

№ п/п	Название темы	Перевод темы
1	Многорежимный формирователь импульсных последовательностей	Multimode generator of pulse sequences

4.5 Реферат

Реферат не предусмотрен.

4.6 Индивидуальное домашнее задание

Индивидуальное домашнее задание не предусмотрено.

4.7 Доклад

Доклад не предусмотрен.

4.8 Кейс

Кейс не предусмотрен.

4.9 Организация и учебно-методическое обеспечение самостоятельной работы

Изучение дисциплины сопровождается самостоятельной работой студентов с материалами лекций, представленных в системе Moodle, рекомендованными преподавателем литературными источниками и информационными ресурсами сети Интернет.

Особое место уделяется консультированию, как одной из форм обучения и контроля самостоятельной работы. Консультирование предполагает особым образом организованное взаимодействие между преподавателем и студентами.

Текущая СРС	Примерная трудоемкость, ач
Работа с лекционным материалом, с учебной литературой	13
Опережающая самостоятельная работа (изучение нового материала до его изложения на занятиях)	0
Самостоятельное изучение разделов дисциплины	0
Выполнение домашних заданий, домашних контрольных работ	0
Подготовка к лабораторным работам, к практическим и семинарским занятиям	12
Подготовка к контрольным работам, коллоквиумам	0
Выполнение расчетно-графических работ	0
Выполнение курсового проекта или курсовой работы	13
Поиск, изучение и презентация информации по заданной проблеме, анализ научных публикаций по заданной теме	0
Работа над междисциплинарным проектом	0
Анализ данных по заданной теме, выполнение расчетов, составление схем и моделей, на основе собранных данных	0
Подготовка к зачету, дифференцированному зачету, экзамену	35
ИТОГО СРС	73

5 Учебно-методическое обеспечение дисциплины

5.1 Перечень основной и дополнительной литературы, необходимой для освоения дисциплины

№ п/п	Название, библиографическое описание	К-во экз. в библ.
Основная литература		
1	Угрюмов, Евгений Павлович. Цифровая схемотехника [Текст] : учеб. пособие для вузов по направлению подгот. 230100 "Информатика и вычисл. техника" / Е.П. Угрюмов, 2010. -797 с.	65
2	Бондаренко, Павел Николаевич. Узлы и устройства средств вычислительной техники [Текст] : учеб.-метод. пособие / П. Н. Бондаренко, О. И. Буренева, Л. К. Головина, 2017. -63 с.	35
3	Проектирование цифровых узлов на микросхемах программируемой логики [Текст] : метод. указания к курсовому проектированию / Санкт-Петербургский государственный электротехнический университет им. В.И. Ульянова (Ленина) "ЛЭТИ", 2011. -31 с.	13
Дополнительная литература		
1	Угрюмов, Евгений Павлович. Программируемые компоненты устройств и систем на кристалле [Текст] : учеб. пособие / Е. П. Угрюмов, 2013. -119 с.	5

5.2 Перечень ресурсов информационно-телекоммуникационной сети «Интернет», используемых при освоении дисциплины

№ п/п	Электронный адрес
1	Цифровая схемотехника и архитектура компьютера http://easyelectronics.ru/files/Book/digital-design-and-computer-architecture-russian-translation.pdf
2	Архив журнала "Компоненты и технологии" www.kit-e.ru/

5.3 Адрес сайта курса

Адрес сайта курса: <https://vec.etu.ru/moodle/course/view.php?id=21046>

6 Критерии оценивания и оценочные материалы

6.1 Критерии оценивания

Для дисциплины «Элементная база цифровых систем» формой промежуточной аттестации является экзамен. Оценивание качества освоения дисциплины производится с использованием рейтинговой системы.

Экзамен

Оценка	Количество баллов	Описание
Неудовлетворительно	0 – 51	теоретическое содержание курса не освоено, необходимые практически навыки и умения не сформированы, выполненные учебные задания содержат грубые ошибки, дополнительная самостоятельная работа над курсом не приведет к существенному повышению качества выполнения учебных заданий
Удовлетворительно	52 – 67	теоретическое содержание курса освоено частично, но пробелы не носят существенного характера, необходимые практические навыки и умения работы с освоенным материалом в основном сформированы, большинство предусмотренных программой обучения учебных заданий выполнено, некоторые из выполненных заданий содержат ошибки
Хорошо	68 – 84	теоретическое содержание курса освоено полностью, без пробелов, некоторые практические навыки и умения сформированы недостаточно, все предусмотренные программой обучения учебные задания выполнены, качество выполнения ни одного из них не оценено минимальным числом баллов, некоторые виды заданий выполнены с ошибками
Отлично	85 – 100	теоретическое содержание курса освоено полностью, без пробелов, необходимые практические навыки и умения сформированы, все предусмотренные программой обучения учебные задания выполнены, качество их выполнения оценено количеством баллов, близким к максимальному

Особенности допуска

Допуск к экзамену осуществляется на основании выполнения и защиты всех лабораторных и практических работ в соответствии с перечнем, а также выполнением и защитой курсовой работы. Экзамен проводится в традиционной устной форме по билетам.

6.2 Оценочные материалы для проведения текущего контроля и промежуточной аттестации обучающихся по дисциплине

Вопросы к экзамену

№ п/п	Описание
1	Иерархия уровней элементов. Характеристики ИС. Виды цифровых устройств.
2	Формирователи импульсных сигналов. Детекторы фронтов.
3	Дешифраторы. Назначение, реализуемые функции, обозначение и классификация. Линейный дешифратор.
4	Нарращивание дешифраторов. Прямоугольный и пирамидальный способы.
5	Шифраторы. Назначение, реализуемые функции, обозначение. Примеры реализации.
6	Мультиплексоры. Назначение, реализуемые функции, обозначение. Примеры реализации.
7	Демультимплексоры. Назначение, реализуемые функции, обозначение. Примеры реализации.
8	Реализация КСх на мультиплексоре.
9	Реализация КСх на дешифраторе.
10	Триггерные устройства. Классификация триггерных устройств.
11	Асинхронные и синхронные триггеры без разделения процессов записи и считывания.
12	Триггерные устройства. Способы описания триггеров на примере RS и D.
13	Триггерные устройства. Способы описания триггеров на примере JK и T.
14	Двухтактные триггеры. Триггеры с блокирующими связями.
15	Двухтактные триггеры. Триггеры, построенные по схеме с инвертором.
16	Триггер, построенный по схеме трех триггеров.
17	Преобразование вида логического функционирования триггера.
18	Регистры. Назначение, обозначение и классификация регистров. Регистр защелка.
19	Сдвигающие регистры с односторонним сдвигом.
20	Реверсивные сдвигающие регистры.
21	Многофункциональные регистры.
22	Счетчики. Назначение, классификация и обозначение счетчиков. Счетчики с последовательным переносом.
23	Счетчики с параллельным переносом.

24	Счетчики со сквозным переносом.
25	Реверсивные счетчики.
26	Одноразрядный полный сумматор.
27	Сумматор с переносом по цепочке ключей.
28	Схема многоразрядного сумматора с последовательным переносом.
29	Сумматоры с параллельным переносом.
30	Сумматор последовательных элементов.
31	Накапливающий сумматор.
32	Схемы сравнения на «равенство» и «неравенство».
33	Мажоритарные элементы.
34	Узлы контроля на основе суммы по модулю 2.
35	Узлы контроля Хемминга.
36	Распределители тактовых сигналов. Назначение, классификация. Распределители тактовых сигналов, на основе сдвигающих регистров с коррекцией ошибки за один цикл.
37	Распределители тактовых сигналов. Назначение, классификация. Распределители тактовых сигналов, на основе сдвигающих регистров с коррекцией ошибки за один цикл.
38	Распределители тактовых сигналов. Назначение, классификация.
39	Распределители тактовых сигналов. Распределители тактовых сигналов, на основе счетчиков Джонсона и дешифраторов кода Джонсона без восстановления.
40	Распределители тактовых сигналов. Распределители тактовых сигналов, на основе счетчиков Джонсона и дешифраторов кода Джонсона с восстановлением после сбоя.
41	Матричные умножители. Принцип реализации МУ целых положительных чисел.
42	Ускорение операции умножения. Алгоритм Бута.
43	Память. Иерархия памяти. Параметры запоминающих устройств.
44	Классификация ЗУ по способу доступа к данным и характеру рабочих режимов.
45	Структура запоминающих устройств. 3D.
46	Структура запоминающих устройств. 2D.
47	Структура запоминающих устройств. 2D-M.
48	Программируемые логические интегральные схемы. Классификация. Основные архитектурные особенности SPLD.
49	Программируемые логические интегральные схемы. Классификация. Основные архитектурные особенности CPLD.
50	Программируемые логические интегральные схемы. Классификация. Основные архитектурные особенности FPGA.

Форма билета

Министерство науки и высшего образования Российской Федерации
 ФГАОУ ВО «Санкт-Петербургский государственный электротехнический
 университет «ЛЭТИ» имени В.И. Ульянова (Ленина)»

ЭКЗАМЕНАЦИОННЫЙ БИЛЕТ № 1

Дисциплина **Элементная база цифровых систем** ФКТИ

1. Иерархия уровней элементов. Характеристики ИС. Виды цифровых устройств.
2. Счетчики. Назначение, классификация и обозначение счетчиков. Счетчики с последовательным переносом.
3. Задача.

УТВЕРЖДАЮ

Заведующий кафедрой

М. С. Куприянов

Весь комплект контрольно-измерительных материалов для проверки сформированности компетенции (индикатора компетенции) размещен в закрытой части по адресу, указанному в п. 5.3

6.3 График текущего контроля успеваемости

Неделя	Темы занятий	Вид контроля
1	Тема 3. Комбинационные схемы	
2	Тема 4. Дешифраторы	
3	Тема 6. Мультиплексоры, демультиплексоры	
4		
5		Коллоквиум
6	Тема 8. Триггерные устройства	
7		
8		
9		
10		Коллоквиум
11	Тема 9. Регистры	
12		
13		Коллоквиум
14	Тема 10. Счетчики	
15	Тема 14. Распределители тактовых сигналов	
16		Коллоквиум
17	Тема 1. Схемотехника цифровых устройств Тема 2. Формирователи импульсных сигналов Тема 3. Комбинационные схемы Тема 4. Дешифраторы Тема 5. Шифраторы Тема 6. Мультиплексоры, демультиплексоры Тема 7. Компараторы Тема 8. Триггерные устройства Тема 9. Регистры Тема 10. Счетчики Тема 11. Сумматоры и арифметико-логические устройства Тема 12. Узлы контроля Тема 13. Преобразователи кодов Тема 14. Распределители тактовых сигналов Тема 15. Матричные умножители Тема 16. Последовательный обмен в цифровых системах Тема 17. Запоминающие устройства	Защита КР / КП

6.4 Методика текущего контроля

на лекционных занятиях

Текущий контроль включает в себя контроль посещаемости (не менее 80 % занятий)

на лабораторных занятиях

Порядок выполнения лабораторных работ, подготовки отчетов и их защиты.

В процессе обучения по дисциплине «Элементная база цифровых систем» студент обязан выполнить 8 лабораторных работ. Под выполнением работ подразумевается подготовка к работе, проектирование, проведение модельных и натуральных экспериментов, подготовка и защита отчета. Выполнение лабораторных работ студентами осуществляется в бригадах до 2 человек. Оформление отчета студентами осуществляется в количестве одного отчета на бригаду в соответствии с принятыми в СПбГЭТУ правилами оформления студенческих работ. Отчет оформляется после выполнения работы и представляется преподавателю на проверку. После проверки отчет либо возвращается (при наличии замечаний) на доработку, либо подписывается к защите. Работы защищаются студентами индивидуально. Каждый студент получает один вопрос по теоретической части и один вопрос по процедуре проведения работы. При обсуждении ответа преподаватель может задавать уточняющие вопросы. В случае, если студент демонстрирует достаточное знание вопроса, работа для него считается зачтенной. Текущий контроль включает в себя выполнение, сдачу в срок отчетов и их защиту по всем работам, по результатам которой студент получает допуск на экзамен.

на практических занятиях

Под выполнением практических работ подразумевается подготовка к работе, ее выполнение, подготовка и защита отчета. Выполнение практических работ индивидуальное. Оформление отчета студентами осуществляется в соответствии с принятыми в СПбГЭТУ правилами оформления студенческих работ. Отчет представляется преподавателю на проверку. После проверки отчет либо возвращается (при наличии замечаний) на доработку, либо подписывается к защите. Текущий контроль включает в себя выполнение, сдачу в срок отчетов и их защиту, по результатам которой студент получает допуск на экзамен.

Критерии оценки курсовой работы

Оценка курсовой работы производится по пятибалльной системе в соответствии со следующими критериями:

Отлично - Проект полностью работоспособен, выбор решения обоснован, проведен полный цикл разработки (проектирование, моделирование, оформление документации), отчет соответствует требованиям, в процессе защиты студент ответил на все заданные вопросы.

Хорошо - Проект полностью работоспособен, выбор решения обоснован слабо, проведен полный цикл разработки (проектирование, моделирование, оформление документации), есть замечания по оформлению отчета, в процессе защиты студент имел затруднения при объяснении принятых в ходе проектирования технических решений.

Удовлетворительно - Имеются замечания к реализации проекта (не полная функциональность), имеются вопросы по выбору технических решений, проведен полный цикл разработки (проектирование, моделирование, оформление документации), но имеются замечания по результатам моделирования и/или оформлению документации, есть замечания по оформлению отчета, в процессе защиты студент имел затруднения при объяснении принятых в ходе проектирования технических решений.

Неудовлетворительно - Проект не работоспособен или имеются серьезные замечания к его реализации, проведен не полный цикл разработки, имеются замечания по результатам моделирования и/или оформлению документации, есть замечания по оформлению отчета, в процессе защиты студент имел затруднения при объяснении принятых в ходе проектирования технических решений.

самостоятельной работы студентов

Контроль самостоятельной работы студентов осуществляется на лекционных и лабораторных занятиях по методикам, описанным выше.

7 Описание информационных технологий и материально-технической базы

Тип занятий	Тип помещения	Требования к помещению	Требования к программному обеспечению
Лекция	Лекционная аудитория	Количество посадочных мест – в соответствии с контингентом, рабочее место преподавателя, персональный компьютер IBM совместимый Pentium или выше, проектор, экран, маркерная доска.	1) Windows 7 и выше; 2) Microsoft Office 2007 и выше
Лабораторные работы	Лаборатория	Количество посадочных мест – в соответствии с контингентом, рабочее место преподавателя, персональные компьютеры IBM совместимые Pentium или выше, проектор, экран, маркерная доска.	1) Windows 7 и выше; 2) Microsoft Office 2007 и выше 3) Лабораторные стенды MD212
Практические занятия	Аудитория	Количество посадочных мест – в соответствии с контингентом, рабочее место преподавателя, персональные компьютеры IBM совместимые Pentium или выше, проектор, экран, маркерная доска.	1) Windows 7 и выше; 2) Microsoft Office 2007 и выше
Самостоятельная работа	Помещение для самостоятельной работы	Оснащено компьютерной техникой с возможностью подключения к сети «Интернет» и обеспечением доступа в электронную информационно-образовательную среду университета.	1) Windows XP и выше; 2) Microsoft Office 2007 и выше

8 Адаптация рабочей программы для лиц с ОВЗ

Адаптированная программа разрабатывается при наличии заявления со стороны обучающегося (родителей, законных представителей) и медицинских показаний (рекомендациями психолого-медико-педагогической комиссии). Для инвалидов адаптированная образовательная программа разрабатывается в соответствии с индивидуальной программой реабилитации.

ЛИСТ РЕГИСТРАЦИИ ИЗМЕНЕНИЙ

№ п/п	Дата	Изменение	Дата и номер протокола заседания УМК	Автор	Начальник ОМОЛА