

**Федеральное государственное автономное образовательное учреждение
высшего образования
«Санкт-Петербургский политехнический университет Петра Великого»**

УТВЕРЖДАЮ
Директор ИКНК
_____ Д.П. Зегжда
«17» июня 2024 г.

РАБОЧАЯ ПРОГРАММА ДИСЦИПЛИНЫ (МОДУЛЯ)

«Автоматизация проектирования дискретных устройств»

Разработчик	Высшая школа компьютерных технологий и информационных систем
Направление (специальность) подготовки	09.03.01 Информатика и вычислительная техника
Наименование ООП	09.03.01_01 Разработка компьютерных систем
Квалификация (степень) выпускника	бакалавр
Образовательный стандарт	СУОС
Форма обучения	Очная

СОГЛАСОВАНО	Соответствует СУОС
Руководитель ОП	Утверждена протоколом заседания
_____ Р.В. Цветков	высшей школы "ВШКТиИС" от «26» марта 2024 г. № 1

РПД разработал:
Доцент, к.т.н., доц. В.А. Сушников

1. Цели и планируемые результаты изучения дисциплины

Цели освоения дисциплины

1. дать студентам основы современных знаний в области автоматизации проектирования цифровых систем и устройств
2. Представить основные принципы и маршруты проектирования, познакомить с инструментальными средствами и технологиями.
3. Научить реализации полученных знаний при разработке типовых систем управления и вычислительной техники, их экспериментальному исследованию и практическому синтезу с широким использованием средств вычислительной техники.

Результаты обучения выпускника

Код	Результат обучения (компетенция) выпускника ООП
ОПК-10	Способен проверять работоспособность и осуществляет рефакторинг кода программного обеспечения
ИД-2 ОПК-10	Разрабатывает тестовые наборы данных
ИД-3 ОПК-10	Проверяет работоспособность программного обеспечения
ИД-4 ОПК-10	Осуществляет рефакторинг и оптимизацию программного кода
ОПК-7	Способен участвовать в настройке и наладке программно-аппаратных комплексов
ИД-1 ОПК-7	Разрабатывает процедуры проверки работоспособности и выбирает необходимые инструментальные средства
ИД-2 ОПК-7	Участвует в разработке программы настройки и наладки программно-аппаратных комплексов трехмерного моделирования
ИД-9 ОПК-7	Разрабатывает функциональные тесты для моделей сложнофункциональных блоков (СФ-блоков) и ИС на языках описания и верификации аппаратуры, проверяет исправленные дефекты в порядке их приоритета

Планируемые результаты изучения дисциплины

знания:

- Знает принципы создания моделей функционирования блоков интегральных схем
- порядок ручного и автоматизированного тестирования программного обеспечения

- порядок ручного и автоматизированного тестирования программного обеспечения
- способы рефакторинга и оптимизации программного кода
- Требования к тестам; принципы и критерии оценки корректности функционирования интегральных схем; языки описания и верификации аппаратуры; принципы и правила выполнения исправлений дефектов
- методы настройки аппаратно-программных комплексов трехмерного моделирования и проектирования сложных технических объектов

умения:

- Умеет создавать модели функционирования блоков интегральных схем
- определять порядок тестирования для различных программ
- тестировать программное обеспечение различными способами
- идентифицировать места в программном коде, подлежащие рефакторингу, применять соответствующие инструменты интегрированных сред разработки
- задавать спецификацию тестовых случаев; реализовывать план тестирования и описывать его с помощью языков описания и верификации аппаратуры; определять приоритет выполняемых исправлений
- разрабатывать программу настройки и калибровки цифровых устройств сбора пространственной информации о структуре и форме технического объекта

навыки:

- Владеет средствами автоматизированного проектирования для создания моделей функционирования отдельных блоков интегральной схемы
- создание автоматизированных тестов в соответствующих библиотеках (например, Junit)
- запуск автоматизированных тестов в соответствующих библиотеках (например, Junit)
- применение ручных и автоматизированных рефакторингов
- использование средств автоматизированного проектирования для задания спецификации тестовых случаев; владение вводом описаний на языках описания и верификации аппаратуры в средствах автоматизированного проектирования; использование средств автоматизированного проектирования для выполнения проверки исправленных дефектов
- описание процедур настройки и калибровки устройств цифровой обработки изображений

2. Место дисциплины в структуре ООП

В учебном плане дисциплина «Автоматизация проектирования дискретных устройств» не связана ни с одним модулем учебного плана.

Изучение дисциплины базируется на результатах освоения следующих дисциплин:

- Основы вычислительной техники

3. Распределение трудоёмкости освоения дисциплины по видам учебной работы и формы текущего контроля и промежуточной аттестации

3.1. Виды учебной работы

Виды учебной работы	Трудоемкость по семестрам
	Очная форма
Лекционные занятия	30
Лабораторные занятия	22
Самостоятельная работа	57
Часы на контроль	16
Промежуточная аттестация (экзамен)	11
Курсовое проектирование	8
Общая трудоемкость освоения дисциплины	144, ач
	4, зет

3.2. Формы текущего контроля и промежуточной аттестации

Формы текущего контроля и промежуточной аттестации	Количество по семестрам
	Очная форма
Текущий контроль	
Контрольные, шт.	1
Курсовые проекты, шт.	1
Промежуточная аттестация	
Экзамены, шт.	1

4. Содержание и результаты обучения

4.1 Разделы дисциплины и виды учебной работы

№ раздела	Разделы дисциплины, мероприятия текущего контроля	Очная форма		
		Лек, ач	Лаб, ач	СР, ач

1.	Методы и средства автоматизации схемотехнического проектирования электронных схем.	Методы и средства автоматизации	6	4	10
2.	Способы функционально-логического описания существующих процессов проектирования. Способы функционально-логического описания цифровых устройств, методы ввода.	Анализ	6	6	10
3.	Синтаксис и семантика языка VHDL Синтаксис и семантика алгоритмического языка программирования. Функционально-логическое описание цифровых устройств на языке VHDL.	алгоритмического языка программирования.	6	4	10
4.	Верификация средствами САПР Типы списков соединений, форматы тестов, инструментальные средства поддержки моделирования.	Типы списков соединений, форматы тестов, инструментальные средства поддержки моделирования.	6	4	11
5.	Системная отладка Системная отладка. Встроенные средства системной отладки. Методики системной отладки FPGA.	Встроенные средства системной отладки. Методики системной отладки FPGA.	6	4	10
Итого по видам учебной работы:			30	22	57
Экзамены, ач					16
Часы на контроль, ач					16
Курсовое проектирование					8
Промежуточная аттестация (экзамен)					11
Общая трудоёмкость освоения: ач / зет					144 / 4

4.2. Содержание разделов и результаты изучения дисциплины

Раздел дисциплины	Содержание
1. Методы и средства автоматизации Методы и средства автоматизации схемотехнического проектирования электронных схем.	Методы и средства автоматизации Методы и средства автоматизации схемотехнического проектирования электронных схем.
2. Способы функционально-логического описания Анализ существующих процессов проектирования. Способы функционально-логического описания цифровых устройств, методы ввода.	Способы функционально-логического описания Анализ существующих процессов проектирования. Способы функционально-логического описания цифровых устройств, методы ввода.
3. Синтаксис и семантика языка VHDL Синтаксис и семантика алгоритмического языка программирования. Функциональнологическое описание цифровых устройств на языке VHDL.	Синтаксис и семантика языка VHDL Синтаксис и семантика алгоритмического языка программирования. Функциональнологическое описание цифровых устройств на языке VHDL.
4. Верификация средствами САПР Типы списков соединений, форматы тестов, инструментальные средства поддержки моделирования.	Верификация средствами САПР Типы списков соединений, форматы тестов, инструментальные средства поддержки моделирования.
5. Системная отладка Системная отладка. Встроенные средства системной отладки. Методики системной отладки FPGA.	Системная отладка Системная отладка. Встроенные средства системной отладки. Методики системной отладки FPGA.

5. Образовательные технологии

1. В преподавании курса используются лекции в сочетании с лабораторными работами.

2. Практические занятия по освоению современных методов исследования систем управления и вычислительной техники подкрепляются семинарами и работой в дисплейном классе.
3. Вопросы экспериментального исследования изучаются на лабораторных занятиях.

6. Лабораторный практикум

№ раздела	Наименование лабораторных работ	Трудоемкость, ач
		Очная форма
1.	Средства пакета автоматизации проектирования, методика и процедура работы	2
2.	Способы ввода проекта (создание проекта, схемный ввод, блочный ввод)	2
3.	Компиляция проекта (настройки компилятора, способы оптимизации)	4
4.	Назначение выводов СБИС, конфигурация СБИС	2
5.	Средства отладки проектов на плате	2
6.	Моделирование встроенными средствами пакета	4
7.	Основы анализа и оптимизации временных параметров проекта.	2
8.	Средства блочного проектирования	4
Итого часов		22

7. Практические занятия

Не предусмотрено

8. Организация и учебно-методическое обеспечение самостоятельной работы

Самостоятельная работа студентов направлена на освоение учебного материала, получение навыков самостоятельного изучения литературы по курсу, развитие практических умений описания, анализа и синтеза электронных систем с использованием языков высокого уровня, навыков выступлений на семинарах, неделях науки, участия в олимпиадах. Достижению этих целей способствуют имеющиеся в Инtranet портале факультета методические указания, тесты по дисциплине, контрольные вопросы, презентации и т.п

Примерное распределение времени самостоятельной работы студентов

Вид самостоятельной работы	Примерная трудоемкость, ач
	Очная форма
Текущая СР	
работа с лекционным материалом, с учебной литературой	4
опережающая самостоятельная работа (изучение нового материала до его изложения на занятиях)	4
самостоятельное изучение разделов дисциплины	4
выполнение домашних заданий, домашних контрольных работ	4
подготовка к лабораторным работам, к практическим и семинарским занятиям	6
подготовка к контрольным работам, коллоквиумам	12
Итого текущей СР:	34
Творческая проблемно-ориентированная СР	
выполнение расчётно-графических работ	3
выполнение курсового проекта или курсовой работы	3
поиск, изучение и презентация информации по заданной проблеме, анализ научных публикаций по заданной теме	3
работа над междисциплинарным проектом	3
исследовательская работа, участие в конференциях, семинарах, олимпиадах	3
анализ данных по заданной теме, выполнение расчётов, составление схем и моделей на основе собранных данных	2
Итого творческой СР:	17
Общая трудоемкость СР:	57

9. Учебно-методическое обеспечение дисциплины

9.1. Адрес сайта курса

<http://kspt.icc.spbstu.ru/course/EDA>

9.2. Рекомендуемая литература

Основная литература

№	Автор, название, место издания, издательство, год (годы) издания	Год изд.	Источник
1	Антонов А.П. и др. Автоматизация проектирования дискретных устройств. Проектирование в среде QUARTUS PRIME. Лабораторный практикум: Санкт-Петербург: Изд-во Политехн. ун-та, 2018.	2018	ИБК СПбПУ
2	Грушин С.И., Душутин И.Д., Мелехин В.Ф. Проектирование аппаратных средств микропроцессорных систем: Л.: ЛПИ, 1990.	1990	ИБК СПбПУ

Дополнительная литература

№	Автор, название, место издания, издательство, год (годы) издания	Год изд.	Источник
1	Грушвицкий Р.И., Мурсаев А.Х., Смолов В.Б. Аналого-цифровые периферийные устройства микропроцессорных систем: Ленинград: Энергоатомиздат, 1989.	1989	ИБК СПбПУ
2	Комолов Д.А. и др. Системы автоматизированного проектирования фирмы Altera MAX + plus II и Quartus II.: Москва: РадиоСофт, 2002. URL: http://www.radiosoft.ru	2002	ИБК СПбПУ

Ресурсы Интернета

1. сайт производителя FPGA: <https://www.intel.com/content/www/us/en/products/programmable.html>

9.3. Технические средства обеспечения дисциплины

технические средства помогающие в методике преподавания: презентации, лекции на английском языке фирмы Intel PSG, тесты (промежуточные и подготовительные к экзамену).

10. Материально-техническое обеспечение дисциплины

10 компьютеров с 2-мя мониторами с установленными пакетами Vivado (компания Xilinx) и Quartus Prime (компании Altera)

Лицензионный сервер с установленными лицензиями для Vivado (компания Xilinx) и Quartus Prime (компании Altera): 50 и 25 шт.

Отладочные платы компаний Altera и Xilinx (DE1-SoC, MAX10 NEEK, BASYS 3, Nexys DDR, Zybo, ZedBoard)

11. Критерии оценивания и оценочные средства

11.1. Критерии оценивания

Для дисциплины «Автоматизация проектирования дискретных устройств» формой аттестации является экзамен. Дисциплина реализуется с применением системы индивидуальных достижений.

Текущий контроль успеваемости

Максимальное значение персонального суммарного результата обучения (ПСРО) по приведенной шкале - 100 баллов

Максимальное количество баллов приведенной шкалы по результатам прохождения двух точек контроля - 80 баллов.

Подробное описание правил проведения текущего контроля с указанием баллов по каждому контрольному мероприятию и критериев выставления оценки размещается в СДО в навигационном курсе дисциплины.

Промежуточная аттестация по дисциплине

Максимальное количество баллов по результатам проведения аттестационного испытания в период промежуточной аттестации – 20 баллов приведенной шкалы.

Промежуточная аттестация по дисциплине проводится в соответствии с расписанием.

Экзамен проводиться письменно.

Каждый учащийся получает билет с 5 вопросами. За ответ на каждый вопрос можно получить от 0, 10 или 20 баллов.

Сумма набранных баллов учитывается при оценивании.

Результаты промежуточной аттестации, определяются на основе баллов, набранных в рамках применения, СИД

Баллы по приведенной шкале в рамках применения СИД (ПСРО+ ПА)	Оценка по результатам промежуточной аттестации
	Экзамен/диф.зачет/зачет
0 - 60 баллов	Неудовлетворительно/не зачтено
61 - 75 баллов	Удовлетворительно/зачтено

Баллы по приведенной шкале в рамках применения СИД (ПСРО+ ПА)	Оценка по результатам промежуточной аттестации
	Экзамен/диф.зачет/зачет
76 - 89 баллов	Хорошо/зачтено
90 и более	Отлично/зачтено

11.2. Оценочные средства

Оценочные средства по дисциплине представлены в фонде оценочных средств, который является неотъемлемой частью основной образовательной программы и размещается в электронной информационно-образовательной среде СПбПУ на портале etk.spbstu.ru

12. Методические рекомендации по организации изучения дисциплины

Прикладная часть дисциплины «Автоматизация проектирования дискретных устройств (на английском языке)» реализуется на лабораторных занятиях, цель которых:

- Сформировать умения выполнять определенные действия, операции, необходимые в последующем в профессиональной деятельности
- Привить практические навыки самостоятельной работы с учебной, методической и научной литературой (в процессе подготовки к занятию), получить опыт подготовки, оформления отчётов и защиты своей работы.

Для выполнения лабораторных занятий по дисциплине «Автоматизация проектирования дискретных устройств (на английском языке)» имеются методические указания для студентов, оформленные отдельными электронными документами, доступными в лаборатории и в сети кафедры.

На первом лабораторном занятии п студентам предоставляется вся информация по организации изучения дисциплины. Содержание и методика проведения работ, деятельность обучающихся в процессе выполнения заданий, формы и формат отчетных документов (отчетов по лабораторным работам) приведены в соответствующих методических указаниях.

Примерный список экзаменационных вопросов (на английском языке)

1 из 24

Что из следующего лучше всего описывает, для чего используется окно «Задачи» в программном обеспечении Quartus Prime?

Организует инструменты и действия Quartus Prime в потоки проектирования, за которыми

можно следить, дважды щелкнув элементы в списке.

Помогает выбрать лучшие настройки и назначения для оптимизации проекта. Выполняет перекрестное тестирование между различными инструментами.

Предоставляет сообщения о задачах, которые имеет программное обеспечение Quartus Prime. выполненный

2 из 24

Какие этапы лучше всего иллюстрируют типичный процесс проектирования PLD?

- (1) Ввод проекта/кодирование RTL, (2) Моделирование уровня ворот (дополнительно), (3) Синтез (сопоставление), (4) Место и маршрут (Подбор), (5) Временной анализ, (6) Моделирование RTL, и (7) Моделирование и тестирование печатной платы
- (1) Требования к продукту, (2) Структурная спецификация, (3) Поведенческий (RTL) синтез, (4) Поведенческая/функциональная спецификация, (5) Физический синтез, (6) Физическая спецификация и в CMOS Fabricator
- (1) Запись проекта/RTL-кодирование, (2) RTL-моделирование, (3) Синтез (сопоставление), (4) Размещение и маршрут (подгонка), (5) Временной анализ, (6) Моделирование уровня ворот (дополнительно)) и (7) моделирование и тестирование печатной платы
- (1) Требования к продукту, (2) Поведенческая/функциональная спецификация, (3) Поведенческий (RTL) синтез, (4) Структурная спецификация, (5) Физический синтез, (6) Физический спецификации и изготовителю CMOS

3 из 24

Каково основное назначение Навигатора проекта в графическом интерфейсе Quartus Prime?

Он проведет вас через создание нового проекта.

Он отображает иерархию проекта после анализа проекта.

Он позволяет выполнять различные задачи, например назначать назначения и определять, какое устройство предназначено для проектирования.

Он отображает результаты компиляции.

4 из 24

Что означает наличие динамических меню в программе Quartus Prime?

У вас есть возможность открепить меню от главной панели инструментов в каждой части инструмента.

Выбор меню меняется в зависимости от того, какой инструмент вы используете в данный момент.

Вы можете настроить задачи, чтобы создать собственный поток задач.

Вы можете настроить, какие панели инструментов будут отображаться в графическом интерфейсе Quartus Prime для каждой части инструмента.

5 из 24

Какое отношение следующие файлы Quartus Prime имеют к проекту: (1) .qsf, (2) файл .qdf конкретной версии, расположенный в каталоге проекта, (3) .qdf, расположенный в каталоге проекта, и (4) .qdf находится в каталоге установки Quartus Prime?

Это файлы инициализации памяти, и порядок файлов соответствует порядку, в котором они назначены памяти в проекте.

Это файлы проекта, используемые программным обеспечением Quartus Prime для назначения ограничений проекту.

Это файлы ограничений, и порядок файлов соответствует приоритету назначения, который программное обеспечение Quartus Prime использует при применении ограничений к проекту. Эти файлы содержат временные ограничения, а порядок файлов соответствует приоритету назначения, который программное обеспечение Quartus Prime использует при применении ограничений к проекту.

6 из 24

Какой из следующих вариантов миграции программного обеспечения для проектирования не требует дополнительного лицензирования?

Quartus II с подпиской на Quartus Prime Pro Edition

Quartus II с подпиской на Quartus Prime Standard Edition с

Quartus Prime Lite Edition на Quartus Prime Standard Edition

с Quartus II Web Edition на Quartus Prime Standard Edition

7 из 24

Программное обеспечение Quartus Prime включает в себя несколько различных способов ввода проекта в инструмент. Кроме того, дизайнер может импортировать сторонние файлы списков соединений Electronic Design Automation (EDA) для использования в своем проекте. Какие типы файлов не являются родными для программного обеспечения Quartus Prime?

.v или .vhd

.bsf

.bdf

.edf, .edif или .vqm

8 из 24

Что из перечисленного является характеристикой программного обеспечения Quartus Prime в отношении методов ввода данных?

Программное обеспечение Quartus Prime поддерживает ввод данных только через языки HDL, такие как Verilog и VHDL.

Смешивание и сопоставление типов файлов дизайна не допускается; пользователь должен

выбрать поток проектирования либо Verilog, либо только VHDL.

Программное обеспечение Quartus Prime не может импортировать файлы от сторонних поставщиков.

Разрешено смешивание и сопоставление файлов дизайна всех типов.

9 из 24

Что из перечисленного является одной из наиболее полезных и уникальных функций текстового редактора Quartus Prime?

Возможность использовать индивидуальные шаблоны HDL для быстрого добавления кода в ваши проекты.

Возможность проверять ресурсы устройства на лету.

Возможность форматировать и комментировать ваш HDL-код.

Возможность цветового кодирования вашего HDL-кода.

10 из 24

Каковы все ключевые характеристики IP MegaCores, поддерживающих функцию OpenCore Plus?

Возможность разрабатывать проекты с использованием бесплатной версии ядра, имитационных моделей HDL, предоставляемых вместе с IP, возможность создавать ограниченные по времени файлы конфигурации/программирования и переносимость кода между несколькими семействами устройств. Возможность разрабатывать проекты с использованием бесплатной версии ядро, модели моделирования HDL, поставляемые с IP, возможность создания ограниченных по времени файлов конфигурации/программирования.

Возможность создания ограниченных по времени файлов конфигурации/программирования.

Возможность разрабатывать проекты с использованием бесплатной версии ядра, имитационных моделей HDL, предоставляемых вместе с IP, возможность создавать ограниченные по времени файлы конфигурации/программирования, а также переносимость кода между несколькими поставщиками, помимо Altera.

11 из 24

Два типа IP-ядер требуют дополнительного лицензирования в программном обеспечении Quartus Prime. Что это такое и чем они отличаются?

Запатентовано и защищено авторским правом: запатентованная интеллектуальная собственность доступна только при покупке, а защищенная авторским правом информация предоставляется бесплатно.

MegaCore IP и Altera Megafunctions Partner Program (AMPP) IP: MegaCore IP создается Altera, а

AMPP IP создается сторонними IP-компаниями.

MegaWizard IP и IP командной строки: реализованы в графическом интерфейсе Quartus Prime или с помощью сценариев командной строки.

ALT IP и LPM IP: IP-ядра, специфичные для Altera, имена которых начинаются с префикса ALT, и ядра библиотеки параметризованных модулей с префиксом LPM, также созданные Altera, но на основе базовых стандартных строительных блоков.

12 из 24

Что означает выбор «Начать анализ и разработку» в меню «Обработка» программного обеспечения Quartus Prime?

Полностью компилирует дизайн.

Автоматически синтезирует и оптимизирует код в проекте.

Проверяет наличие всех необходимых файлов дизайна и правильность соединений между ними; также устанавливает иерархию проекта.

Анализирует проект и дает рекомендации по его оптимизации.

13 из 24

Какова была цель создания файла .hex в Basic Lab 2?

Для установки исходного содержимого оперативной памяти в проекте.

Установить параметры IP для блока оперативной памяти в проекте.

Чтобы создать набор начальных значений на выводах устройства после включения устройства.

Чтобы установить начальные значения входов множителя при первом программировании устройства Altera с помощью проекта.

14 из 24

Какой инструмент дает возможность просматривать логическое уравнение в справочной таблице в списке соединений после подгонки?

Редактор блоков

Средство просмотра карт технологий Средство

просмотра RTL

Средство просмотра конечных автоматов

15 из 24

В чем разница между RTL Viewer и Technology Map Viewer?

Вы можете редактировать свой RTL-код в RTL Viewer, а также вносить логические изменения в список соединений после подгонки в Technology Map Viewer.

Логика представлена в виде логических ячеек (справочных таблиц) в средстве просмотра RTL и в виде отдельных элементов в средстве просмотра технологических карт.

Средство просмотра RTL показывает схематическое представление проекта RTL после анализа и разработки (синтеза), а средство просмотра карт технологий графически представляет проект

после сопоставления с логическими примитивами или соответствия реальным ресурсам устройства.

Средство просмотра карт технологий используется для поиска синтезированных узлов для назначения ограничений, а средство просмотра RTL используется для поиска узлов и их имен после оптимизации.

16 из 24

Как можно узнать, какая часть ресурсов устройства все еще доступна после компиляции?

Запустите полную компиляцию проекта, чтобы убедиться, что список цепей после подгонки сгенерирован, затем запустите Советник по оптимизации ресурсов, чтобы получить полный список ресурсов устройства, используемых в вашем проекте.

Откройте средство просмотра RTL, чтобы просмотреть статистику о проекте.

Откройте средство просмотра карт технологий, чтобы просмотреть статистику проекта.

Просмотрите сводную информацию об использовании ресурсов в разделе «Ресурсы» папки «Установщик» в окне «Отчет о компиляции» после запуска полной компиляции.

17 из 24

Какой инструмент Quartus Prime вы бы использовали, если хотите просмотреть размещение логики проекта, просмотреть связь между ресурсами, используемыми в проекте, выполнить назначения размещения, отладить проблемы, связанные с размещением, и просмотреть временные задержки?

Средство просмотра RTL

Планировщик микросхем

Редактор назначений

Средство просмотра карт технологий

18 из 24

Что такое перекрестное зондирование?

Возможность использовать редактор свойств ресурсов для соединения двух узлов вместе после подгонки с порядком инженерных изменений.

Возможность одновременного назначения одного ограничения нескольким сигналам.

Возможность просмотра отдельных значений сигналов в режиме реального времени во время выполнения проекта. -чип

Возможность быстро находить и идентифицировать узлы, выделяя узел или объект в одном инструменте, а затем просматривая найденный объект в другом инструменте.

19 из 24

Какой из следующих способов является самым простым способом настроить назначение узла или вывода из файлов проекта?

Откройте редактор назначений и используйте средство поиска узлов, чтобы заполнить новую строку объектом, для которого вы хотите настроить назначение.

Выделите объект в файле проекта, щелкните правой кнопкой мыши и выполните перекрестный зонд (Найти узел) в средстве просмотра карт технологий.

Используйте функцию SignalProbe, чтобы назначить узлы, не соблюдающие сроки.

Выделите объект в файле проекта, щелкните правой кнопкой мыши и перейдите к редактору назначений (Найти узел).

20 из 24

Поиск по подстановочным знакам, фильтрация по типу списка соединений и поиск по уровням иерархии проекта — все это примеры чего?

Способы поиска помощи с помощью меню «Справка» в программном обеспечении Quartus Prime.

Специальные функции поиска проектных объектов, встроенные в диалоговое окно «Настройки», Редактор назначений и Планировщик выводов.

Способы поиска имен узлов в скомпилированном проекте Quartus Prime с помощью узла.

Категории поиска Finder

, доступные в редакторе заданий.

21 из 24

Каким было бы хорошее определение Design Assistant в программном обеспечении Quartus Prime?

В нем представлены рекомендации по улучшению показателей синхронизации.

Он предоставляет конкретные рекомендации (обратную связь) по оптимизации проектов.

Он преобразует ваши проекты на основе C в Verilog или VHDL.

Он проверяет ваш проект на соответствие набору правил хорошей практики проектирования и сообщает о потенциальных проблемах проектирования.

22 из 24

В программе Quartus Prime имеется семь советников. Почему рекомендации одного консультанта могут противоречить другому?

Нет двух одинаковых результатов компиляции.

Советники работают синхронно и совершенно не противоречат друг другу.

В зависимости от целей оптимизации вашего проекта, таких как сокращение времени компиляции или повышение производительности, необходимы разные настройки, что потенциально может привести к более длительной компиляции для одного проекта или к снижению производительности для другого.

Алгоритм размещения и маршрутизации использует разные начальные значения при определении места размещения логики проектирования в ресурсах устройства.

23 из 24

Какой инструмент или функция использует графическое представление устройства для облегчения выполнения назначений, связанных с вводом-выводом?

Синтез атрибутов в HDL

. Ввод непосредственно в файл .qsf. Редактор назначений
планировщика выводов.

24 из 24

Возможно, потребуется переместить проект в устройство большей емкости, чтобы гарантировать, что проект подойдет и будет достаточно ресурсов устройства для будущих улучшений дизайна. Какая функция Планировщика контактов позволяет вам убедиться, что ваши назначения позволяют вам настроить таргетинг на более крупное устройство в том же пакете?

Вид сверху.

Вид переноса контактов. Вид
переноса дизайна.

Вид снизу.

13. Адаптация рабочей программы для лиц с ОВЗ

Адаптированная программа разрабатывается при наличии заявления со стороны обучающегося (родителей, законных представителей) и медицинских показаний (рекомендациями психолого-медицинской педагогической комиссии). Для инвалидов адаптированная образовательная программа разрабатывается в соответствии с индивидуальной программой реабилитации.