

Arbeitspakete im Detail

Sauer Lukas Josef

23. März 2021

Inhaltsverzeichnis

1	Übersicht	2
2	Arbeitspakete Lukas Sauer	2
2.1	Projektvorbereitung	2
2.2	Spezifikation Grundfunktionen	2
2.3	Quartus-Prime Projekterstellung	2
2.4	Interner ADC	3
2.5	externer ADC	3
2.6	triggern	3
2.7	PGA	3
2.8	automatische Messbereichsauswahl	3
2.9	kommunikation mit dem PC - user interface	4
2.10	digitale Signalverarbeitung	4
3	Zusammenfassung	4

1 Übersicht

In diesem Dokument wird das Projekt in einzelne Pakete unterteilt und diese im Detail beschrieben. Informationen bezüglich Dauer, Kosten und Abhängigkeiten stehen im Mittelpunkt. Es wird ausschließlich der Zuständigkeitsbereich des Schülers Sauer angeführt.

2 Arbeitspakete Lukas Sauer

2.1 Projektvorbereitung

status	abgeschlossen	Kosten	0 €	Eine Ordnerstruktur wird aufgebaut, diese mit GitHub synchronisiert und alle benötigten Programme/Software werden auf den neusten Stand gebracht. Alle Projektteilnehmer arbeiten hier zusammen, um alles auf dem selben Stand und kompatibel zu haben. Dazu zählt:
beanspruchte Zeit	4 h	Abhängigkeit	Radike, Wolf	
erledigt bis	/			

- Quartus Prime 20.1
- ModelSim 20.1
- LTspice 17.0.21.0
- Notepad++ v7.7.1
- TeXworks 5.14.1 inklusive TeX Live 2020
- yEd Graph Editor 3.20.1

2.2 Spezifikation Grundfunktionen

status	abgeschlossen	Kosten	0 €	Spezifikation des Projekts. Es werden gemeinsam durch alle Gruppenmitglieder die machbaren Grenzen für das FPGA-Oszilloskop abgeschätzt und erste Berechnungen angestellt. Hierzu zählt auch die Erstellung des Lasten- und Pflichtenhefts.
beanspruchte Zeit	16 h	Abhängigkeit	Radike, Wolf	
erledigt bis	/			

2.3 Quartus-Prime Projekterstellung

status	abgeschlossen	Kosten	0 €	Das Quartus-Prime Projekt wird an das DE10-Lite-Board abgestimmt und erste Testversuche werden unternommen. Der Code für die Hardwarebeschreibung wird auf mehrere Files aufgeteilt, verknüpft und in einer Top-Level-Design-Unit zusammengeführt.
beanspruchte Zeit	4 h	Abhängigkeit	/	
erledigt bis	/			

2.4 Interner ADC

status	abgeschlossen & fehlgeschlagen	Kosten	60 €	Als ers-
beanspruchte Zeit	16 h	Abhängigkeit	/	
erledigt bis	4.03.2021			

ter Schritt wird der Interne ADC verwendet, um einen Datenstream herinzubekommen und erste Versuche für die weiter Datenverarbeitung auch ohne externen ADC zu ermöglichen. -> Fehlgeschlagen Hier wird als erstes das FPGA-Board "DE10-Light" verwendet. Muss dieses neu gekauft werden, so belaufen sich die Kosten dafür um die 60€

2.5 externer ADC

status	abgeschlossen	Kosten	30 €	Auswahl des externen AD-
beanspruchte Zeit	4 h	Abhängigkeit	Wolf	
erledigt bis	4.03.2021			

Cs. Absprache mit dem Zuständigen für das analog front end, da der ADC die Schnittstelle der zwei Projekt-Teilbereiche darstellt.

Es wird versucht die Messwerte vom ADC einzulesen. Der gewählte ADC kostet um die 10€. Für diesen sind zusätzliche Teile für ein erstets Test-Board notwendig 15€. Es wurden zwei ADCs bestellt.

2.6 triggern

status	offen	Kosten	0 €	Es wird eine Design-Unit ge-
beanspruchte Zeit	8h	Abhängigkeit	/	
erledigt bis	25.03.2021			

schrieben, die einen Trigger realisiert, welcher später für das Zusammenfassen in Pakete essentiell sein wird. Optional kann dieser für Debugging-Zwecke verwendet werden.

2.7 PGA

status	offen	Kosten	0 €	Der PGA soll mit dem PGA
beanspruchte Zeit	8h	Abhängigkeit	Wolf	
erledigt bis	01.04.2021			

angesteuert werden. Hierfür wird eine eigene Design-Unit geschrieben. Wichtig für die automatische Messbereichsauswahl. Der analoge Teil wird von Benedikt Wolf entwickelt. Der PGA muss feststehen, um diesen Bereich am FPGA implementieren zu können. Die Kosten für den PGA werden im Projektteil analog front end ver´rechnet.

2.8 automatische Messbereichsauswahl

status	offen	Kosten	0 €	Das FPGA-Oszi soll von al-
beanspruchte Zeit	8h	Abhängigkeit	Wolf	
erledigt bis	08.04.2021			

leine den geeigneten Messbereich ermitteln können und diesen dann über die PGA's

einstellen. Der analoge Teil wird von Benedikt Wolf entwickelt. Die Messbereiche müssen feststehen, um diesen Bereich am FPGA implementieren zu können.

2.9 kommunikation mit dem PC - user interface

status	offen	Kosten	0 €
beanspruchte Zeit	20h	Abhängigkeit	Radike
erledigt bis	29.04.2021		

Die Messdaten sollen in ge-

eigneten Paketen mit Zusatzinformationen, zB.: wie Messbereich, zum user interface gesendet werden. Die Kommunikation soll in beide Richtungen funktionieren. Extra Chip auf Piggyback vorraussichtlich nötig(Verrechnung bei user interface). Hier wird eng mit Markus Radike zusammengearbeitet.

2.10 digitale Signalverarbeitung

status	offen	Kosten	0 €
beanspruchte Zeit	24h	Abhängigkeit	/
erledigt bis	20.05.2021		

Es wird versucht den Frequenz-

gang des analogen Filters vor dem ADC zu kompensieren und optional zusätzlich digitale Filter einzubauen. In dieser Designunit werden zusätzlich die Daten zu Paketen zusammengefasst und für die Weiterleitung zum user interface bereit gestellt.

3 Zusammenfassung

Insgesamt benötigte Zeit:	<i>108 Stunden</i>
Vorraussichtliches Datum der Fertigstellung:	<i>20.05.2021</i>
kalkulierte Gesamtkosten für diesen Projektteil:	<i>100€</i>