Datenblatt Seite 11: Tabelle über RS232-Pins

Infos für Radike, falls er sie braucht:

Wir verwenden:

* Nix Flowcontrol

FT\_STATUS FT\_SetFlowControl(FT\_HANDLE ftHandle, USHORT usFlowControl, UCHAR uXon, UCHAR uXoff)

* DTR (Data Transmit Ready modem signaling line) FTDI: Output

Ansteuerung: Programmer’s Guide: Seite 22 und 23

FT\_STATUS FT\_SetDtr(FT\_HANDLE ftHandle)

FT\_STATUS FT\_ClrDtr(FT\_HANDLE ftHandle)

FPGA pin 32

* CTS FTDI: INPUT

Lesen: Programmer’s Guide: Seite 25

FT\_STATUS FT\_GetModemStatus(FT\_HANDLE ftHandle, LPDWORD lpdwModemStatus)

FPGA pin 33

Neues Datenpaket vom pc kommt nach einer highflanke von DTR. Da lese ich das datenpaket ein.

FPGA sendet daten an PC (Eigentlich in Buffer) 🡪 dann CTS high 🡪 warten auf Ack (RTS) 🡪 alles von vorne.