



آزمایش دوم

آشنایی با Picoblaze

هدف آزمایش:

- آشنایی با اصول استفاده از هسته‌های نرم
- آشنایی با نحوه پیاده سازی یک میکروکنترلر در FPGA

پیش‌گزارش:

- در مورد مفهوم‌های PowerPC ، Microblaze و Picoblaze تحقیق کنید. تفاوت و شباهت‌های آن‌ها را به صورت مشخص بیان کنید.
- مازولی به زبان وریلاگ بنویسید (سطح برنامه نویسی به اختیار شماست) که با دریافت هر عدد ۴ بیتی، آن را بر روی یک رقم 7-Segment نمایش دهد. (برای اعداد بزرگتر از ۹، نمایش به صورت Hexadecimal است).
- در مورد حافظه Program Memory در CPU تحقیق کنید و توضیح مختصر ارائه دهید.

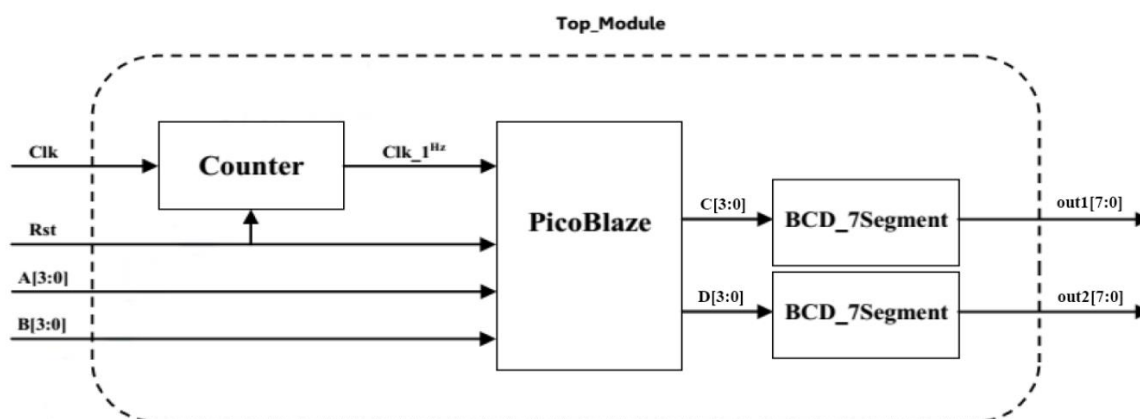
دستور کار:

برای انجام این آزمایش ابتدا مازول‌ها را برای عملکردهایی که در ادامه خواسته می‌شود بنویسید. سپس در نرم افزار ISE در حالت simulation برای تست عملکرد مازولی که نوشته‌اید testbench بنویسید. در testbench اتصالات لازم را برقرار کنید، ورودی و خروجی مناسب بدهید و در چند سناریوی مختلف مازول

خود را تست کنید. نتایج شبیه سازی را در ISIM ببینید. پس از اطمینان از صحت عملکرد ماژول قسمت دوم، آن را برای تست روی برد FPGA آماده کنید. برای آشنایی با نحوه‌ی آماده سازی پروژه برای تست روی برد، فایل fpga1.mp4 (در پیوست های آزمایش) را ببینید.

ابتدا فایل fpga2.mp4 را مشاهده کنید تا به صورت اجمالی با نحوه‌ی استفاده از Picoblaze آشنا شوید. برای آشنایی دقیق‌تر فایل KCPSM6_User_Guide_30Sept14.pdf را که در پوشه‌ی Picoblaze قرار دارد مطالعه نمایید.

- ۱- برنامه ای به زبان اسمبلی برای Picoblaze بنویسید که دارای مشخصات زیر باشد:
- سیستم دارای دو ورودی ۴ بیتی با نام‌های A به آدرس h81 و B به آدرس h82 است.
- سیستم دارای دو خروجی ۴ بیتی (از بیت‌های نقلی صرف نظر می‌کنیم) به نام C و D به آدرس‌های دلخواه است که به ترتیب حاصل جمع و حاصل تفریق دو ورودی را نمایش می‌دهند.
- این قسمت را جداگانه تست کنید و نتیجه‌ی شبیه‌سازی را در گزارش درج کنید.



- ۲- ساختار تصویر بالا را با استفاده از هسته‌ای که در قسمت ۱ ساختید، بسازید.
- برای این کار نیاز به ساخت زیرماژول‌هایی برای کاهش فرکانس به ۱ هرتز و تبدیل عدد ۴ بیتی به خروجی 7-Segment (ماژولی که در پیش گزارش تهیه کرده‌اید) خواهید داشت. ورودی‌های A و B به کلیدهای کشویی، دکمه Rst به کلید فشاری و Clk نیز به پالس کلاک اصلی بُرد متصل می‌شوند. در نهایت خروجی‌های out1 و out2 نیز حاصل جمع و تفریق را بر روی دو 7-Segment نمایش می‌دهند. برای شبیه‌سازی این قسمت در تست بنچ چند ورودی مختلف به A, B بدهید و صحت خروجی‌ها و میزان تاخیرها را نشان دهید. همچنین با توجه به نکته‌ای که در ادامه گفته می‌شود، از روی شکل موج خروجی نشان دهید که اعداد به درستی روی 7-Segment ها دیده می‌شوند.

نکته مهم: بردهای موجود در آزمایشگاه دارای چهار عدد 7-Segment هستند. (حتماً به سایت www.posedge.ir مراجعه کرده و با بردهای POSEGE ONE و POSEGE LogiX-1 و MegaWing آشنا شوید.) با این حال تنها یک سری پین خروجی از FPGA متصل به 7-Segment وجود دارد. هر یک از 7-Segment ها یک ورودی enable دارد که Active Low است و برای نشان دادن اعداد متفاوت روی 7-Segment ها باید به ترتیب ورودی enable هر 7-Segment را در حالی که بقیه غیرفعال هستند، فعال نموده و مقدار مورد نظر را برای نمایش به پین های متصل به 7-Segment بدهیم. در نهایت به دلیل فرکانس بالای کلاک (از کلاک اصلی برد برای این کار استفاده شود) و سرعت زیاد فعال و غیر فعال شدن 7-Segment ها، اعداد روی آن ها ثابت دیده می شوند. بنابر این در تصویر بالا یک ماژول دیگر نیز درون top module برای پیاده سازی این سازوکار نیاز داریم و به جای ۲ خروجی ۷ بیتی یک خروجی ۷ بیتی برای رقم 7-Segment و یک خروجی ۴ بیتی برای فعال سازی 7-Segment خواهیم داشت. برای نوشتن این ماژول دقت زیادی داشته باشید و حتماً از صحت عملکرد آن در شبیه سازی مطمئن شوید.

نکته مهم: توجه کنید که ریست هسته‌ی Picoblaze Active High است.

نحوه‌ی تحویل:

- فایل‌ای که در سامانه آپلود می‌کنید باید یک فایل فشرده حاوی پیش گزارش، گزارش کار و فولدر کامل پروژه باشد.
- فایل ارسالی را با حروف انگلیسی و با فرمتی مشابه myname_9511111_exp1 نام‌گذاری کنید.
- گزارش کار باید حاوی توضیحات لازم در مورد کدهای نوشته شده و مراحل انجام کار و نتایج شبیه‌سازی‌ها باشد. کیفیت گزارش کار به طور جدی در نمره اثرگذار است.
- پیش گزارش و گزارش کار را به صورت تایپ شده با قلم B Nazanin اندازه‌ی ۱۴ بنویسید.
- سعی کنید کدهای خود را خوانا و مرتب نوشته و کامنت گذاری کنید.
- آزمایش‌ها باید به صورت انفرادی انجام و تحویل داده شود.