

BUKU PETUNJUK (MODUL PRAKTIKUM  
**DASAR SISTEM**



**LABORATORIUM KOMPUTER**  
**PRODI INFORMATIKA/ILMU KOMPUTER**  
FAKULTAS SAINS DAN MATEMATIKA  
UNIVERSITAS DIPONEGORO  
SEMARANG  
2023

# **TATA TERTIB**

1. Memakai pakaian rapi dan sopan.

Pria :

- a. Kemeja lengan panjang atau pendek
- b. Celana panjang rapi - bersepatu
- c. Tidak boleh memakai t-shirt tanpa kerah atau tanpa lengan

Wanita :

- a. Kemeja lengan panjang/pendek (tidak ketat dan atau transparan)
- b. Rok atau celana panjang (tidak ketat dan atau transparan)
- c. Bersepatu tidak boleh memakai t-shirt tanpa kerah atau tanpa lengan

2. Peserta wajib datang ke lab maksimal 15 menit dari jadwal yang telah ditentukan. Jika telat maka akan dianggap tidak masuk.
3. Peserta wajib melakukan absensi pada lembar absensi yang telah disediakan asisten sebagai bukti bahwa peserta mengikuti praktikum pada waktu itu.
4. Jika peserta ketahuan hanya masuk praktikum untuk absensi, maka peserta akan dikenai sanksi berupa: (1) nama akan dicoret dari daftar peserta atau (2) peserta akan dianggap tidak hadir pada pertemuan hari itu.
5. Setiap mahasiswa dapat maksimal tidak mengikuti pertemuan 2x (untuk yang 12 pertemuan) dan 1x (untuk 6 pertemuan). Jika lebih dari ketentuan, maka nilai akhir praktikum akan dikurangi 10 poin setiap 1x bolos pertemuan. Contoh: Dari 12 Pertemuan si A tidak masuk 5x, maka nilai akhir praktikum si A akan dikurangi sebesar 30 poin.
6. Peserta praktikum yang ingin pindah ke laboratorium lain wajib menghubungi OA Praktikum IF di Line dengan memberikan alasan yang kuat (contoh: jadwal praktikum tabrakan dengan jadwal kuliah).
7. Mahasiswa tidak diperbolehkan merokok, makan dan minum pada saat kuliah praktikum.
8. Barang berharga milik peserta kuliah praktikum menjadi tanggung jawab sendiri (laboran tidak bertanggungjawab atas kehilangan barang tersebut).
9. Dering hp harus dimatikan (silent) pada saat kuliah praktikum.

10. Selesai praktikum, komputer dimatikan dan kursi dirapikan kembali.
11. Mahasiswa diwajibkan menjaga kebersihan dan ketertiban serta ketenangan belajar.
12. Mahasiswa tidak diperbolehkan menggunakan komputer untuk bermain games.
13. Mahasiswa tidak diperkenankan men-install program/software tanpa petugas lab.
14. Mahasiswa tidak diperkenankan memindah posisi hardware (mouse, keyboard, monitor, cpu)
15. Mahasiswa tidak diperbolehkan membawa atau mengambil (secara sengaja atau tidak sengaja) perlengkapan praktikum yang ada di laboratorium komputer.
16. Mahasiswa wajib menjaga keutuhan semua peralatan yang ada di laboratorium komputer serta tidak diperbolehkan memakai komputer pengajar/instruktur
17. Melaporkan keadaan komputer dan atau peralatan yang digunakan (rusak/tidak berfungsi) sebelum, sesaat dan atau sesudah penggunaan ke pengajar/instruktur atau kepada laboran.
18. Praktikan wajib mematikan komputer yang telah selesai digunakan dan merapikan kembali kursi, meja dan perlengkapan pendukung praktikum lainnya setelah praktikum selesai dilaksanakan/berakhir.
19. Laboran berhak mencatat, memberikan sanksi atau melakukan tindakan seperlunya terhadap praktikan yang melanggar tata tertib.

# **KATA PENGANTAR**

Puji dan syukur kepada Tuhan Yang Maha Esa berkat limpahan karunianya modul dasar sistem dapat diselesaikan dengan baik. Modul ini disusun berdasarkan data dari berbagai sumber yang didapatkan dan akan digunakan untuk membantu keberjalanan praktikum dasar sistem. Semua petunjuk yang terdapat dalam modul dibuat dengan sedemikian rupa sehingga mempermudah pemahaman materi dan praktik bagi mereka yang belum maupun sudah mendalami materi dasar sistem.

Terima kasih kami ucapkan kepada semua pihak yang telah membantu dan mendukung dalam penyusunan modul ini.

**LABORATORIUM KOMPUTER  
PRODI INFORMATIKA/ILMU KOMPUTER  
FSM UNDIP**

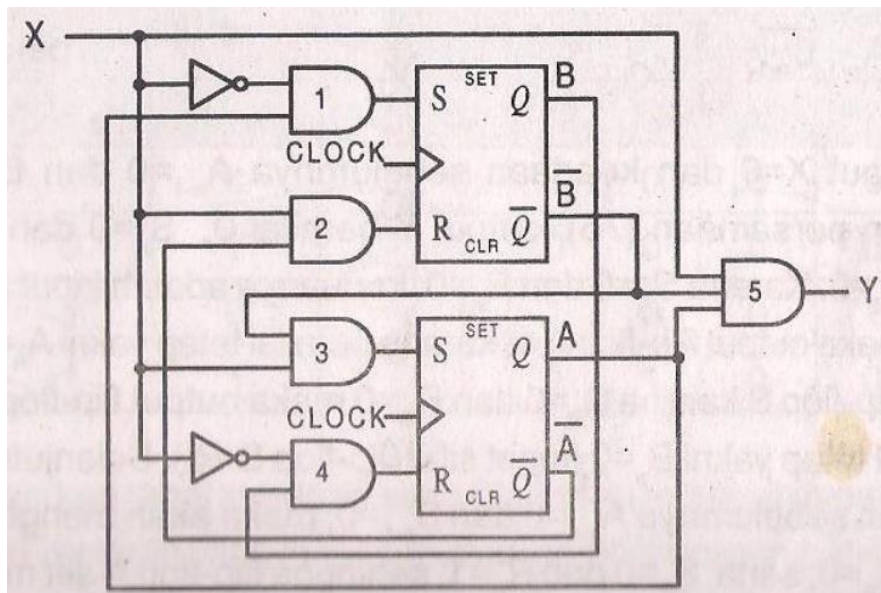
# PRAKTIKUM 6

## Rangkaian Sekuensial 1 (Counter)

### A. Tujuan

Melalui praktikum ini, peserta diharapkan dapat menganalisa rangkaian sekuensial dan membuat rangkaian sekuensial. Peserta juga diharapkan dapat merancang dan menentukan watak rangkaian pencacah menggunakan Flip-Flop.

### B. Materi dan Petunjuk Praktikum



Keadaan awal (output) bernilai 0

AND 1 : SB

AND 2 : RB

AND 3 : SA

AND 4 : RA

AND 5 : Y

#### a. Menyusun Tabel Kebenaran

Urutkan pengisian untuk  $X=0$  dan  $X=1$ , lalu kombinasikan input A dan B (nilai input sebelumnya dan nilai input sekarang).

**INGAT KEMBALI SIFAT FLIP-FLOP SR**

KEADAAN SEBELUMNYA		KEADAAN SEKARANG				OUTPUT	
		X=0		X=1		X=0	X=1
$A_{n-1}$	$B_{n-1}$	$A_n$	$B_n$	$A_n$	$B_n$	Y	Y
0	0	0	0	1	0	0	0
0	1	0	1	0	0	0	0
1	0	1	1	1	0	0	1
1	1	0	1	1	1	0	0

$$SB = X' A_{n-1}$$

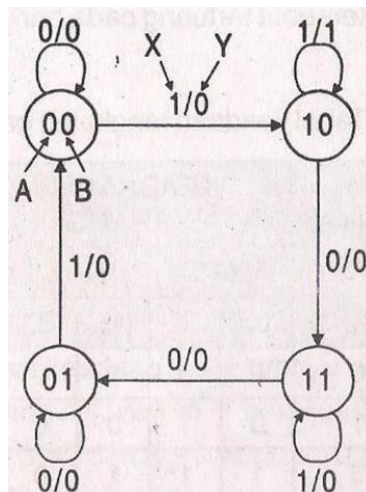
$$RB = X A_{n-1}'$$

$$SA = X B_{n-1}'$$

$$RA = X' B_{n-1}$$

$$Y = X A_{n-1} B_{n-1}'$$

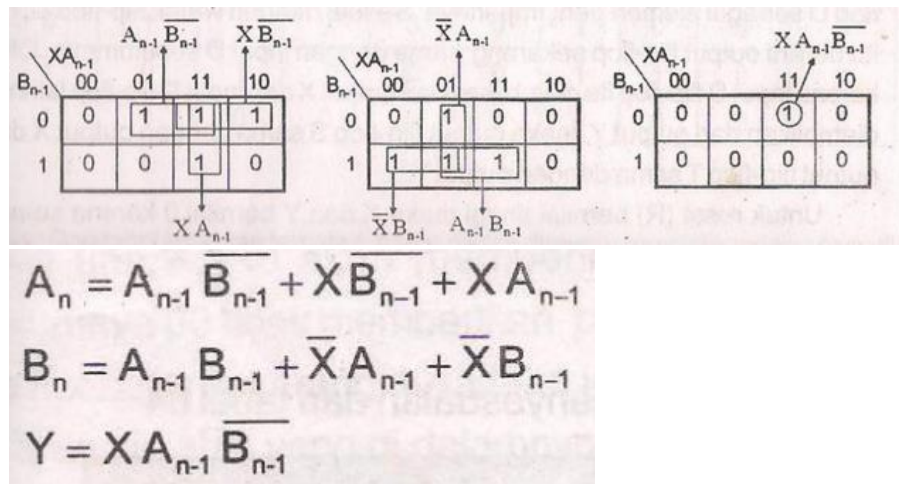
**b. Diagram Transisi Keadaan**



**c. Penurunan Persamaan**

INPUT	KEADAAN SEBELUMNYA		KEADAAN SEKARAN G		OUTPUT
	$A_{n-1}$	$B_{n-1}$	$A_n$	$B_n$	
0	0	0	0	0	0
0	0	1	0	1	0
0	1	0	1	1	0
0	1	1	0	1	0
1	0	0	1	0	0
1	0	1	0	0	0
1	1	0	1	0	1
1	1	1	1	1	0

**d. Persamaan Output**



## 1. Merancang Rangkaian Sekuensial

Cara merancang rangkaian sekuensial:

- a. Mendefinisikan watak rangkaian logika sekuensi yang akan dirancang
  - i. Tabel kebenaran (Truth Table)
  - ii. Tabel keadaan (State Table)
  - iii. Diagram transisi keadaan (State Diagram)
- b. Menentukan spesifikasi elemen penyimpanan mencakup banyaknya dan jenis flip-flop yang akan digunakan
- c. Menyusun Tabel Eksitasi Flip-Flop
  - i. Fungsi flip-flop penyusun rangkaian
  - ii. Fungsi flip-flop output rangkaian
- d. Menggambar rangkaian sekuensi

Contoh perancangan ada di bagian Up-Down Counter

## 2. Counter (Pencacah)

Pencacah (counter) merupakan salah satu rangkaian logika sekuensial, dan dibangun dengan menggunakan beberapa flip-flop. Sebuah flip-flop mempunyai 2 keadaan yakni keadaan 0 (RESET) dan keadaan 1 (SET),

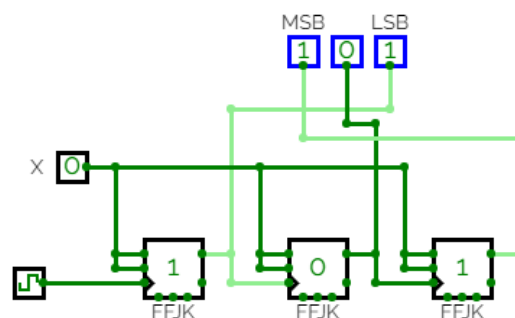
sehingga sederetan  $n$  buah flip-flop mempunyai  $2^n$  keadaan yang berbeda. Di dalam penggunaannya sebagai pencacah pulsa, setiap satu keadaan dari  $2^n$  keadaan, digunakan untuk menyatakan jumlah pulsa yang masuk pencacah. Dengan demikian hubungan antara flip-flop yang satu dengan yang lain sedemikian rupa sehingga keadaannya akan berubah secara berurutan setiap kali ada pulsa masuk. Pencacah terdiri atas asynchronous counter (pencacah tak sinkron) dan synchronous counter (pencacah sinkron).

#### a. Asynchronous Counter

Pada pencacah tak serempak, elemen-elemen penyusunnya yakni flip-flop bekerja secara tidak serempak ketika pencacah tersebut diberi input pulsa.

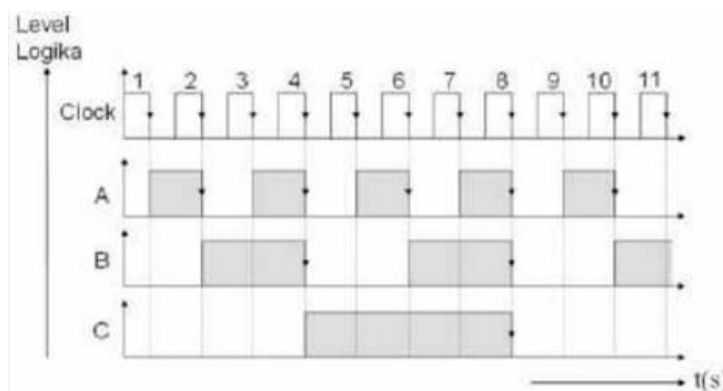
##### 1. COUNTER UP MOD-8

##### Rangkaian



<https://circuitverse.org/users/193820/projects/seq1-e91017ac-fc0b-4506-b885-8589fdde9fb6>

##### Clock

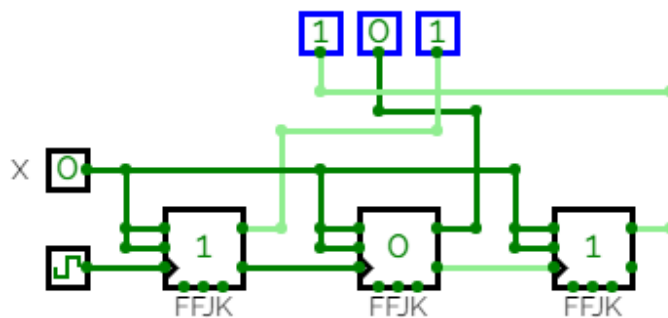


Tabel



CACAH (COUNT)	OUTPUT		
	C	B	A
0	0	0	0
1	0	0	1
2	0	1	0
3	0	1	1
4	1	0	0
5	1	0	1
6	1	1	0
7	1	1	1
8	0	0	0

## 2. COUNTER DOWN MOD-8



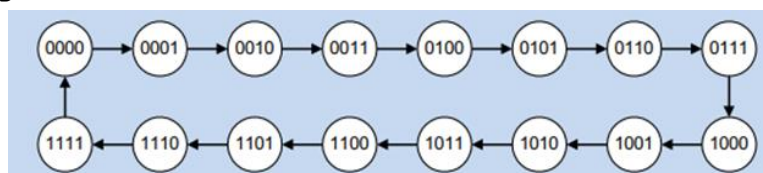
<https://circuitverse.org/users/193820/projects/seq1-e91017ac-fc0b-4506-b885-8589fdde9fb6>

### b. Synchronous Counter

Pada pencacah serempak elemen-elemen penyusunnya bekerja secara bersama-sama ketika ada pulsa masuk ke inputnya.

#### Modulo-16

##### a. Diagram Transisi



##### b. Tabel Kebenaran

KEADAAN SEBELUMNYA				KEADAAN SEKARANG			
$Q_{3(n-1)}$	$Q_{2(n-1)}$	$Q_{1(n-1)}$	$Q_{0(n-1)}$	$Q_{3(n)}$	$Q_{2(n)}$	$Q_{1(n)}$	$Q_{0(n)}$
0	0	0	0	0	0	0	1
0	0	0	1	0	0	1	0
0	0	1	0	0	0	1	1
0	0	1	1	0	1	0	0
0	1	0	0	0	1	0	1
0	1	0	1	0	1	1	0
0	1	1	0	0	1	1	1
0	1	1	1	1	0	0	0
1	0	0	0	1	0	0	1
1	0	0	1	1	0	1	0
1	0	1	0	1	0	1	1
1	0	1	1	1	1	0	0
1	1	0	0	1	1	0	1
1	1	0	1	1	1	1	0
1	1	1	0	1	1	1	1
1	1	1	1	0	0	0	0

c. Tabel Eksitasi Flip-Flop T

KEADAAN SEBELUMNYA				KEADAAN SEKARANG				KEADAAN INPUT FLIP-FLOP			
$Q_{3(n-1)}$	$Q_{2(n-1)}$	$Q_{1(n-1)}$	$Q_{0(n-1)}$	$Q_{3(n)}$	$Q_{2(n)}$	$Q_{1(n)}$	$Q_{0(n)}$	$T_3$	$T_2$	$T_1$	$T_0$
0	0	0	0	0	0	0	1	0	0	0	1
0	0	0	1	0	0	1	0	0	0	1	1
0	0	1	0	0	0	1	1	0	0	0	1
0	0	1	1	0	1	0	0	0	1	1	1
0	1	0	0	0	1	0	1	0	0	0	1
0	1	0	1	0	1	1	0	0	0	1	1
0	1	1	0	0	1	1	1	0	0	0	1
0	1	1	1	1	0	0	0	1	1	1	1
1	0	0	0	1	0	0	1	0	0	0	1
1	0	0	1	1	0	1	0	0	0	1	1
1	0	1	0	1	0	1	1	0	0	0	1
1	0	1	1	1	1	1	0	0	1	1	1
1	1	0	0	1	1	0	1	0	0	0	1
1	1	0	1	1	1	1	1	0	0	1	1
1	1	1	0	1	1	1	1	1	0	0	1
1	1	1	1	0	0	0	0	1	1	1	1

d. Persamaan Output

(a)

(b)

(c)

(d)

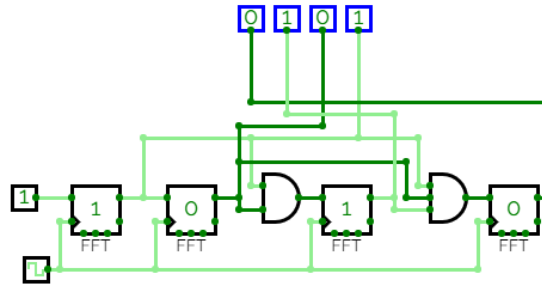
$$T_3 = Q_{2n-1} Q_{1n-1} Q_{0n-1}$$

$$T_2 = Q_{1n-1} Q_{0n-1}$$

$$T_1 = Q_{0n-1}$$

$$T_0 = 1$$

e. Rangkaian



<https://circuitverse.org/users/193820/projects/seq1-e91017ac-fc0b-4506-b885-8589fdde9fb6>

### c. Up Down Counter

Dalam pembuatan counter biasanya ada 2 jenis counter berdasarkan arah hitungnya, yaitu up (menghitung ke angka lebih besar) atau down (menghitung ke angka lebih kecil). Namun ada counter yang bisa beroperasi dengan dua mode menghitung up atau down sekaligus, counter ini disebut up down counter. Up Down Counter diatur oleh input pengontrol urutan R.

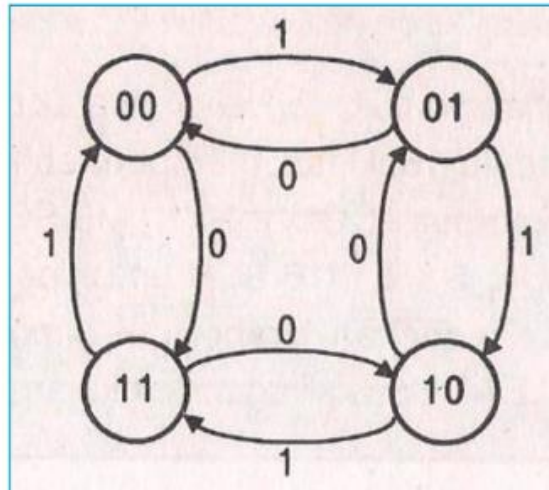
Kita akan mencoba membuat rangkaian Up Down Counter mod-4.

Prosedur:

1. Mendefinisikan watak
  - a. Tabel keadaan

KEADAAN SEBELUMNYA		KEADAAN SEKARANG			
		R=0		R=1	
$Q_{1(n-1)}$	$Q_{0(n-1)}$	$Q_{1(n)}$	$Q_{0(n)}$	$Q_{1(n)}$	$Q_{0(n)}$
0	0	1	1	0	1
0	1	0	0	1	0
1	0	0	1	1	1
1	1	1	0	0	0

b. Diagram transisi



2. Menentukan spesifikasi elemen penyimpanan

Di contoh soal ini, kita akan menggunakan 2 buah flip-flop D

3. Menyusun tabel eksitasi FF

a. Tabel Eksitasi FF D

INPUT	KEADAAN SEBELUMNYA		KEADAAN SEKARANG		KEADAAN INPUT FLIP-FLOP	
R	$Q_{1n-1}$	$Q_{0n-1}$	$Q_{1n}$	$Q_{0n}$	$D_1$	$D_0$
0	0	0	1	1	1	1
0	0	1	0	0	0	0
0	1	0	0	1	0	1
0	1	1	1	0	1	0
1	0	0	0	1	0	1
1	0	1	1	0	1	0
1	1	0	1	1	1	1
1	1	1	0	0	0	0

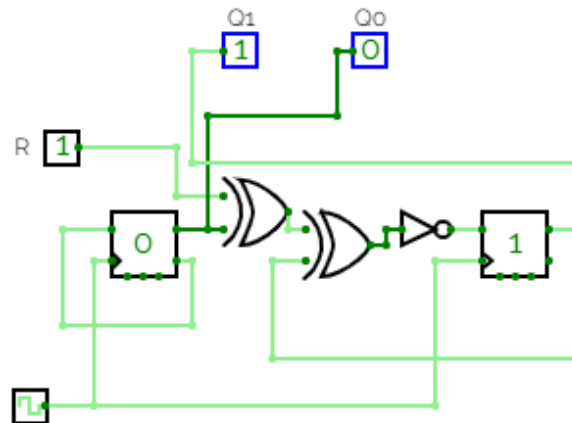
b. Mencari fungsi dari K-Map

K-Map (a) menggambarkan fungsi  $D_1$  dan

(b) menggambarkan fungsi  $D_0$ .



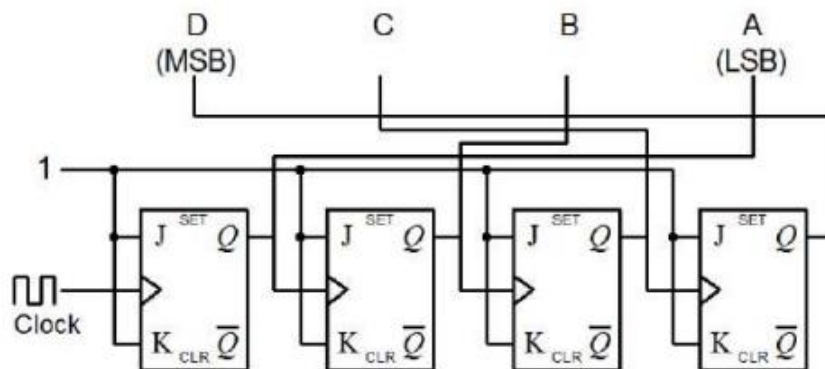




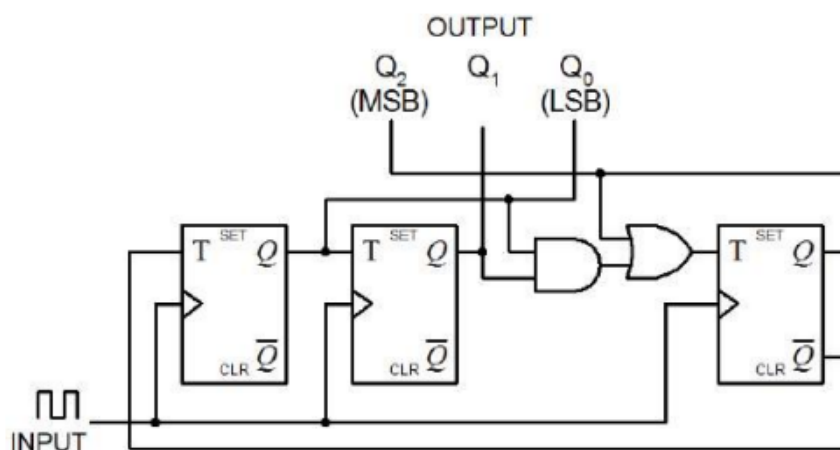
<https://circuitverse.org/users/207984/projects/up-down-counter-2-bit-ff-d>

### C. Penugasan

1. Buatlah salinan rangkaian counter di circuitverse  
Asynchronous Counter Mod-16 dengan FFJK



### Synchronous Counter Mod-5 dengan FFT



2. Analisis Rangkaian sekuensial dibawah ini

