Die Visual Inspection for 1310 UHP DFB

การตรวจสอบด้วยสายตาสำหรับได 1310 UHP DFB

DISTRIBUTION: Internal Only

CLASSIFICATION: Secured

PRODUCT LINE: 00004 - Amplifier Module – Misc

LUMENTUM PART NUMBER(S): [22225127-900]

Revision History

Rev	Origination Date	Change Order	Change Description	Originator(s)
000	2025-05-05	ECO-133871	Initial Release	Susan Fung; Sukhbir Bajwa
000	2025-06-27	MCO-035788	Translate to Thai version	Komsan J.
001	2025-12-26	ECO-142766	-Add additional sample images and descriptions of each defect. (P-side, Facet and N-side)	Khwanrawee S.

This document is controlled in the Lumentum PLM database. Verify correct version before use. When any part of this document requires amendment, the document shall be reissued in its entirety; requests for change shall be addressed to Product Lifecycle & Configuration Management.

This document and its contents are proprietary and confidential to Lumentum Operations LLC, and/or its parent, subsidiary and/or affiliate entities. Neither this document, nor any part of it, may be disclosed or conveyed to, used or copied by or for, any third party without the prior written consent of Lumentum. LUMENTUM, and the LUMENTUM & DESIGN are trademarks of Lumentum Operations LLC. © Lumentum Operations LLC. All rights reserved. The use of a copyright notice on this document shall not be taken to indicate that it has been published.

Template 10139523-029 Rev006

Table of Contents

1. Purpose 4
2. Scope 4
3. Definitions / Abbreviations 4
4. References 5
5. Responsibilities / Requirements 6
6. ESD / Safety 6
7. Flowchart 6
8. Specifications for die visual flaws/defects and areas for inspection 7
9. Appendix – Defect Pictures 19

List of Figures and Tables

Figure 1 Overview of Process Flow for Process from Wafer to Die to COS 7
Figure 2 Diagram of a laser die with names of the different areas of the die 7
Figure 3 Picture of an example of a 1310 UHP DFB Chip as viewed from the P-side 7
Table 1 Overall Die Defects Criteria relative to Visual Inspection Area 9
Figure 4 Terminology for inspection areas on the P-side 10
Table 2: P-side Defect Criteria at Critical and Non-Critical Areas ..... **Error! Bookmark not defined.**
Figure 5 Terminology for inspection areas the FRONT and BACK FACETs 14
Table 3 Facet Die VI Criteria at Critical and Non-Critical Areas 15
Figure 6 N-side area of the backside of a die with the facets on each end of the die 18
Table 4 N-side Defect Criteria 18
Figure 7 Contamination, **LCON**>10 um within the CIA on the P-side 19
Figure 8 LCON> 50 um in NCA Reject ; right pic is a 500x view of this P-side contamination that appears to be from lower layers. 20
Figure 9 LVOD>10 um in CIA Reject for Void on P-side (could emanating from an EPI defect below) 20
Figure 10 LVOD>50 um in NCA, Missing gold plating on the P-side surface 21
Figure 11 LVOD >10 um in CIA near the stripe on P-side 21
Figure 12 LCHP, Facet edge chip-out in CIA>0 um, Reject for chip-out although this also has a serious crack into the chip center 22
Figure 13 **LSNU** – **Reject** for Die Serial number unreadable, especially challenging for an OCR system 22
Figure 14 NCON , **reject for contamination**>50 um. There is also a crack in the die that may be from handling. . 23
Figure 15 **NCON**, **Reject** for Contamination >50 um on N-side of Die 23
Figure 16 **FCON** in the CIA>3 um, **Reject** 24
Figure 17 Contamination < 50 um in NCA, this sample is a **PASS** (2 and 3 are on the sidewall of the P-side Gold plated layer but do not extend down into the CIA of the facet and are not loose. 24
Figure 18 FCON>3 um in CIA and **FCON**>50 um in NCA – **REJECT,** as seen on the Royce monitor 24
Figure 19 FCON This is the same part as Figure 17; picture taken with high mag microscope for sharper image ... 25
Figure 20 FEPI – Reject Thin straight hairline spanning the entire width of the die at the EPI layer interface. 25

Figure 21 FEPI – Reject: A notched pattern that appears with at notch the center of the CIA which is the active stripe 25

Figure 22 FVOD Mirror coat delaminating as indicated by rainbowy,bubbled up areas and is >50 um so **REJECT**.. 26

Figure 23 VOD, there is a mirror coat void but <50 um so die is not rejected for that but reject this die for FCON at the CIA..... 26

Figure 24 **FCHP<50 um** on the Facet's N-side and also at the left die-diced edge, **PASS** 26

1. Purpose (วัตถุประสงค์)

The purpose of this document is to update the die visual inspection criteria specific only to 1310 UHP DFB and its family of dies which are fabricated with Indium Phosphide substrates. This document standard defines and describes accept/reject criteria used in the die visual inspection of 1310 UHP DFB dies for defects that are focused on back end related defects for the P and the N sides from SnB, handling, and/or where wafer fab does not yet have a means to detect defects difficult to inspect at the bar level.
วัตถุประสงค์ของเอกสารฉบับนี้คือการปรับปรุงเกณฑ์การตรวจสอบด้วยสายตาของไดโอดที่ใช้เฉพาะกับ 1310 UHP DFB และกลุ่มไดที่ผลิตด้วยสารตั้งต้นอินเดียมฟอสไฟด์เท่านั้น มาตรฐานเอกสารฉบับนี้กำหนดและอธิบายเกณฑ์การยอมรับ/ปฏิเสธที่ใช้ในการตรวจสอบด้วยสายตาของได 1310 UHP DFB เพื่อหาข้อบกพร่องที่เน้นที่ข้อบกพร่องที่เกี่ยวข้องกับส่วนท้ายของ P และ N จาก SnB การจัดการ และ/หรือในกรณีที่โรงงานผลิตเวเฟอร์ยังไม่มีวิธีการตรวจจับข้อบกพร่องที่ยากต่อการตรวจสอบในระดับแท่ง

2. Scope (ขอบเขต)

This document is intended to apply accept/reject die visual criteria to the 1310 UHP DFB Indium Phosphide chips. Only trained and certified operators shall perform the inspections.
เอกสารนี้มีวัตถุประสงค์เพื่อใช้เกณฑ์ภาพสำหรับการยอมรับ/ปฏิเสธชิปอินเดียมฟอสไฟด์ 1310 UHP DFB การตรวจสอบจะดำเนินการโดยผู้ปฏิบัติงานที่ได้รับการฝึกอบรมและได้รับการรับรองเท่านั้น

3. Definitions / Abbreviations (คำจำกัดความ / คำย่อ)

3.1 Chip or Die: Singular of diced-individual piece of the Indium Phosphide (InP) wafer in which the laser diode is contained.
ชิปหรือได: ชิปชิ้นส่วนเดี่ยวที่ทำการแยกออกจากบาร์ของเวเฟอร์อินเดียมฟอสไฟด์ (InP) ที่มีเลเซอร์ไดโอดอยู่

3.2 EPI: Epitaxial layer where the epitaxy process occurs wherein a single-crystal material is grown on top of another single crystal.
EPI: ชั้นเอพิแทกเซียล ซึ่งเกิดกระบวนการเอพิแทกซี โดยมีวัสดุผลึกเดี่ยวเจริญเติบโตอยู่บนผลึกเดี่ยวอีกชนิดหนึ่ง

3.3 Scribe & Break (SnB): SnB is one a dry cutting method used to dice wafers into bars and bars into dies based on the physical properties of the materials. Scribing is the process in which a sharp diamond stylus is moved along a scribe length in the InP wafer, creating stresses in the crystal lattice. After scribing, breaking is a means to propagate the vertical crack formed during the scribe.
การขีดและแยก (SnB): SnB เป็นวิธีการตัดแห้งวิธีหนึ่งที่ใช้ในการหั่นเวเฟอร์เป็นแท่งและแท่งเป็นแม่พิมพ์โดยพิจารณาจากคุณสมบัติทางกายภาพของวัสดุ การขีดเป็นกระบวนการที่เข็มเพชรคมเคลื่อนไปตามความยาวของการขีดในเวเฟอร์ InP ทำให้เกิดความเค้นในโครงตาข่ายผลึก หลังจากการขีด การแตกเป็นวิธีการแพร่กระจายรอยแตกแนวตั้งที่เกิดขึ้นระหว่างการขีด

3.4 Dice: Singulation of InP wafers into individual pieces of die or chip.
ได: การแยกเวเฟอร์ InP ออกเป็นชิ้นๆ ของแม่พิมพ์หรือชิป

3.5 Inspection Area: Area of interest and in need of inspection to locate defects. Each inspection side has areas that are specified by engineering as **n**on-**c**ritical **a**reas (denote as NCA), **C**ritical **I**nspection **A**reas (CIA), which contains the stripe also known as the cavity or **a**ctive **a**rea (denote as AA).
พื้นที่ตรวจสอบ: พื้นที่ที่สนใจและจำเป็นต้องตรวจสอบเพื่อค้นหาข้อบกพร่อง แต่ละด้านการตรวจสอบมีพื้นที่ที่วิศวกรรมระบุว่าเป็นพื้นที่ที่ไม่สำคัญ (แสดงเป็น NCA) พื้นที่ตรวจสอบที่สำคัญ (CIA) ซึ่งมีแถบที่เรียกว่าโพรงหรือพื้นที่ใช้งาน (แสดงเป็น AA)

3.6 Street: The area that is between 2 adjacent dies on a wafer and where scribe and break take place to separate dies from one another.

สตรีท: พื้นที่ที่อยู่ระหว่างแม่พิมพ์ที่อยู่ติดกัน 2 อันบนเวเฟอร์และเป็นจุดที่แม่พิมพ์ถูกเขียนและแม่พิมพ์ถูกแยกออกจากกัน

3.7 AOI Map - currently an **A**utomated **O**ptical **I**nspection Map(s) generated at the wafer-level and/or at the backend assembly area.
แผนที่ AOI - ปัจจุบันเป็นแผนที่การตรวจสอบทางแสงอัตโนมัติที่สร้างขึ้นที่ระดับเวเฟอร์และ/หรือที่พื้นที่ประกอบด้านหลัง

4. References

4.1 Documentation

4.1.1 10139520-117, PROC, Electrostatic Discharge (ESD) Procedure

4.1.2 0352-4335, Royce Automated Visual Inspection System Operating Procedure / 22182249, Royce Automated Visual Inspection System Operating Procedure

4.1.3 21122798, Wafer Map Die Sorting / 22182415, Wafer Map Die Sorting

4.1.4 22364679, AOI Machine Operation

4.1.5 22225127-900, ASSY ELECTRO-OPTICAL, QDI_1310_DFB_HPL DRAWING

4.1.6 0352-4521, Internal Workmanship Standard for Raman 70xx, 14xx Diodes

4.1.7 MAS-080-SDL, Internal Workmanship Standard for 14xx Diodes

4.1.8 22197592, Visual Aid Die VI Raman

4.2 Equipment / Tools / Supplies

4.2.1 Stereo binocular microscope, 10–40X for low magnification

4.2.2 Metallurgical microscope, 50–500X for high magnification

4.2.3 Colibri AOI Equipment, reference document 22364679, AOI Machine Operation

4.2.4 Tweezers, jigs, and fixtures, as required

4.2.5 Die Inversion Jig – Entegris Vendor P/N H20T-66C02Materials

4.2.6 Waffle Packs 21114305 (vendor PN H20-060250)

4.2.7 Anti-static Tray Paper, P/N 2300-0013

4.2.8 Conductive containers for the storage and transport of devices that provide maximum protection from damage, contamination, deterioration, and ESD protection

4.2.9 Nitrogen (N2) gun or filtered dry air providing approximately 20–40 PSI of pressure

4.2.10 ESD approved workstation and equipment, as required, to afford protection for static sensitive components during manufacture, storage, and transport.

4.2.11 0440-5819, Universal Toolkit

4.2.12 Lens cleaning tissue

4.2.13 Nitrile gloves

4.2.14 0439-6961, Tape Polyester Film 3M Yellow (YELLOW tape)

5. Responsibilities / Requirements

5.1 Process Engineering – To aid in recipe and die VI process creation(s) where required and oversee certain process control tasks that are needed on the tool(s).
วิศวกรรมกระบวนการ – เพื่อช่วยในการสร้างสูตรและกระบวนการ VI ตามความจำเป็น และดูแลงานควบคุมกระบวนการบางอย่างที่จำเป็นต่อการใช้เครื่องมือ

5.2 Technicians/Operators – Operating tool(s) for inspecting a variety of products bar to chip.
ช่างเทคนิค/ผู้ปฏิบัติงาน – เครื่องมือปฏิบัติการสำหรับตรวจสอบผลิตภัณฑ์ต่างๆในระดับบาร์และชิป

5.3 Identify and segregate discrepant material per 0352-2895.
ระบุและแยกวัสดุที่แตกต่างกันตาม 0352-2895

5.4 If lot yield at assembly inspection is less than 80%, or yield loss is greater than 10% for any single failure code, then stop the lot for engineering review.
หากผลผลิตล็อตที่การตรวจสอบน้อยกว่า 80% หรือการสูญเสียผลผลิตมากกว่า 10% สำหรับรหัสข้อผิดพลาดเดี่ยวใดๆ ให้หยุดล็อตนั้นเพื่อให้วิศวกรตรวจสอบ

6. ESD / Safety

6.1 Observe ESD precautions per 10139520-117.

6.2 Perform all tasks in accordance with safe guidelines per 0352-0959, San Jose Fab Safety Policy or Nava

6.3 These instructions relate only to normal operating procedures. Any repairs, maintenance or modifications required to carry out the operations involved must be reported and must be carried out by a competent person authorized to do so.

6.4 Under normal operating conditions, the equipment is safe to operate. Do not defeat, override or tamper with any interlocks, sensors or limit switches. Do not remove any external panels or attempt to gain access to any internal part of the machine.

6.5 Personal Protective Equipment – Glasses and gloves are worn as standard by fab personnel.

6.6 Other non-chemical hazards – The machine operator must take care to keep hands and fingers clear whenever the machine is initializing, traversing, or indexing.

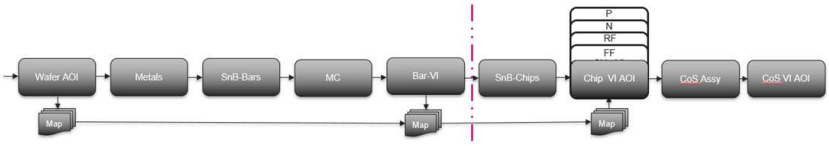
6.7 Hazardous Chemicals – InP dust from the scribing process (see COSHH assessment numbers 0381 and 0462)

6.8 ESD fans or bars are to be used facing the product to ensure no electrical static discharge can occur resulting in failure of chips or creating damage to devices. ESD straps and mats/benches are also to be used whilst performing the process.

7. Flowchart

7.1 Figure 1 is a snapshot of the process flow the wafer goes through as it nears the end of the wafer fab sequence and then moves into the backend process flow.
รูปภาพที่ 1. เป็นภาพรวมของกระบวนการที่เวเฟอร์ต้องผ่านจากจุดเริ่มต้นจนถึงจุดสิ้นสุดของลำดับการผลิตเวเฟอร์ จากนั้นจึงเข้าสู่กระบวนการทำ COS.

Figure 1 Overview of Process Flow for Process from Wafer to Die to COS
รูปภาพที่ 1. เป็นภาพรวมของกระบวนการที่เวเฟอร์จนถึงการทำ COS



7.2 Figure 2 indicates the different areas of the laser chip/die and the common terminology used in-line.
รูปภาพที่ 2. ระบุพื้นที่ต่าง ๆ ของชิป/ไดเลเซอร์และคำศัพท์ทั่วไปที่ใช้ในสายการผลิต.

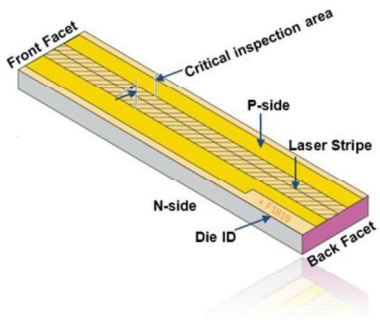


Figure 2 Diagram of a laser die with names of the different areas of the die
รูปที่ 2 แผนผังของ Die เลเซอร์พร้อมชื่อของส่วนต่างๆ ของ Die

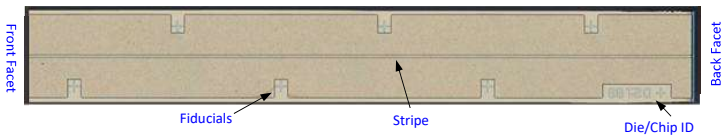


Figure 3 Picture of an example of a 1310 UHP DFB Chip as viewed from the P-side
รูปที่ 3 ภาพตัวอย่างของชิป 1310 UHP DFB เมื่อมองจากด้าน P

8. Specifications for die visual flaws/defects and areas for inspection
ข้อกำหนดเกี่ยวกับข้อบกพร่องที่มองเห็นได้ของแม่พิมพ์และพื้นที่สำหรับการตรวจสอบ

8.1 A die is considered a visual inspection fail if there exists a flaw or defect on it that:
Die จะถือว่าไม่ผ่านการตรวจสอบด้วยสายตา หากมีข้อบกพร่องหรือข้อบกพร่องดังต่อไปนี้:

8.1.1 Impacts the downstream assembly processes, such as die attach and wire bond, negatively.
ส่งผลกระทบเชิงลบต่อกระบวนการประกอบปลายน้ำ เช่น การติดแม่พิมพ์และการยึดลวด

8.1.2 Impacts the required device functionality.
มีผลกระทบต่อฟังก์ชันการทำงานที่จำเป็นของอุปกรณ์

8.1.3 Impacts chip/device reliability.
ส่งผลกระทบต่อความน่าเชื่อถือของชิป/อุปกรณ์

8.2 There are four surfaces of the chip/die at which visual inspections are performed.
มี 4 พื้นผิวของชิป/แม่พิมพ์ที่ใช้สำหรับการตรวจสอบด้วยสายตา

8.2.1 Automated Die Visual Inspection shall follow reference document 22364679 for program settings and magnifications to achieve minimum resolution on critical areas of minimum of 2 um resolution.
การตรวจสอบภาพแม่พิมพ์อัตโนมัติจะต้องปฏิบัติตามเอกสารอ้างอิง 22364679 สำหรับการตั้งค่าโปรแกรมและการขยายเพื่อให้ได้ความละเอียดขั้นต่ำในพื้นที่สำคัญที่มีความละเอียดขั้นต่ำ 2 ไมโครเมตร

8.2.2 Manual Die Visual Inspections
การตรวจสอบด้วยสายตาของแม่พิมพ์ด้วยตนเอง

8.2.2.1 On the P-side, inspection starts at 10-50x and steps up to 100-200x; only use 500x when needed in measuring defect size, identifying the mode of failure, to see if underlayer is visible, and in trying to determine root cause(s) of defects.
ในด้าน P การตรวจสอบจะเริ่มจาก 10-50 เท่า และเพิ่มขึ้นเป็น 100-200 เท่า ใช้ 500 เท่าเฉพาะเมื่อจำเป็นในการวัดขนาดข้อบกพร่อง ระบุโหมดของความล้มเหลว ดูว่าชั้นรองมองเห็นได้หรือไม่ และพยายามระบุสาเหตุหลักของข้อบกพร่อง

8.2.2.2 Manual N-side inspection starts at 10-50x and then steps up to 100-200x when needed for defect verification or measurements.
การตรวจสอบด้าน N ด้วยตนเองจะเริ่มจาก 10-50 เท่า จากนั้นจึงค่อยๆ เพิ่มขึ้นเป็น 100-200 เท่า เมื่อต้องการตรวจสอบข้อบกพร่องหรือการวัด

8.2.2.3 Facet Die Visual Inspections are between 200-500x.
การตรวจสอบภาพ Facet Die อยู่ระหว่าง 200-500 เท่า

8.2.3 The **P-side** is used for Ohmic contact, contains a solder barrier layer, and is where the die is attached to the sub-mount. It is sometimes also referred to as the top side of the wafer.
ด้าน P ใช้สำหรับการสัมผัสแบบโอห์มิก มีชั้นกั้นการบัดกรี และเป็นจุดที่ติดตั้งแม่พิมพ์เข้ากับซับเมาท์ บางครั้งเรียกด้านนี้ว่าด้านบนของเวเฟอร์ด้วย

8.2.4 The **front facet (FF)** which has the AR, anti-reflective, coating to ensure maximum light exiting the front of the laser cavity that is formed along the stripe and to minimize reflections at the surface.
หน้าด้านหน้า (FF) ที่มีการเคลือบ AR ป้องกันแสงสะท้อนเพื่อให้แน่ใจว่าแสงสูงสุดจะออกจากด้านหน้าของโพรงเลเซอร์ที่เกิดขึ้นตามแถบ และเพื่อลดการสะท้อนที่พื้นผิวให้เหลือน้อยที่สุด

8.2.5 The **back facet (BF)** has the HR, highly reflective, coating to prevent the oscillating light from bleeding out the back side.
ด้านหลัง (BF) มีการเคลือบ HR ซึ่งเป็นสารสะท้อนแสงสูง เพื่อป้องกันไม่ให้แสงที่แกว่งไปมาไหลออกทางด้านหลัง

8.2.5.1 Note: In addition to the AR and HR coatings' functions as discussed in 8.2.2 and 8.2.3, the AR and HR coatings, also called mirror coatings (MC), serve an additional purpose of protecting the facets and helps to enhance longevity and reliability.
หมายเหตุ: นอกเหนือจากการทำงานของการเคลือบ AR และ HR ตามที่ได้กล่าวไว้ในข้อ 8.2.2 และ 8.2.3 แล้ว การเคลือบ AR และ HR หรือที่เรียกว่าการเคลือบกระจก (MC) ยังมี

วัตถุประสงค์เพิ่มเติมในการปกป้องเหลี่ยมและช่วยเพิ่มอายุการใช้งานและความน่าเชื่อถืออีกด้วย

8.2.6 The **N-side** is used for Ohmic contact, and in this design, it is also used for wire bond connection.
ด้าน N ใช้สำหรับการสัมผัสแบบโอห์มิก และในการออกแบบนี้ยังใช้สำหรับการเชื่อมต่อแบบลวดอีกด้วย

8.3 Specifications for the P-side, Front Facet (FF), Back Facet (BF) and the N-side.
ข้อกำหนดสำหรับด้าน P, ด้านด้านหน้า (FF), ด้านด้านหลัง (BF) และด้าน N

8.3.1 The backend die VI **requirements** are based on receiving parts that have already been screened and/or AOI mapped for wafer-level defects such as metal layers delamination/lifting/peeling, and mirror coat shadowing, embedded defects, before the parts reach the backend (BE) assembly area.
ข้อกำหนด VI ของแม่พิมพ์ส่วนหลังนั้นขึ้นอยู่กับการรับชิ้นส่วนที่ได้รับการคัดกรองแล้วและ/หรือทำการแมป AOI สำหรับข้อบกพร่องในระดับเวเฟอร์ เช่น การแยกชั้นโลหะ/การยกตัว/การลอก และเงาของชั้นกระจกเงา ข้อบกพร่องที่ฝังตัว ก่อนที่ชิ้นส่วนจะไปถึงพื้นที่ประกอบส่วนหลัง (BE)

8.3.2 The Overall Visual Inspection Criteria for the Backend assembly area is shown in Table 1 by the respective Visual Inspection areas. **PLEASE NOTE, THERE ARE EXAMPLE DEFECT PICTURES IN BOTH THE MAIN BODY OF THIS DOCUMENT AS WELL AS IN THE APPENDIX SECTION.**
เกณฑ์การตรวจสอบภาพโดยรวมสำหรับพื้นที่ประกอบส่วนหลังแสดงอยู่ในตารางที่ 1 โดยแบ่งตามพื้นที่การตรวจสอบภาพแต่ละพื้นที่

Table 1 Overall Die Defects Criteria relative to Visual Inspection Area
ตารางที่ 1 เกณฑ์ข้อบกพร่องของแม่พิมพ์โดยรวมที่สัมพันธ์กับพื้นที่การตรวจสอบด้วยสายตา

VI Area	Defect Description	Defect Code	Acceptance Criteria	
			General or NonCriticalArea(NCA) (um)	Critical Inspection Area (CIA) (um)
P-side	Facet Edge Chip-out	LCHP	<25 um	0
	Edge Chip-out	LCHP	<50 um	N/A
	Void and/or Contamination	LVOD / LCON	<50 um	<10 um
	Scratch on the Stripe	LSCR	N/A	0
	Un-readable/missing/and or blurred Chip ID	LSNU	Readable	N/S
Facets	Mirror Coat Chip-out, and/or lifting Contamination/Particles	FVOD / FCON	<50 um	<3 um
	Chip-out at Facet Edge at the P-side	FCHP	<25um	0
	Chip-out at Facet Edge at Die's Diced Edges except for the P-side edge.	FCHP	<50 um	0
	Striation	FSTR	Allowed	0
	Epi Line / Notched Epi	FEPI	0	0
N-Side	Edge Chip-out at ALL chip edges	NCHP	<50 um	N/A
	Void / Contamination / Particles	NVOD / NCON	<50 um	N/A

8.3.3 **P-side Visual Inspection** Areas and Specifications
พื้นที่และข้อมูลจำเพาะการตรวจสอบภาพด้าน P

8.3.3.1 P-side inspection areas are shown in Figure 4. See the APPENDIX 9.1 for pictures showing examples of the P-side defects. See Reference 0352-4521 for detailed descriptions of defects.
พื้นที่ตรวจสอบด้าน P แสดงอยู่ในรูปที่ 4 ดูภาพตัวอย่างข้อบกพร่องด้าน P ในภาคผนวก 9.1 ดูคำอธิบายข้อบกพร่องโดยละเอียดในเอกสารอ้างอิง 0352-4521

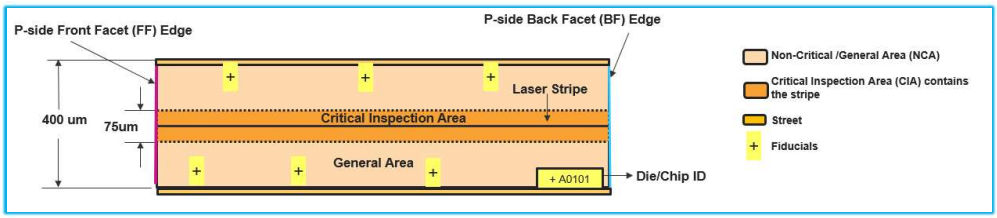


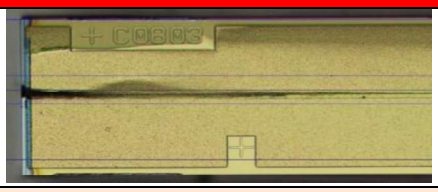
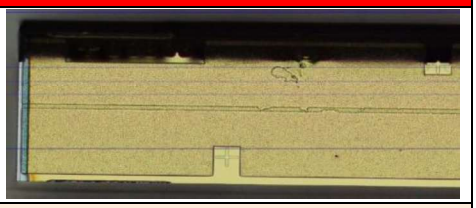
Figure 4 Terminology for inspection and reference areas on the P-side
รูปที่ 4 คำศัพท์สำหรับพื้นที่ตรวจสอบและอ้างอิงบนด้าน P

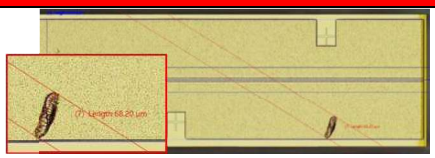
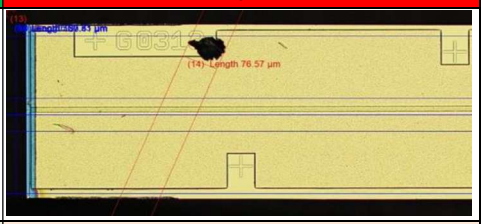
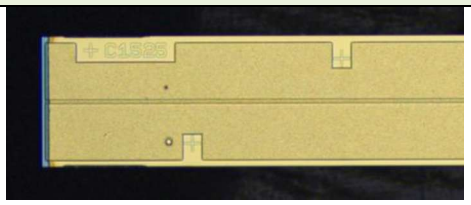
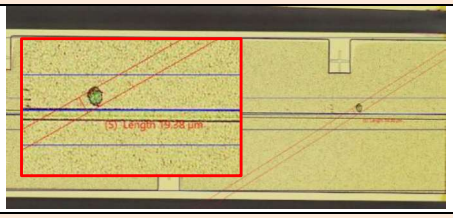
8.3.3.2 The specific P-side die VI criteria are in Table 2.
เกณฑ์เฉพาะของแม่พิมพ์ P-side VI อยู่ในตารางที่ 2

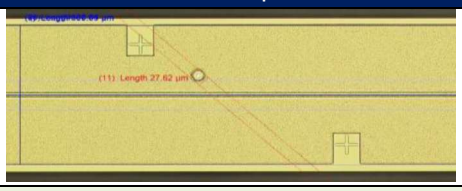
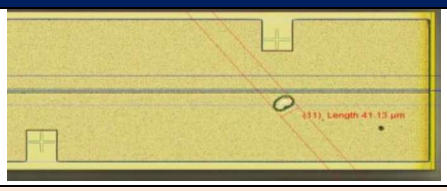
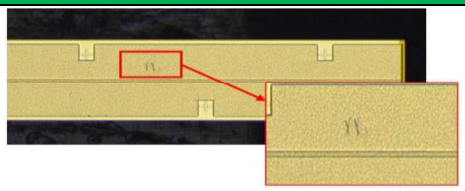
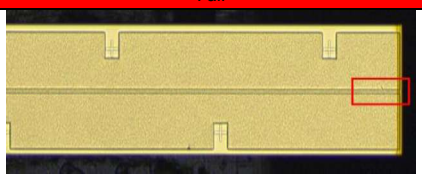
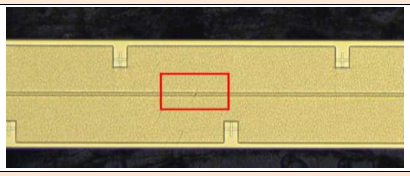
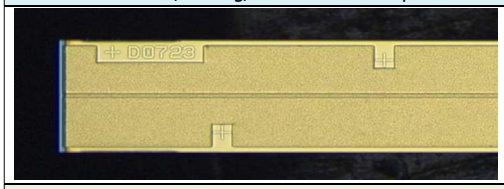
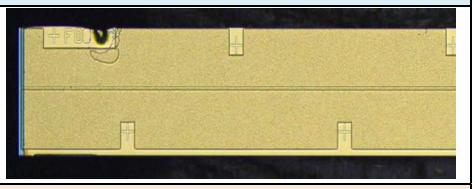
VI Area	Defect Description	Defect Code	Acceptance Criteria	
			General or NonCriticalArea(NCA) (um)	Critical Inspection Area (CIA) (um)
P-side	Facet Edge Chip-out	LCHP	<25 um	0
	Edge Chip-out	LCHP	<50 um	N/A
	Void and/or Contamination	LVOD / LCON	<50 um	<10 um
	Scratch on the Stripe	LSCR	N/A	0
	Un-readable/missing/and or blurred Chip ID	LSNU	Readable	N/S

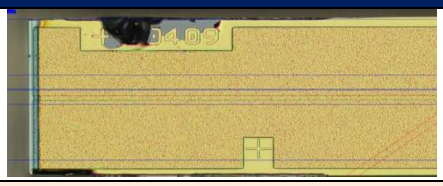
Table 2: P-side Defect Criteria at Critical and Non-Critical Areas
ตาราง 2: เกณฑ์ข้อบกพร่องด้าน P ในพื้นที่วิกฤตและไม่สำคัญ

CAUTION For reject and fail chip, please proceed with scrapping.
สำหรับชิปที่ถูกปฏิเสธและชิปที่ไม่ผ่านการตรวจสอบ ให้ดำเนินการทำลาย

Defect description	Defect code
Facet Edge Chip Out	LCHP
Pass	Fail
	
	Fail: Facet edge chip out in critical inspection area (CIA) LCHP ไม่ผ่าน : เกิดการแตก/บิ่น ที่ขอบจากฝั่ง Facet ในพื้นที่วิกฤต
Pass	Fail
	
	Fail: Facet edge chip out more than 25 micron in NCA/general area, LCHP ไม่ผ่าน : เกิดการแตก/บิ่น ที่ขอบจากฝั่ง Facet มากกว่า 25 micron ในพื้นที่ทั่วไป
Edge chip out	LCHP
Pass	Fail
	Fail: Edge chip out more than 50 microns in NCA/general area, LCHP and also LSNU ไม่ผ่าน : เกิดการแตก/บิ่น ที่ขอบ มากกว่า 50 micron ในพื้นที่ทั่วไป

Defect description	Defect code
	Fail: Edge chip out more than 50 microns in NCA/general area, LCHP ไม่ผ่าน : เกิดการแตก/บิ่น ที่ขอบ มากกว่า 50 micron ในพื้นที่ทั่วไป
Void and/or Contamination	LVOD/LCON
Pass	Fail
	
Pass: Contamination size less than 50 micron in critical inspection area(CIA) ผ่าน : ขนาดการปนเปื้อนน้อยกว่า 50 micron ในพื้นที่ทั่วไป	Fail: Contamination size more than 50 micron in NCA/general area, LCON ไม่ผ่าน : ขนาดการปนเปื้อนมากกว่า 50 micron ในพื้นที่ทั่วไป
Pass	Fail
	
	Fail: Contamination size more than 50 micron in NCA/general area, LCON ไม่ผ่าน : ขนาดการปนเปื้อนมากกว่า 50 micron ในพื้นที่ทั่วไป
	
Pass: Contamination size less than 10 micron in NCA/general area ผ่าน : ขนาดการปนเปื้อนน้อยกว่า 10 micron ในพื้นที่วิกฤต	Fail: Contamination size more than 10 micron in critical inspectionarea (CIA), LCON ไม่ผ่าน : ขนาดการปนเปื้อนมากกว่า 10 micron ในพื้นที่วิกฤต
Pass	Fail

Defect description	Defect code
	
Pass: Void size less than 50 micron in NCA/general area. ผ่าน : ขนาด Void น้อยกว่า 50 ไมครอนในพื้นที่ทั่วไป	Fail: Void size more than 10 micron in critical inspection area(CIA), LVOD ไม่ผ่าน : ขนาด Void มากกว่า 10 micron ในพื้นที่วิกฤต
Scratch on the Strip	LSCR
Pass	Fail
	
Pass: Scratch in NCA/general area. ผ่าน : รอยขีดข่วนในพื้นที่ทั่วไป	Fail: Scratch in critical inspection area(CIA), LSCR ไม่ผ่าน : รอยขีดข่วนในพื้นที่วิกฤต
	
	Fail: Scratch in critical inspection area(CIA), LSCR ไม่ผ่าน : รอยขีดข่วนในพื้นที่วิกฤต
Un-readable/missing/and or blurred Chip ID	LSNU
	
Pass: Readable chip ID ผ่าน : สามารถอ่าน chip ID ได้	Fail: Un-readable chip ID, LSNU ไม่ผ่าน : ไม่สามารถอ่าน chip ID ได้

Defect description	Defect code
	
	Fail: Un-readable chip ID , LSNU and LCHP ไม่ผ่าน : ไม่สามารถอ่าน chip ID ได้

8.3.4 **Front and Back Facets Visual Inspections** Areas and Specifications
พื้นที่และข้อมูลจำเพาะของการตรวจสอบด้วยสายตาของด้านหน้าและด้านหลัง

8.3.4.1 Facet inspection areas are shown in Figure 5 and applies to front and back facets. See the APPENDIX for examples of the facet defects. See Reference 0352-4521 for detailed descriptions of defects.
พื้นที่ตรวจสอบเหลี่ยมจะแสดงในรูปที่ 5 และใช้กับเหลี่ยมด้านหน้าและด้านหลัง ดูตัวอย่างข้อบกพร่องของเหลี่ยมในภาคผนวก ดูเอกสารอ้างอิง 0352-4521 สำหรับคำอธิบายโดยละเอียดของข้อบกพร่อง

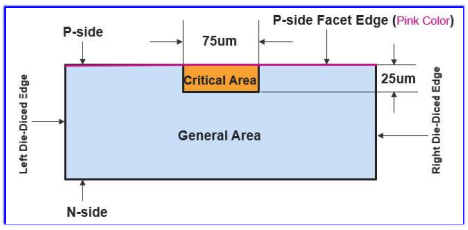


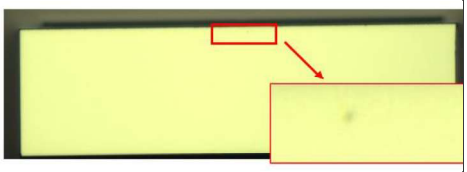
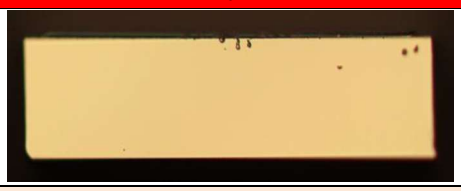
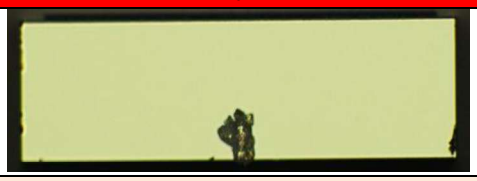
Figure 5 Terminology for inspection areas the FRONT and BACK FACETs
รูปที่ 5 คำศัพท์ที่ใช้สำหรับพื้นที่ตรวจสอบด้านหน้าและด้านหลัง

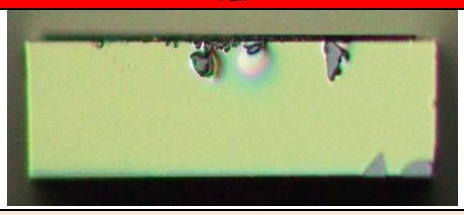
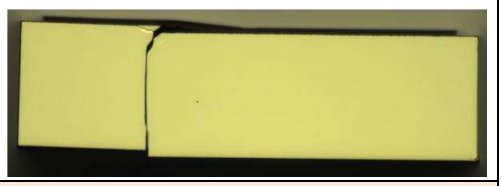
8.3.4.2 The die VI criteria for the facets are provided in Table 3 and these criterial apply to both the Front Facet (FF) and the Back Facet (BF).
เกณฑ์ของแม่พิมพ์ VI สำหรับเหลี่ยมต่างๆ แสดงอยู่ในตารางที่ 3 และเกณฑ์เหล่านี้ใช้ได้กับทั้งเหลี่ยมด้านหน้า (FF) และเหลี่ยมด้านหลัง (BF)

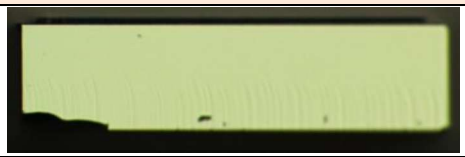
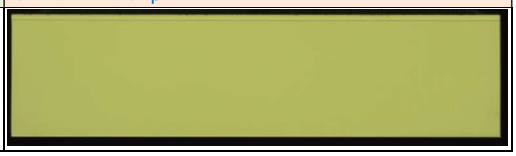
Table 3 Facet Die VI Criteria at Critical and Non-Critical Areas
ตารางที่ 3 เกณฑ์ Facet Die VI ในพื้นที่วิกฤตและพื้นที่ที่ไม่สำคัญ

VI Area	Defect Description	Defect Code	Acceptance Criteria	
			General or NonCriticalArea(NCA) (um)	Critical Inspection Area (CIA) (um)
Facets	Mirror Coat Chip-out, and/or lifting Contamination/Particles	FVOD / FCON	<50 um	<3 um
	Chip-out at Facet Edge at the P-side	FCHP	<25um	0
	Diced Edges except for the P-side edge.	FCHP	<50 um	0
	Striation	FSTR	Allowed	0
	Epi Line / Notched Epi	FEPI	0	0

CAUTION For reject and fail chip, please proceed with scrapping.
สำหรับชิปที่ถูกปฏิเสธและชิปที่ไม่ผ่านการตรวจสอบ ให้ดำเนินการทำลาย

Defect description	Defect code
Mirror Coat Chip-out. And/or Lifting Contamination/Particles	FVOD/FCON
Pass	Fail
	
Pass: Contamination size less than 3 micron in critical area. ไม่ผ่าน : ขนาดการปนเปื้อนน้อยกว่า 3 ไมครอน ในพื้นที่วิกฤต	Fail: Contamination size more than 3 micron in critical inspection area; FCON. ไม่ผ่าน : ขนาดการปนเปื้อนมากกว่า 3 ไมครอน ในพื้นที่วิกฤต
Pass	Fail
	
	Fail: Contamination size more than 50 micron in NCA/general area.FCON

Defect description	Defect code
	ไม่ผ่าน : ขนาดการปนเปื้อนมากกว่า 50 ไมครอน ในพื้นที่ทั่วไป
Pass	Fail
	
	Fail: Peeling more than 3-micron in critical inspection area, FVOD and also some contamination at CIA, so also FCON. ไม่ผ่าน : รอยลอกมากกว่า 3 ไมครอนในพื้นที่วิกฤต
Chip-out at Facet Edge at P-side	LCHP
	Fail: Chip out more than 25 microns at P-side edge; FCHP AND LCHP ไม่ผ่าน : รอยแตกมากกว่า 25 ไมครอน จากด้าน P-side
Pass	Fail
	
Pass: No chip out from P-side or edge of chip ผ่าน : ไม่มีรอยแตกจากด้าน P-side หรือขอบของชิป	Fail: Chip out crack more than 25 microns at P and facet sides; FCHP and LCHP. ไม่ผ่าน : รอยแตกมากกว่า 25 ไมครอน จากด้าน P-side
Diced Edge except for the P-side edge	LCHP
Pass	Fail
Pass: Chip out less than 50µm at the edge of chip.	Fail: Chip out and mirror coat void more than 50 microns at the edge of chip(FCHP, LCHP and FVOD).

Defect description	Defect code
ผ่าน : รอยแตกมีขนาดน้อยกว่า 50 ไมครอนที่ขอบชิป	ไม่ผ่าน : รอยแตกมากกว่า 50 ไมครอน จากด้านขอบของชิป
	
	Fail: Chip out more than 50 microns at the edge of chip FCHP AND LCHP. ไม่ผ่าน : รอยแตกมากกว่า 50 ไมครอน จากด้านขอบของชิป
Striation	FSTR
Pass	Fail
	Fail: Striation toward or pass through in critical inspection area (CIA), FSTR. ไม่ผ่าน : ริ้วที่พุ่งเข้าหรือผ่านเข้าไปในพื้นที่วิกฤต
	Fail: Striation toward or pass through in critical inspection area; FSTR. ไม่ผ่าน : ริ้วที่พุ่งเข้าหรือผ่านเข้าไปในพื้นที่วิกฤต
Epi Line/Notched Epi	FEPI
Pass: No Epi line. ผ่าน : ไม่มีเส้น Epi	Fail: Found Epi line.; FEPI ไม่ผ่าน : พบเส้น Epi
	

Defect description	Defect code
	Fail: Found Epi line.(FEPI) ไม่ผ่าน : พบเส้น Epi

Commented [SF1]: Should hold off on adding these FEPI defect examples since Anucha and Pornpitak are asking for spec relax due to AOI sensitivity increased a lot for seeing these light lines which they reported the operators at Royce could not see.

8.3.5 **N-side** Visual Inspection Areas and Specifications
พื้นที่และข้อกำหนดการตรวจสอบภาพด้าน N

8.3.5.1 N-side inspection areas are shown in Figure 6. The N-side is also called the back or bottom side of the wafer. See the APPENDIX for examples of the N-side defects. See Reference 0352-4521 for detailed descriptions of defects.
พื้นที่ตรวจสอบด้าน N แสดงอยู่ในรูปที่ 6 ด้าน N เรียกอีกอย่างว่าด้านหลังหรือด้านล่างของเวเฟอร์ ดูตัวอย่างข้อบกพร่องด้าน N ได้ในภาคผนวก ดูเอกสารอ้างอิง 0352-4521 สำหรับคำอธิบายโดยละเอียดเกี่ยวกับข้อบกพร่อง

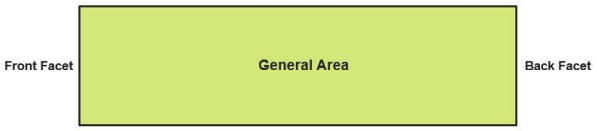


Figure 6 Depiction of the N-side area of the back/bottom of a die with the facets on each end of the die
รูปที่ 6 ภาพแสดงพื้นที่ด้าน N ของด้านหลัง/ด้านล่างของแม่พิมพ์ โดยมีเหลี่ยมอยู่ที่ปลายแม่พิมพ์แต่ละด้าน

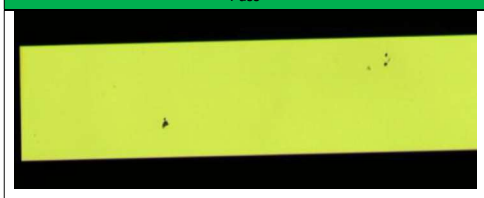
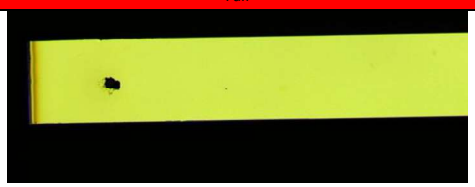
8.3.5.2 The N-side Visual Inspection Criteria are shown in the table below.
เกณฑ์การตรวจสอบภาพด้าน N แสดงไว้ในตารางด้านล่าง

Table 4 N-side Defect Criteria
ตารางที่ 4 เกณฑ์ข้อบกพร่องด้าน N

VI Area	Defect Description	Defect Code	Acceptance Criteria	
			General or NonCriticalArea(NCA) (um)	Critical Inspection Area (CIA) (um)
N-Side	Edge Chip-out at ALL chip edges	NCHP	<50 um	N/A
	Void / Contamination / Particles	NVOD / NCON	<50 um	N/A

CAUTION For reject and fail chip, please proceed with scrapping.
สำหรับชิปที่ถูกปฏิเสธและชิปที่ไม่ผ่านการตรวจสอบ ให้ดำเนินการทำลาย

Defect description	Defect code
Edge Chip-out at all chip edges	NCHP
Pass	Fail

Defect description	Defect code
	Fail: Chip out more than 50 microns at the edge of chip.NCHP ไม่ผ่าน : รอยแตกมากกว่า 50 ไมครอน จากด้านขอบของชิป
Void/Contamination/Particle	NVOD/NCON
Pass	Fail
	
Pass: Contamination size less than 50 micron. ไม่ผ่าน : ผ่านขนาดการปนเปื้อนน้อยกว่า 50 ไมครอน	Fail: Contamination size more than 50 micron.NCON ไม่ผ่าน : ไม่ผ่านขนาดการปนเปื้อนมากกว่า 50 ไมครอน

9. Appendix – Defect Pictures (ภาคผนวก – ภาพข้อบกพร่อง)

9.1 Examples of **P-side Visual Inspection Defects** for Backend Assembly
ตัวอย่างข้อบกพร่องในการตรวจสอบภาพด้าน P สำหรับการประกอบด้านหลัง

9.1.1 **LCON:** P-side contamination in critical inspection area (CIA) and non-critical area (NCA/general).
LCON: การปนเปื้อนด้าน P ในพื้นที่ตรวจสอบวิกฤต (CIA) และพื้นที่ที่ไม่สำคัญ (NCA/ทั่วไป)

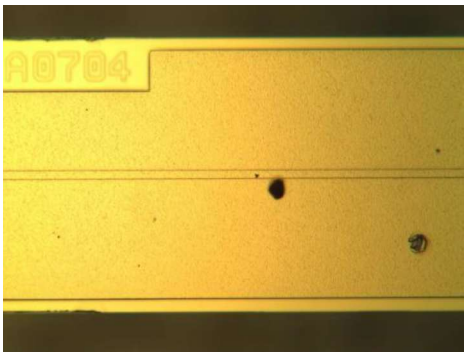


Figure 7 Contamination, **LCON**>10 um within the CIA on the P-side
รูปที่ 7 การปนเปื้อน LCON>10 um ภายใน CIA บนด้าน P

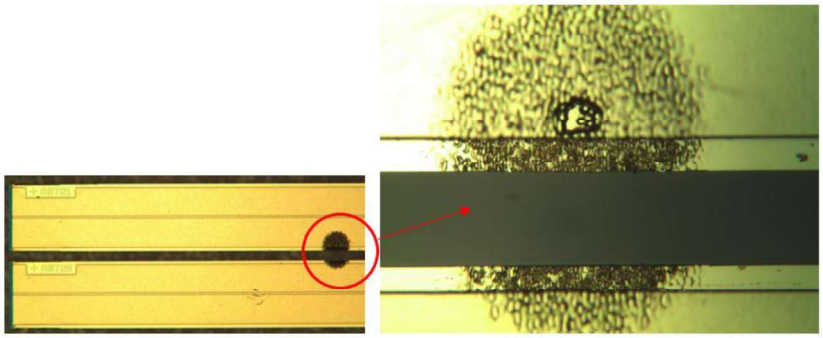


Figure 8 LCON> 50 um in NCA Reject ; right pic is a 500x view of this P-side contamination that appears to be from lower layers.
รูปที่ 8 LCON> 50 um ในการปฏิเสธ NCA รูปด้านขวาเป็นมุมมอง 500 เท่าของการปนเปื้อนด้าน P ซึ่งดูเหมือนว่าจะมาจากชั้นล่าง

9.1.2 **LVOD:** P-side examples of voids that may or may not emanate from contamination below the top surface of the P-side plating. See examples in Figures 9, 10, and 11.
LVOD: ตัวอย่างช่องว่างด้าน P ที่อาจหรืออาจไม่เกิดจากสิ่งปนเปื้อนใต้พื้นผิวด้านบนของแผ่นชุบด้าน P ดูตัวอย่างในรูปที่ 9, 10 และ 11

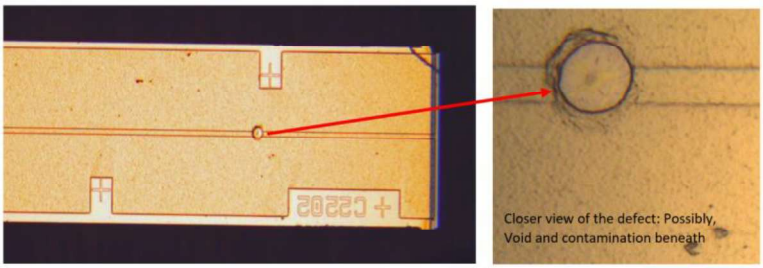


Figure 9 LVOD>10 um in CIA Reject for Void on P-side (could emanating from an EPI defect below)
รูปที่ 9 LVOD>10 um ใน CIA Reject สำหรับ Void บนด้าน P (อาจเกิดจากข้อบกพร่อง EPI ด้านล่าง)

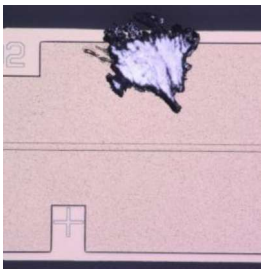


Figure 10 LVOD>50 um in NCA, Missing gold plating on the P-side surface
รูปที่ 10 LVOD>50 ไมโครเมตรใน NCA ขาดการชุบทองบนพื้นผิวด้าน P

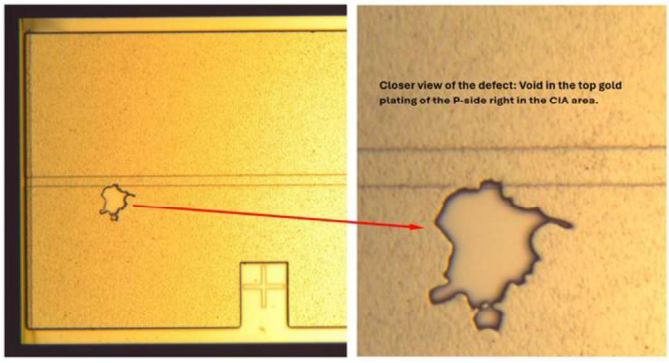


Figure 11 LVOD >10 um in CIA near the stripe on P-side
รูปที่ 11 LVOD >10 ไมโครเมตรใน CIA ใกล้แถบบนด้าน P

9.1.3 **LCHP, P-side chip-outs at the facet or edges of the die**. See Figure 11 for an example of a facet edge chip out in the CIA, critical inspection envelope as defined in Figure 4 ,Terminology for inspection areas on the P-side. This chip out may and the adjacent crack in the die appear to have experienced some abnormal external force.
LCHP รอยแตกร้าวที่ด้าน P ที่ด้านข้างหรือขอบของแม่พิมพ์ ดูรูปที่ 11 สำหรับตัวอย่างของรอยแตกร้าวที่ขอบด้านข้างใน CIA ซึ่งเป็นช่องตรวจสอบที่สำคัญตามที่กำหนดไว้ในรูปที่ 4 คำศัพท์สำหรับพื้นที่ตรวจสอบที่ด้าน P รอยแตกร้าวที่อยู่ติดกันในแม่พิมพ์อาจดูเหมือนได้รับแรงภายนอกที่ผิดปกติ

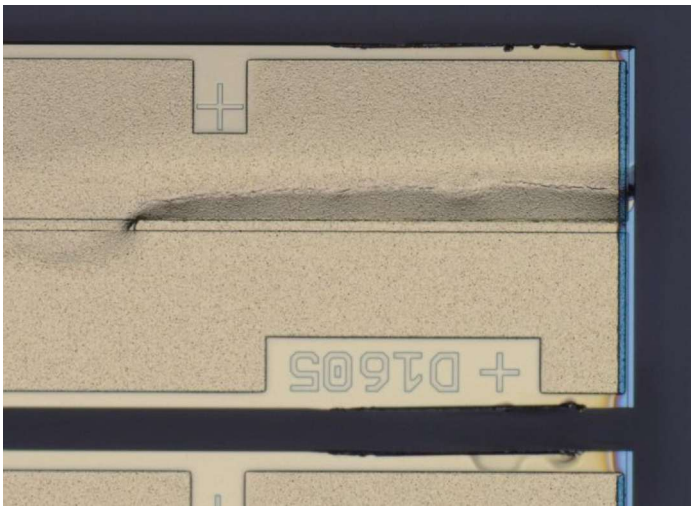


Figure 12 LCHP, Facet edge chip-out in CIA>0 um, Reject for chip-out although this also has a serious crack into the chip center
รูปที่ 12 LCHP การแตกของขอบเหลี่ยมใน CIA>0 ไมโครเมตร ปฏิเสธการแตกแม้ว่าจุดศูนย์กลางของเศษจะแตกร้าวร้ายแรงก็ตาม

9.1.4 LSNU – **L**aser **S**erial **N**umber that is **u**nreadable, hard to read, and/ or damaged impacting ability to read especially on an OCR (optical character recognition) system.
LSNU – หมายเลขซีเรียลของเลเซอร์ที่อ่านไม่ได้ อ่านยาก และ/หรือได้รับความเสียหาย ซึ่งส่งผลต่อความสามารถในการอ่าน โดยเฉพาะอย่างยิ่งในระบบ OCR (การจดจำอักขระด้วยแสง)

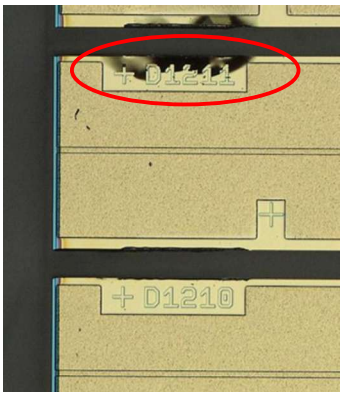


Figure 13 **LSNU** – **Reject** for Die **S**erial **N**umber **U**nreadable, especially challenging for an OCR system
รูปที่ 13 LSNU – การปฏิเสธหมายเลขซีเรียลของแม่พิมพ์ ไม่สามารถอ่านได้ โดยเฉพาะอย่างยิ่งสำหรับระบบ OCR

9.2 Examples of N-side Die Visual Inspection Defects for Back-end Assembly
ตัวอย่างข้อบกพร่องในการตรวจสอบด้วยสายตาของแม่พิมพ์ด้าน N สำหรับการประกอบส่วนหลัง

9.2.1 NCON, N-side contamination > 50 um in size are to be rejected.
NCON การปนเปื้อนด้าน N ที่มีขนาด > 50 ไมโครเมตรจะต้องถูกปฏิเสธ

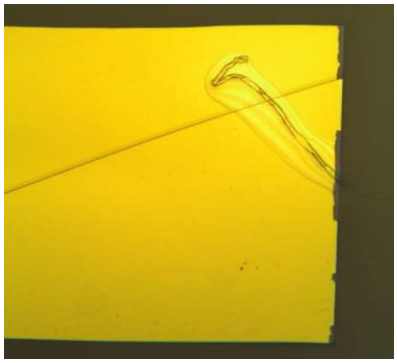


Figure 14 NCON , **reject for contamination**>50 um. There is also a crack in the die that may be from handling.
รูปที่ 14 NCON ตรวจพบสารปนเปื้อน >50 um นอกจากนี้ ยังมีรอยแตกร้าวที่แม่พิมพ์ซึ่งอาจเกิดจากการใช้งาน

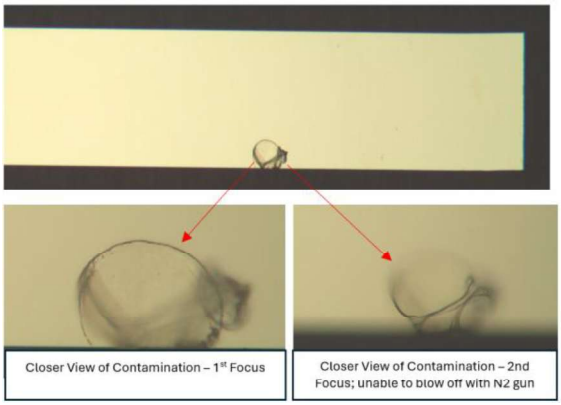


Figure 15 **NCON**, **Reject** for Contamination >50 um on N-side of Die
รูปที่ 15 NCON ปฏิเสธการปนเปื้อน >50 ไมโครเมตร ที่ด้าน N ของแม่พิมพ์

9.3 Examples of **Facet Sides' Rejects** that can happen on either Front Facet and/or Back Facet
ตัวอย่างการปฏิเสธของด้าน Facet ที่อาจเกิดขึ้นได้ทั้งบน Front Facet และ/หรือ Back Facet

9.3.1 FCON, facet contamination/particles rejected either in the CIA and/or in the NCA. See the various pictures below for examples of this defect at different areas.
FCON การปนเปื้อนของเหลี่ยม/อนุภาคที่ถูกปฏิเสธใน CIA และ/หรือใน NCA ดูภาพต่างๆ ด้านล่างเพื่อดูตัวอย่างข้อบกพร่องนี้ในพื้นที่ต่างๆ

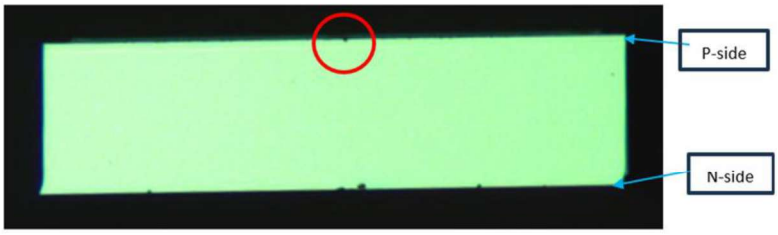


Figure 16 **FCON** in the CIA>3 um, **Reject**
รูปที่ 16 FCON ใน CIA>3 um ปฏิเสธ

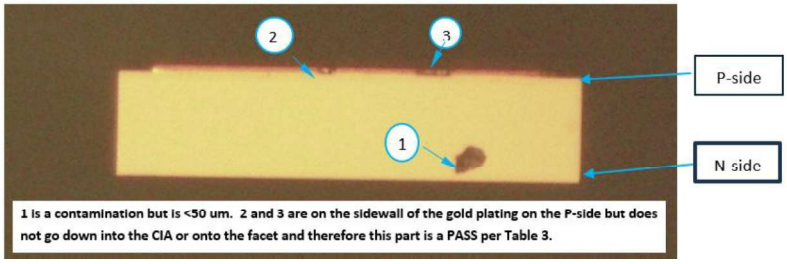


Figure 17 Contamination < 50 um in NCA, this sample is a **PASS** (2 and 3 are on the sidewall of the P-side Gold plated layer but do not extend down into the CIA of the facet and are not loose.
รูปที่ 17 การปนเปื้อน < 50 ไมโครเมตรใน NCA ตัวอย่างนี้ถือเป็น PASS (2 และ 3 อยู่บนผนังด้านข้างของชั้นชุบทองด้าน P แต่ไม่ได้ขยายลงไปใน CIA ของเหลี่ยม และไม่หลวม)

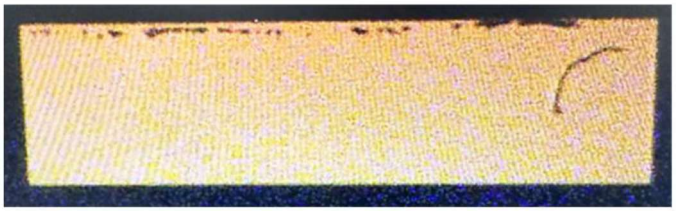


Figure 18 FCON>3 um in CIA and **FCON**>50 um in NCA – **REJECT,** as seen on the Royce monitor
รูปที่ 18 FCON>3 um ใน CIA และ FCON>50 um ใน NCA – REJECT ตามที่เห็นบนจอภาพ Royce

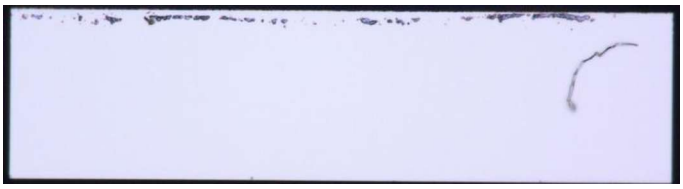


Figure 19 FCON This is the same part as Figure 17; picture taken with high mag microscope for sharper image
รูปที่ 19 FCON ส่วนนี้เป็นส่วนเดียวกับรูปที่ 17 ถ่ายภาพด้วยกล้องจุลทรรศน์กำลังขยายสูงเพื่อให้ภาพคมชัดยิ่งขึ้น

9.3.2 **FEPI** – Epi-Line and/or Notch Visual Defects at FF and BF Inspection formulate during bar cleaving process. The defect could show up as a straight hairline across the width of the die at the epi layer. Another defect that occurs during bar cleaving is the notch shaped defect occurring at the epi regrowth layers. These 2 types defects are categorized under the one defect FEPI.
FEPI – ข้อบกพร่องทางสายตาแบบ Epi-Line และ/หรือ Notch ที่ FF และ BF การตรวจสอบที่เกิดขึ้นระหว่างกระบวนการแยกแท่ง ข้อบกพร่องอาจปรากฏเป็นเส้นตรงขนาดเล็กตามความกว้างของแม่พิมพ์ที่ชั้น epi ข้อบกพร่องอีกประการหนึ่งที่เกิดขึ้นระหว่างการแยกแท่งคือข้อบกพร่องรูปรอยบากที่เกิดขึ้นที่ชั้น epi regrowth ข้อบกพร่องทั้ง 2 ประเภทนี้จัดอยู่ในประเภทข้อบกพร่อง FEPI ประเภทเดียว

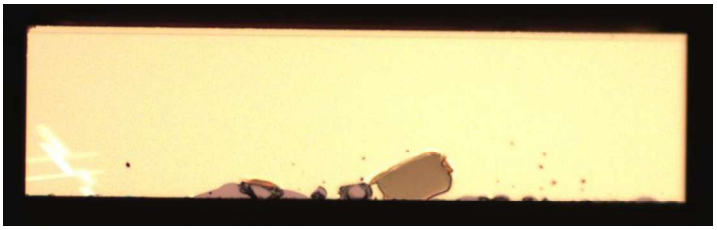


Figure 20 FEPI – Reject Thin straight hairline spanning the entire width of the die at the EPI layer interface.
รูปที่ 20 FEPI – การปฏิเสธ เส้นผมตรงบางๆ ที่ทอดยาวตลอดความกว้างของแม่พิมพ์ที่อินเทอร์เฟซชั้น EPI

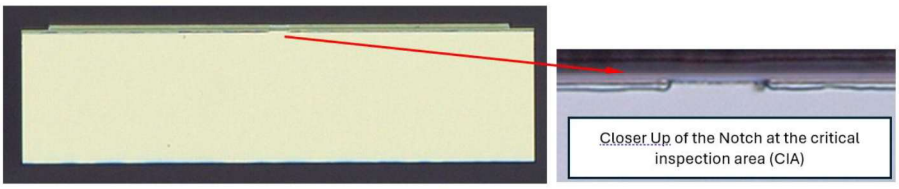


Figure 21 FEPI – Reject: A notched pattern that appears with at notch the center of the CIA which is the active stripe
รูปที่ 2 FEPI – การปฏิเสธ: รูปแบบมีรอยบากที่ปรากฏขึ้นโดยมีรอยบากอยู่ตรงกลางของ CIA ซึ่งเป็นแถบที่ใช้งานอยู่

9.3.3 **FVOD** are facet mirror coat voids due to missing, chipped off, delaminating/lifting mirror coat at the either the front and/or back facet.
FVOD คือช่องว่างของชั้นกระจกเงาด้านหนึ่งเนื่องจากชั้นกระจกเงาที่ขาด แตก หลุดลอก หรือหลุดลอกออก ที่ด้านด้านหน้าและ/หรือด้านหลัง

Figure 22 FVOD Mirror coat delaminating as indicated by rainbowy,bubbled up areas and is >50 um so **REJECT**.
รูปที่ 22 การเคลือบกระจก FVOD เกิดการหลุดลอกเป็นชั้นๆ ดังจะเห็นได้จากบริเวณที่มีฟองอากาศสีรุ้ง และมีค่ามากกว่า 50 ไมโครเมตร จึงเกิดการปฏิเสธ

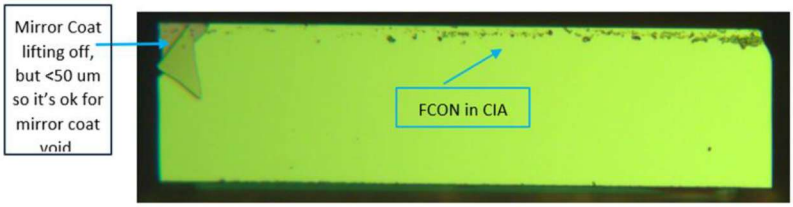


Figure 23 VOD, there is a mirror coat void but <50 um so die is not rejected for that but reject this die for FCON at the CIA
รูปที่ 23 VOD มีช่องว่างของชั้นกระจกแต่ <50 ไมโครเมตร ดังนั้นแม่พิมพ์จึงไม่ถูกปฏิเสธสำหรับกรณีนั้น แต่ปฏิเสธแม่พิมพ์นี้สำหรับ FCON ที่ CIA

9.3.4 **FCHP** – facet laser substrate material chipping off at the P-side edge seen at the facet >25 um in NCA but if in CIA, no chip chip-out allowed. Chip-outs at the other 3 edges other than the P-side edge, are allowed up to 50 um of chip-out as long as CIA is not impacted.
FCHP – วัสดุพื้นผิวเลเซอร์ตัดเหลี่ยมที่แตกออกที่ขอบด้าน P ที่เห็นที่เหลี่ยม >25 ไมโครเมตรใน NCA แต่ถ้าใน CIA จะไม่อนุญาตให้มีเศษวัสดุแตกออก เศษวัสดุแตกออกที่ขอบอีก 3 ขอบนอกเหนือจากขอบด้าน P อนุญาตให้มีเศษวัสดุแตกออกได้ไม่เกิน 50 ไมโครเมตร ตราบใดที่ CIA ไม่ได้รับผลกระทบ

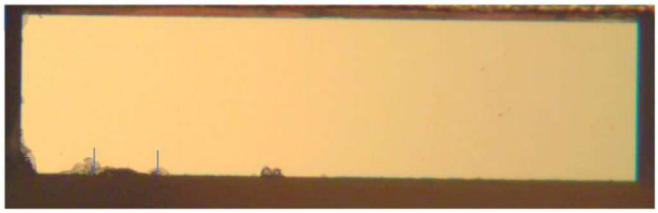


Figure 24 **FCHP<50 um** on the Facet's N-side and also at the left die-diced edge, **PASS**
รูปที่ 24 FCHP<50 um บนด้าน N ของ Facet และที่ขอบ Die ซ้าย ผ่าน

10. Cleaning procedure for diode facets or for P-side and N-side (when required)
ขั้นตอนการทำความสะอาดสำหรับ face diode P-side and N-side

To clean foreign material, particles, loose metal flakes, and so on, use the cleaning sequence as follows:
การทำความสะอาดวัสดุแปลกปลอมอนุภาคเกล็ดโลหะที่หลวมและอื่น ๆ ให้ใช้ลำดับการทำความสะอาดดังนี้

10.1 Nitrogen gun and yellow tape cleaning apply only to chips/dies mounted on tape or chips/dies attached to the submount.
การทำความสะอาดด้วยปืนไนโตรเจนและเทปสีเหลือง ใช้เฉพาะกับชิป/ได ที่ติดตั้งบนเทปหรือชิป/ได ที่ยึดติดอยู่กับซับเมาต์เท่านั้น

10.1.1 Use an ionized nitrogen gun to remove loose particles with a sequence of 5–6 pulses to blow off the particles, repeating this step at four different angles.
ใช้ปืนไนโตรเจนในการเป่าไล่อนุภาคต่างๆโดยให้เป่า 5-6 ครั้ง โดยทำการเป่าที่มุมต่างกัน

10.1.2 After Nitrogen gun cleaning, place the part under a microscope, check the particle or contamination on the non-critical facet area; if the particle or contamination is bigger than 25um and removable, then follow 10.1.1-10.1.2, the yellow tape method to remove it; if the particle or contamination is bigger than 25um and already stained or cannot be removed, then reject the part directly.
หลังจากทำความสะอาดปืนไนโตรเจน ให้วางชิ้นส่วนไว้ใต้กล้องจุลทรรศน์ ตรวจสอบอนุภาคหรือการปนเปื้อนบนพื้นที่ด้านที่ไม่สำคัญ หากอนุภาคหรือการปนเปื้อนมีขนาดใหญ่กว่า 25um และถอดออกได้ ให้ปฏิบัติตาม 10.1.1-10.1.2 วิธีกำจัดด้วยเทปสีเหลือง หากอนุภาคหรือการปนเปื้อนมีขนาดใหญ่กว่า 25um และเปื้อนอยู่แล้วหรือไม่สามารถกำจัดออกได้ ให้ปฏิเสธชิ้นส่วนนั้นโดยตรง

NOTE that 10.1.1-10.1.2 method can be used for removing particle/contamination on the non-critical facet area at COS processing. It is NOT for any COS defects on the facet critical area (CIA) or the active stripe area (AA). The method discussed below in 9.4.1.2.1-9.4.2.2 is also used for careful and gentle P-side and N-side cleaning of loose particles or contamination **only when the die is mounted on tape or when the die is post-attached onto the submount.**
สามารถใช้วิธี 10.1.1-10.1.2 เพื่อกำจัดอนุภาค/การปนเปื้อนบนพื้นที่ด้านที่ไม่สำคัญในการประมวลผล COS ไม่ใช่สำหรับข้อบกพร่อง COS ใดๆ ในพื้นที่วิกฤตด้าน (CIA) หรือพื้นที่แถบที่ใช้งาน (AA) วิธีที่กล่าวถึงด้านล่างในข้อ 9.4.1.2.1-9.4.2.2 ยังใช้สำหรับการทำความสะอาดอนุภาคหลวมหรือการปนเปื้อนด้าน P และด้าน N อย่างระมัดระวังและอ่อนโยนเฉพาะเมื่อติดตั้งแม่พิมพ์บนเทปหรือเมื่อติดแม่พิมพ์หลังการติดตั้งเท่านั้น ลงบนซับเมาท์

10.1.2.1 Place the part under a microscope; using a cleaning probe, dip the end on a piece of YELLOW tape so that a small amount of adhesive sticks to the end of the probe, making sure the tape covers the probe's tip entirely. Use the adhesive to lightly and gently remove the removable particles or foreign matter on the non-critical facet or P-side. N-side clean only for COS when needed.
วางชิ้นส่วนไว้ใต้กล้องจุลทรรศน์ ใช้หัววัดทำความสะอาด จุ่มปลายลงบนเทปสีเหลืองเพื่อให้กาวจำนวนเล็กน้อยติดอยู่ที่ปลายของหัววัด ตรวจสอบให้แน่ใจว่าเทปปิดปลายของหัววัดทั้งหมด ใช้กาวเพื่อค่อยๆ ขจัดอนุภาคที่ถอดออกได้หรือสิ่งแปลกปลอมในด้านที่ไม่สำคัญหรือด้าน P ทำความสะอาดด้าน N สำหรับ COS เมื่อจำเป็นเท่านั้น

10.1.2.1.1 Check the probe tip and then reapply adhesive as necessary to avoid contaminating the facet with adhesive or material trapped in the adhesive.
ตรวจสอบปลายโพรบ จากนั้นติดกาวใหม่ตามความจำเป็นเพื่อหลีกเลี่ยงการปนเปื้อนด้านด้วยกาวหรือวัสดุที่ติดอยู่ในกาว

10.1.3 After cleaning, the device must be re-inspected to ensure that particles have been removed and meets the criteria in 8.3.3.2
หลังจากทำความสะอาด อุปกรณ์จะต้องได้รับการตรวจสอบอีกครั้งเพื่อให้แน่ใจว่าอนุภาคถูกกำจัดออกและตรงตามเกณฑ์ใน 8.3.3.2

10.1.4 If the particles are still not removed and fail the criteria, then reject the unit.
หากอนุภาคยังคงไม่ถูกกำจัดออกไปและไม่ผ่านเกณฑ์ ให้ปฏิเสธ