



تمرین کامپیوتری شماره ۲ محاسبات کامپیوتری

نیم‌سال دوم ۱۴۰۱-۱۴۰۰

زمان تحویل: روز چهارشنبه ۷ اردیبهشت ۱۴۰۱ (ساعت ۲۳:۵۹)

---

با استفاده از یک زبان توصیف سخت‌افزاری (مانند Verilog ، Syetem Verilog یا VHDL) یک جمع‌کننده دودویی رقم علامت‌دار (Radix-2 Signed Digit) طراحی کنید. هر دو روشی که در ویدیوهای درسی توضیح داده شده است را پیاده‌سازی کنید.