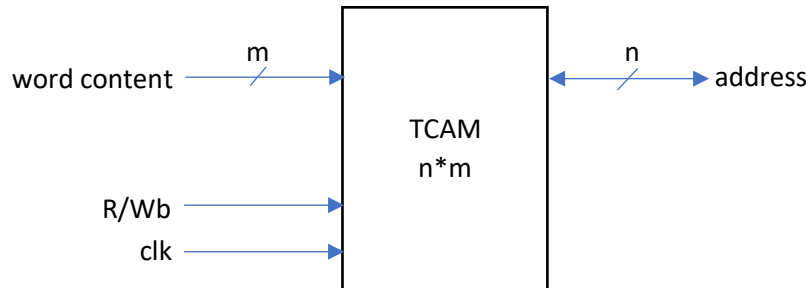


توضیحات ماژول حافظه طراحی شده :

ساختار ماژول به همراه ورودی و خروجی های آن :



** پهنای پورت های address و word content پارامتریک است

** این حافظه حساس به لبه مثبت clk است.

نوشتن : در لبه مثبت clk و صفر بودن پایه R/Wb , حافظه مقدار موجود در word content را در آدرسی که پورت address به آن اشاره میکند, ذخیره میکند.

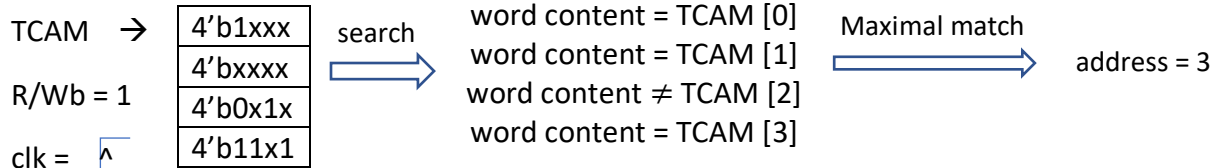
** در سلول های این حافظه میتوان مقادیر 0 و 1 و x (don't care) را ذخیره کرد و در ابتدا تمامی سلول های حافظه برابر با مقدار x (don't care) میباشدند.

خواندن : در لبه مثبت clk و یک بودن پایه R/Wb , حافظه نزدیک ترین مقدار به word content را در بلوک های خود در نظر گرفته و آدرس آن را در پایه address خروجی میدهد.

** منظور از نزدیک ترین مقدار , مقداری است که کمترین تعداد x را داشته و با رشته word content مساوی باشد (در این تساوی مقادیر x به عنوان don't care در نظر گرفته شده و مقایسه نمیشوند).

مثال برای یک حافظه با طول کلمه 4 بیتی و طول آدرس 2 بیتی :

word content = 4'b1x01



** کل عملیات read در یک clk انجام میشود.

** اگر در مرحله آخر چند رشته maximal match وجود داشته باشد اولویت با کوچک ترین آدرس میباشد.

** اگر در عملیات read بلوک کلمه ای پیدا نشد تمامی پورت address برابر با x خواهد شد.

فایل های پاسخ :

کد ماژول TCAM در فایل TCAM.v قرار دارد و فایل تست همان TestBench.v میباشد. به جز دو فایل مذکور بقیه فایل ها مربوط به شبیه ساز modelsim میباشد.

در فایل تست , یک TCAM با کلاک 2 واحد , طول کلمه byte و طول آدرس 2 بیت تست شده که 2 سری کل حافظه نوشته و خوانده میشود , تست شده است. پورت های ماژول هم با \$monitor چاپ میشوند.