

Tarea #6
(Para entregar el 9 de mayo de 2019)
Integración de demuxes y manejo de bits válidos

*****OJO***** Al igual que en la **Tarea #1** tome el tiempo que demora en hacer cada una de las cosas solicitadas: búsqueda de información, diseño, elaboración de las pruebas, ejecución de las simulaciones, etc.

Evaluación

- | | |
|--|-----|
| 1. Funcionamiento del diseño: | |
| a. Demux 1:2 (4 bits) con bit de valid | 10% |
| b. Demux 1:2 (4 bits) con bit de valid y selector a media frecuencia | 15% |
| c. Integración de demuxes en un único 1:4 de 4 bits | 20% |
| d. Síntesis de a, b y c | 25% |
| 2. Reporte del Proyecto | 10% |
| 3. Makefile | 5% |
| 4. Uso de *AUTOINST* | 15% |

Trabajo a realizar sobre el dispositivo a diseñar

1. Haga una copia del testbench y todas las instancias del demux con selector automático de las tareas 2 a 5. Tome la descripción conductual y agregue una señal de valid a ambas salidas de datos y una señal de valid a la entrada, que indicarán cuando un dato es válido. Si el dato no es válido, se mantiene el valor anterior. El valid tendrá un efecto similar al de un enable. Verifique el funcionamiento del modelo conductual, sintetice con Yosys, y verifique que ambas descripciones se comportan igual. Utilice un makefile para la automatización de pruebas y síntesis, utilice *AUTOINST* para la instancia del módulo en el testbench.
2. Haga una copia adicional del demux y asígnele un nombre similar a "demux_layer2.v". Modifique "demux_layer2.v" para que el selector automático trabaje a la mitad de la frecuencia del demux original. Es decir, si antes trabajaba un ciclo de reloj arriba y un ciclo de reloj abajo, ahora deberá permanecer arriba por dos ciclos de reloj y abajo por dos ciclos de reloj. Verifique el funcionamiento del modelo conductual, sintetice con Yosys, y verifique que ambas descripciones se comportan igual. Puede utilizar el mismo estímulo del punto 1, simplemente agregue una instancia de "demux_layer2.v" al mismo testbench y haga las conexiones. Utilice un makefile para la automatización de pruebas y síntesis, utilice *AUTOINST* para la instancia del módulo en el testbench.
3. Utilizando un demux del punto 1 y dos demuxes del punto 2, construya un demux 1:4 de 4 bits y guárdelo en un archivo distinto. Verifique el funcionamiento del

modelo conductual, sintetice con Yosys, y verifique que ambas descripciones se comportan igual. Puede utilizar el mismo estímulo del punto 1, simplemente agregue una instancia del demux 1:4 al mismo testbench y haga las conexiones. Utilice un makefile para la automatización de pruebas y síntesis, utilice *AUTOINST* para la instancia del módulo en el testbench.

4. El entregable tendrá una estructura similar a la de la Figura 1.

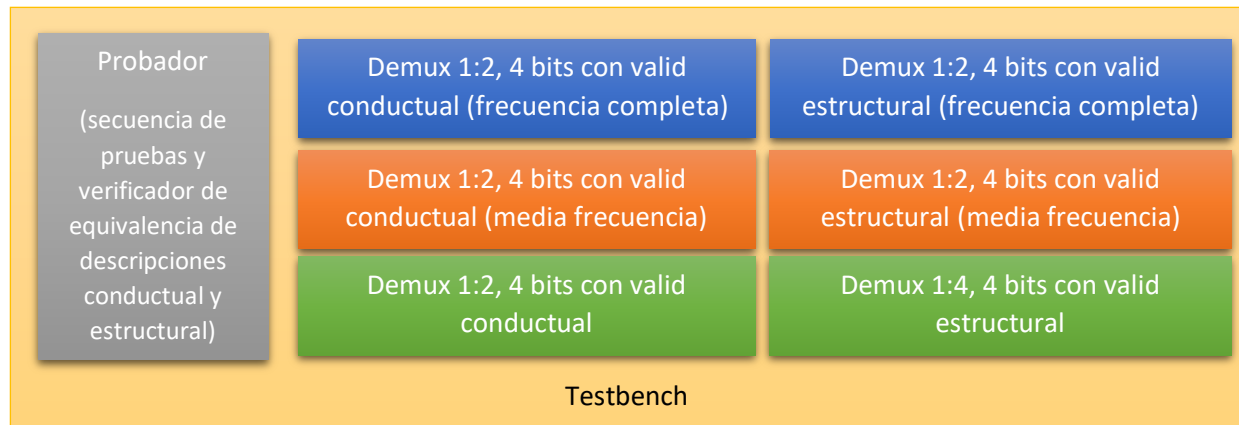


Figura 1. Estructura de módulos Tarea #6.