

회로설계 가이드

와이솔

Nov 24, 2016

목차

회로설계 가이드

1

회로설계 가이드

적용 모델 및 펌웨어 버전

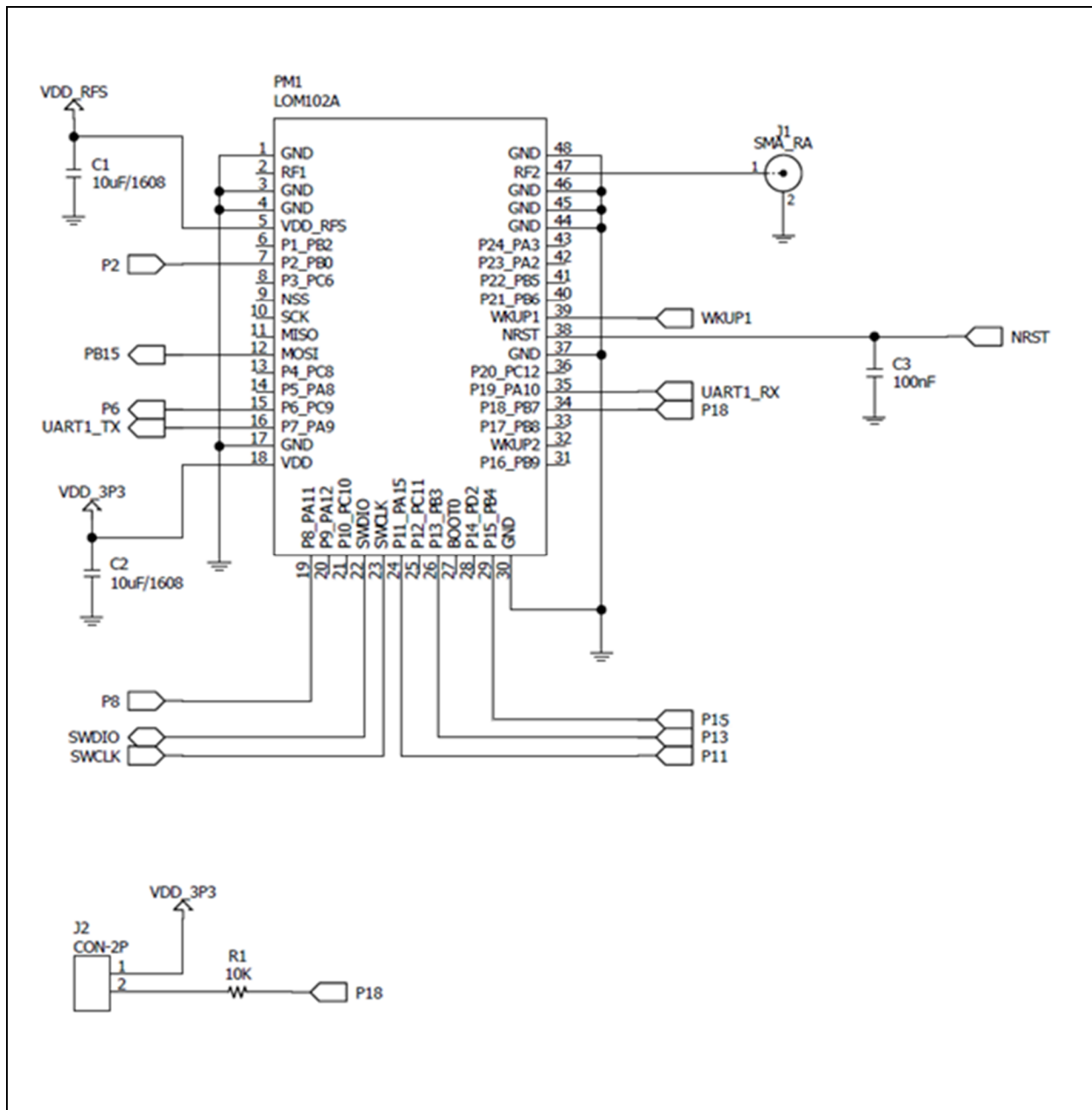
모델

펌웨어

LOM102A

-

LOM102 기본회로 예시



[그림. LOM102A 회로 예시]

항목	설명
PM1	LOM102A
VDD_RFS	LoRa RF 전원 (SX1276) Typically 3.3V (recommended)
VDD_3P3	LoRa Main 전원 Typically 3.3V (recommended)
J1	LoRa RF IN, OUT 50옴 매칭 필요
J2	펌웨어 업그레이드 시 P18을 High로 할 것
C1 / C2	1uF ~ 10uF
NRST	Reset핀 100nF 반드시 배치 할 것
WKUP1	Wake up / GPIO입력(Payload data bit 2)*
P15	GPIO입력:(Payload data bit 3)*
SWDIO/SWCLK	ST-LINK 디버거용
P2	ADC 12bit 입력*
PB15	GPIO출력: Sleep state (sleep 0, normal 1)
P6	<i>TBD</i> (OUTPUT)
P8	GPIO입력(Payload data bit 1)*
P11	GPIO입력(Payload data bit 0)*
P13	<i>TBD</i> (INPUT)
P18	GPIO IN Boot Loader Enable (High Active)
UART1_TX	UART1 TX
UART1_RX	UART1 RX

[표. 기본회로 예시 항목 설명]

*data format에 따른 GPIO 구성은 아래와 같음.

Bit	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Pin 명	P2												P15	WKUP1	P8	P11

Revision History

Changes from A(Aug 2016) Revision to B

contents	Page
Removed WKUP2	2
Changed WKUP2,P2,PB15,P8,P11 description	3
Added data format	3