

計算機方式論

第13章 キャッシュ

ーキャッシュとはー

1

仮想記憶方式とキャッシュメモリ方式

- 仮想記憶方式
仮想空間

↑ブロック↓

主記憶

…空間性能の改善

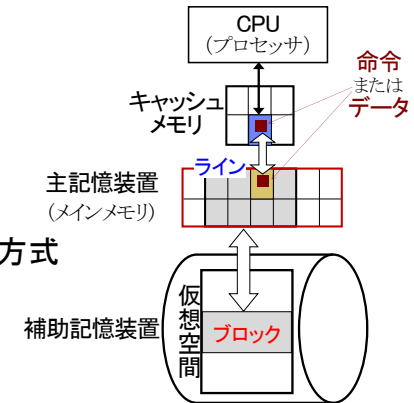
- キャッシュメモリ方式

主記憶

↑ライン↓

キャッシュ

…時間性能の改善



2

仮想記憶とキャッシュの共通点-参照局所性

- 全体から**必要な一部**だけ取出し、プログラム実行/データアクセス

↓

効率の論拠…プログラムの**参照局所性**

プログラム実行の殆ど(90%)が、命令の僅かな部分(10%)で行われ、データ参照でも局所性があることが実験的に確かめられている。

- 空間的参照局所性

一度アクセスされた番地に**近接**する番地は、近いうち(そのプログラムの実行中)にアクセスされる可能性が高い。

…**アクセスされる番地の偏在性**

- 時間的参照局所性

一度アクセスされた番地は、**近い時間**(そのプログラムの実行中)に再びアクセスされる可能性が高い。

…**アクセスされる時間の偏在性**

3

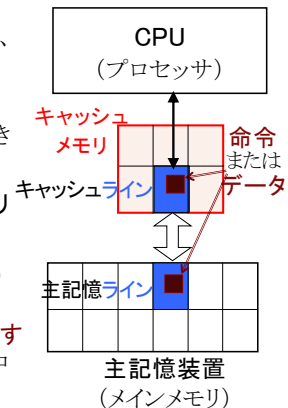
キャッシュメモリ-ヒット

- 主記憶アクセスの**時間的性能**の改善、即ち、CPU内のレジスタと主記憶との**アクセス速度**の差をうめる。

- 主記憶と**キャッシュメモリ**を一定の大きさの**ブロック(ラインとよぶ)**に区切る。

- 主記憶ラインを高速なキャッシュメモリ(キャッシュ)のラインにコピー。

- 主記憶ライン中の**対象(命令・データ)**の番地をアクセスするとき、キャッシュ内に対応するラインが**存在すれば(ヒットとよぶ)**、キャッシュライン中の対象をアクセスする。



4

キャッシュメモリ-ミスヒット

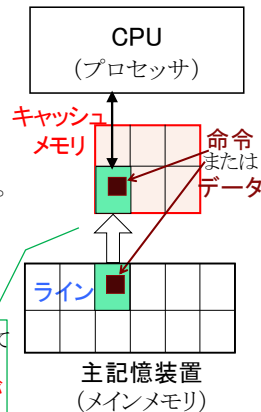
- キャッシュ内に対応するラインが**存在し**なければ(**ミスヒット**とよぶ)、**ミスパナルティ処理**を行う:

- ①主記憶ラインをキャッシュラインに、読み込み、
- ②キャッシュライン中の対象をアクセス。

- キャッシュメモリは主記憶よりはるかにライン数が少ないことに留意。

- 詳しいアクセス手順は、マッピング方式で説明。

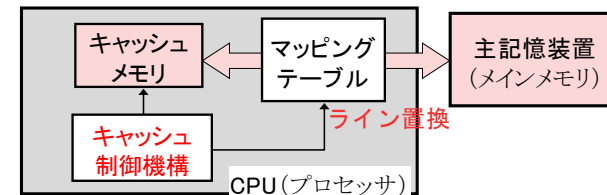
1回のアクセスなら却って
時間がかかるが、再び
アクセスされると**効率が
上がる…参照局所性**



5

キャッシュ制御機構

- ・マッピングテーブル管理
主記憶とキャッシュのラインを対応付けるマッピングテーブル管理
- ・ヒット／ミスヒット判定
マッピングテーブルを使って、対象がキャッシュ中にあるかの判定
- ・ライン置換管理
主記憶ラインをキャッシュのどこに読み込むか？
どのキャッシュラインをいつの時点で主記憶に追い出すか？
キャッシュ／主記憶間の転送制御



6

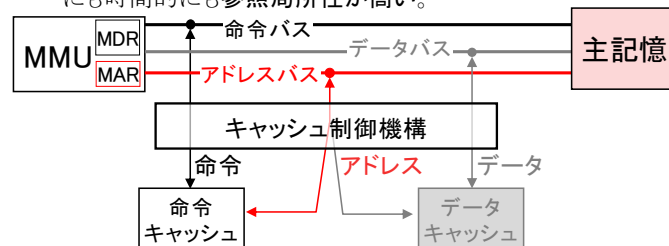
命令キャッシュとデータキャッシュ

命令キャッシュ(instruction cache)

命令の特質を生かすための**命令専用**のキャッシュ。

- ①読込アクセスだけなので、**コヒーレンシ**(主記憶ラインとキャッシュラインとの同一性；**一貫性**)を保持する問題がない。

- ②暗黙の順序制御では、次の番地が実行されるので、空間的にも時間的にも参照局所性が高い。



7

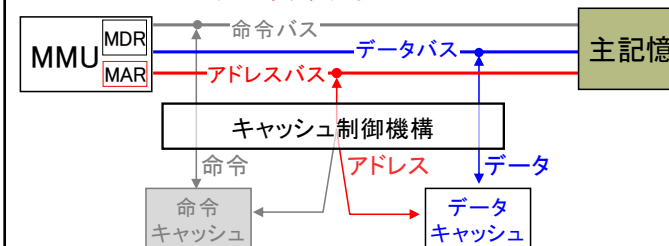
データキャッシュ(data cache)

命令のオペランドの特質を生かすためのデータ専用のキャッシュ。

- ①読み込みと書き込みの両アクセスが必要である。

- ②参照局所性は命令より低い。

- 命令の特質を生かすため、命令とデータのキャッシュを分離
⇒ ハーバードアーキテクチャ



8

Intel Core i7-4770 specifications

- Core i7, 4core, 3.4GHz, 32GB

L1 キャッシュ

命令キャッシュ 4x32KB, 8way set associative

データキャッシュ 4x32KB, 8way set associative

L2 キャッシュ 4x256KB, 8way set associative

L3 キャッシュ 8MB, 16way set associative

ラインの大きさ 64B