計算機方式論

第2章 CPUの制御方式 #2

1

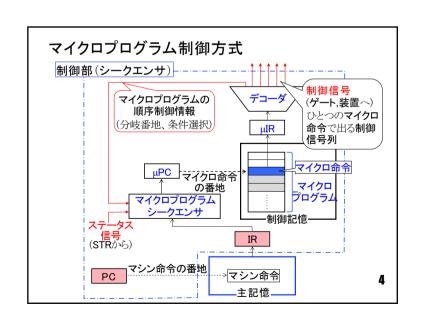
マイクロプログラム制御方式の 御 CPU 部 マイクロ プログラム ISR IAR シークエンサ —制御記憶 IR 8 8 MDR Ú 3 主記憶装置

マイクロプログラム制御

(microprogrammed control)

- 制御をマイクロプログラム(microprogram;ファームウェア, firmware)という一種のプログラムで行う方式で、蓄積論理 制御(stored-logic control)方式ともいう。
- の 命令(マシン命令)は、マイクロプログラムシークエンサによって、マイクロ命令列に置き換えられる。マイクロ命令はデコードされ、論理ゲートや装置(バス、ALU、主記憶装置等)を制御する。水平型のマイクロ命令形式では、ひとつのマイクロ命令が、同時に制御する論理ゲートや装置(バス、ALU、主記憶装置等)への制御情報をもつ。
- 布線論理制御との比較: 長所…制御論理の設計・修正が容易短所…マイクロ命令格納用の制御記憶へのアクセスによって、布線論理制御方式より低速になる。

2

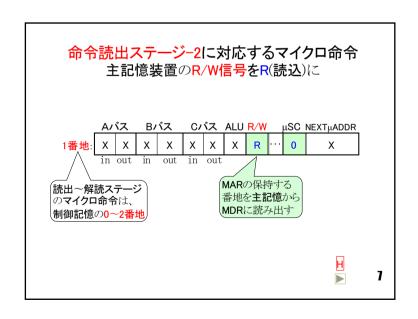


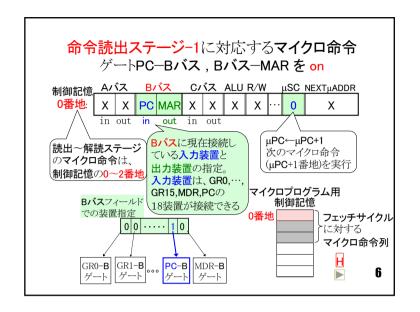
水平型マイクロ命令による制御

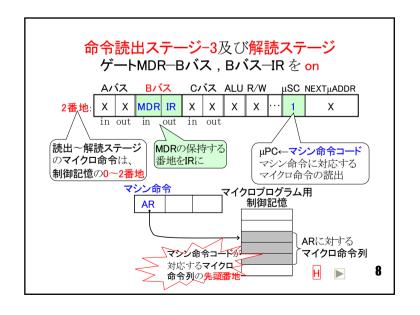
- マシン命令の各ステージ(命令読出、解読、オペランド番地計算、オペランド読出、演算実行、結果格納)
- ⇒ クロックごとのゲートや装置への制御信号列に分解

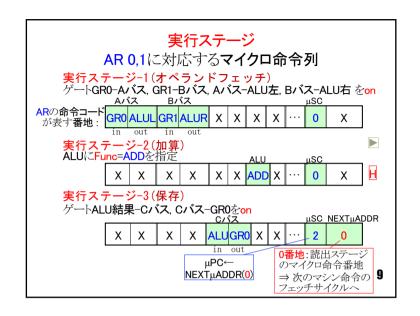
 ↓
- ひとつのクロック中で出される複数の制御信号を ひとつのマイクロ命令にする。 (水平型マイクロ命令形式)
- すなわち、ひとつの水平型マイクロ命令は、指定する複数のゲートや装置を同時に制御する。

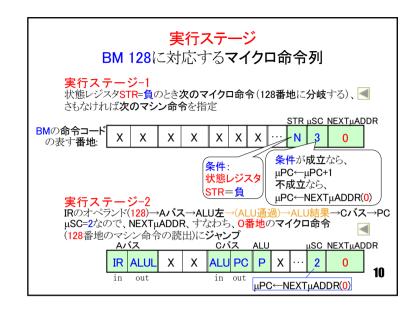
5

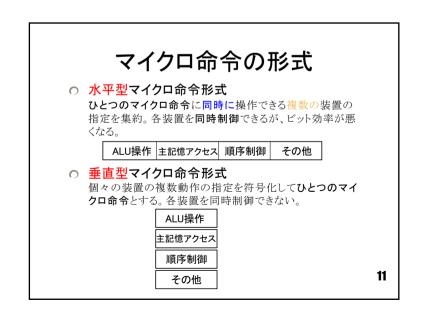


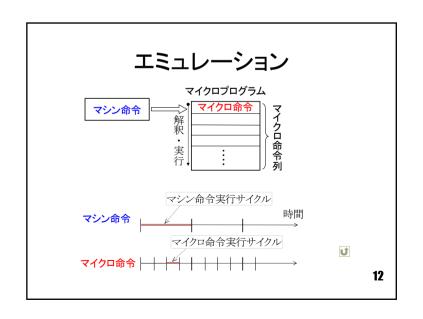












演習-CPU制御①

- o CPUに関し、次の問いに答えよ.
 - CPUの命令のフェッチ/実行サイクルを簡単に説明 せよ.
 - CPUの命令のフェッチ/実行サイクルは、さらに細かいステージに分割できるが、各ステージを説明せよ。
 - 命令の逐次制御とパイプライン制御の原理を簡単 に説明せよ。
 - パイプライン制御の阻害要因には3種類あるが、そのうちのひとつを実例をあげて説明せよ。

13

演習-CPU制御②

- o CPUに関し、次の問いに答えよ.
 - CPUの制御方式に,布線論理制御とマイクロプログラム制御がある.それぞれを簡単に説明せよ.
 - 布線論理制御とマイクロプログラム制御の長短を比較せよ。

14