

摘要

本文档概要介绍高速数据转换器专业版图形用户界面（HSDC 专业版 GUI），包括软件启动和用户界面的说明，还提供 ADC 数据采集软件和 TSW14xxx 图形生成的操作过程以及 TSW1400、TSW1450 和 TSW14J5x 采集卡的功能说明。

内容

1 引言	4
2 软件启动	6
2.1 安装说明.....	6
2.2 USB 接口和驱动程序.....	7
2.3 器件 ini 文件.....	11
3 用户界面	12
3.1 工具栏.....	12
3.2 状态窗口.....	32
3.3 模式选择.....	32
3.4 器件选择.....	33
3.5 跳过配置.....	33
3.6 “Capture” 按钮（仅限 ADC 模式）.....	34
3.7 测试选择（仅限 ADC 模式）.....	34
3.8 DAC 显示面板（仅限 DAC 模式）.....	42
3.9 I/Q 多音发生器.....	44
4 ADC 数据采集软件操作	45
4.1 使用 ADS5281 EVM 测试 TSW1400 EVM.....	45
4.2 使用 ADS62P49EVM (CMOS 接口) 测试 TSW1400EVM.....	47
5 TSW1400 图形发生器运行情况	50
5.1 使用 DAC3152 EVM 测试 TSW1400 EVM.....	50
5.2 加载 DAC 固件.....	50
5.3 配置 TSW1400 以生成图形.....	52
5.4 使用 DAC5688EVM (CMOS 接口) 测试 TSW1400 EVM.....	53
6 TSW14J58 功能说明	57
6.1 使用 ADC12DJ3200 EVM 测试 TSW14J58 EVM.....	59
7 TSW14J57 功能说明	62
7.1 使用 ADC34J45 EVM 测试 TSW14J57 EVM.....	63
8 TSW14J56 功能说明	66
8.1 使用 ADC34J45 EVM 测试 TSW14J56 EVM.....	66
9 TSW14J50 功能说明	70
9.1 器件选择.....	70
10 TSW14J10 功能说明	72
10.1 使用 Xilinx 开发平台时的 DAC 和 ADC GUI 配置文件更改.....	73
10.2 DAC38J84EVM GUI 设置示例.....	73
A 高速数据转换器专业版中的信号处理	77
A.1 引言.....	77
A.2 根据时域数据计算 FFT.....	77
A.3 FFT 滤波.....	77
A.4 单音参数.....	78
A.5 基频功率.....	78

目录

A.6 双音参数.....	80
A.7 计算平均 FFT.....	80
A.8 NSD 计算.....	80
B 历史记录说明.....	81
C 修订历史记录.....	84

插图清单

图 2-1. TSW14xxx EVM 序列号.....	7
图 2-2. 选择器件.....	7
图 2-3. 固件与所选器件不匹配.....	7
图 2-4. TSW14xxx EVM GUI 首页.....	8
图 2-5. 将 GUI 连接到 EVM.....	8
图 2-6. 硬件设备管理器.....	10
图 2-7. USB 控制器中的“Cypress FX3 USB Streamer Example Device”.....	10
图 3-1. “File” 选项卡选项.....	12
图 3-2. 用户配置文件.....	13
图 3-3. 调整窗口大小.....	14
图 3-4. 仪器选项.....	14
图 3-5. 眼图绘图示例.....	16
图 3-6. IO 延迟校准.....	17
图 3-7. “JESD204B Error Injection” 窗口.....	18
图 3-8. “FPGA Registers Write Read” 窗口.....	19
图 3-9. 采集选项.....	20
图 3-10. 触发选项.....	21
图 3-11. “Auto Re-Arm Trigger Status” 窗口.....	22
图 3-12. 连接到一台 PC 的两个 TSW14J56 EVM.....	23
图 3-13. 从板触发设置.....	24
图 3-14. 主板触发设置.....	25
图 3-15. 触发确认窗口.....	25
图 3-16. 基于 Sysref 的主/从触发 INI 设置.....	26
图 3-17. 测试选项.....	26
图 3-18. 删除陷波频率频段.....	27
图 3-19. 双通道显示.....	28
图 3-20. 分析窗口标记示例.....	29
图 3-21. “Other Frequency Options” 菜单.....	30
图 3-22. 代码直方图.....	31
图 3-23. 状态窗口.....	32
图 3-24. 中心状态窗口.....	32
图 3-25. TSW1400 和 TSW14J5x 模式.....	32
图 3-26. ADC 器件选择窗口.....	33
图 3-27. 支持的模式.....	33
图 3-28. 测试选择下拉选项.....	34
图 3-29. 单音 FFT 显示.....	34
图 3-30. 测试参数.....	35
图 3-31. 附加器件参数.....	36
图 3-32. 数据显示选项.....	37
图 3-33. 通道选择窗口.....	37
图 3-34. 数据窗选项.....	37
图 3-35. 单位选择.....	39
图 3-36. “ADC 2nd Input Frequency” 框.....	40
图 3-37. 三通道功率测量示例.....	41
图 3-38. DAC 显示模式.....	42
图 3-39. DAC 测试图形显示.....	43
图 3-40. 显示模式选项.....	44
图 4-1. TSW1400EVM 连接到 ADS5281 EVM.....	45
图 4-2. ADC5281 单音 FFT 采集结果.....	46
图 4-3. 当前加载的固件支持的器件.....	47
图 4-4. TSW1400EVM 连接到 ADS62P49EVM 的 CMOS 连接器.....	48

图 4-5. TSW1400EVM 从 ADS62P49EVM 采集的结果.....	49
图 5-1. 连接到 DAC EVM 的 TSW1400 EVM.....	50
图 5-2. TSW14xxxEVM GUI DAC 模式首页.....	51
图 5-3. DAC 选择.....	51
图 5-4. TSW1400 输出数据到 DAC EVM.....	52
图 5-5. TSW1400EVM 连接到 DAC5688EVM 的 CMOS 连接器.....	53
图 5-6. DAC5688 GUI 上的“CDCM7005”选项卡.....	54
图 5-7. 加载测试文件后的 GUI.....	55
图 5-8. DAC5688 IF 输出.....	56
图 6-1. TSW14J58 EVM.....	58
图 6-2. TSW14J58 EVM 连接到 ADC12DJ3200 EVM.....	59
图 6-3. 在 HSDC 专业版 GUI 程序中选择 ADC12DJ3200_JMODE3_2G_3G	60
图 6-4. ADC12DJ3200 在 JMODE3 下以 3Gsps 采样率和 347MHz 输入信号运行.....	61
图 7-1. TSW14J57 EVM.....	62
图 7-2. TSW14J57 EVM 连接到 ADC34J45 EVM.....	63
图 7-3. 在 HSDC 专业版 GUI 程序中选择 ADC34Jxx.....	64
图 7-4. ADC34J45 在 14 位模式下以 160Msps 采样率和 25MHz 输入信号运行.....	65
图 8-1. TSW14J56 EVM.....	66
图 8-2. TSW14J56 EVM 连接到 ADC34J45 EVM.....	67
图 8-3. 在 HSDC 专业版 GUI 程序中选择 ADC34Jxx.....	68
图 8-4. ADC34J45 在 14 位模式下以 160Msps 采样率和 10MHz 输入信号运行.....	69
图 9-1. TSW14J50 EVM 连接到 ADS42JB69 EVM.....	70
图 9-2. ADS42JB69_LMF_421.....	71
图 10-1. TSW14J10EVM、DAC38J84EVM 和 Virtex VC707 开发卡.....	72
图 10-2. “Quick Start”菜单.....	73
图 10-3. LMK04828 的“Clock Outputs”菜单.....	74
图 10-4. LMK04828 的“Clock Outputs”菜单.....	75
图 10-5. HSDC 专业版 GUI.....	76
图 10-6. HSDC 专业版 GUI：通道速率和 REFCLK 设置.....	76

商标

Xilinx®、Kintex®、UltraScale®、Intel PSG®，and Arria® are registered trademarks of Altera Corporation.

Virtex® are registered trademarks of Xilinx Corporation.

Intel® is a registered trademark of Intel.

所有商标均为其各自所有者的财产。

1 引言

当与 TSW14xxx EVM 配合使用时，HSDC 专业版 GUI 支持对所有 TI 高速数据转换器 EVM 进行测试。与 ADC EVM 配合使用时，系统会采集高速数据（CMOS、LVDS、JESD204B 串行或 JESD204C 串行），然后存储到存储器组或直接存储在 FPGA 中，具体取决于使用的 TSW14xxx 平台。为了在主机 PC 上获取数据，FPGA 从存储器中读取数据，并在串行外设接口（SPI）上发送数据。一个板载高速 USB 转 SPI 转换器会将 FPGA SPI 接口与主机 PC 和 GUI 桥接在一起。

在图形发生器模式下，HSDC 专业版可以为受测的 DAC EVM 生成所需的测试图形或加载现有图形。这些图形通过 USB 接口从主机 PC 发送到 TSW14xxx。FPGA 将接收到的数据存储在内部或存储到电路板存储器中，具体取决于所使用的平台。然后，该数据由 FPGA 读取，并通过对接的连接器发送到 DAC EVM。

HSDC 专业版 GUI 使用一个 DLL 和一组 API，通过 Cypress FX3 USB 3.0 器件从 GUI 与 TSW14J5x 进行通信。这款新一代的 USB 3.0 控制器提供一个可编程的并行接口，这个接口可直接连接到 FPGA 以提供高速数据传输。该接口与 USB 2.0 和 3.0 系统均兼容。通过 USB 3.0 进行数据传输的理论速度限制为 5Gbps，而 USB 2.0 为 480Mbps。但是，由于具有数据包开销和握手延迟，通过 Cypress FX3 器件进行传输的有效吞吐量对于 USB 3.0 系统为 2Gbps，对于 USB 2.0 系统为 320Mbps。传输到 PC 的样本会经过后期处理并存储为二进制文件，因此有效数据传输速率再次降低。使用 3.0 系统时，用户采集 1GB 的数据大约需要 20 秒 (400Mbps)。使用 2.0 系统时，大约需要 45 秒 (177Mbps)。该控制器还用于使用并行编程模式配置板载 FPGA，从而可在不到三秒的时间内完成配置。

对于 TSW1400 EVM，GUI 通过 FTDI FT4232H 器件进行通信。FT4232H 是一款 USB 2.0 高速转 UART IC，能够采用各种行业标准（例如串行或并行接口）进行配置。FT4232H 具有 4 个 UART，其中两个具有独立配置 MPSSE 引擎的选项，这样 FT4232H 就可以作为两个 UART/Bit-Bang 端口以及两个用于模拟 JTAG、SPI、I2C、Bit-Bang 或其他同步串行模式的 MPSSE 引擎运行。

HSDC 专业版软件的主要特性包括：

- 单音或多音频率测试
- 连续数据采集
- 通道功率测量
- 外部触发能力
- 主/从工作模式
- 图形发生器
- 加载自定义图形
- 保存和导出采集的数据
- 频率和时间分析
- 一个 GUI 支持所有 TSW14xxx 平台

TSW14xxx 系列包含以下 EVM：

- TSW1400 - TSW1400 EVM 支持所有在数据路径中使用 LVDS 或 CMOS 接口的高速 ADC 和 DAC EVM。
- TSW14J10 - TSW14J10 EVM 允许用户使用现有 FPGA 供应商开发平台评估 TI JESD204B 高速数据转换器。
- TSW14J50 - TSW14J50 EVM 支持所有在数据路径中使用 JESD204B 接口的高速 ADC 和 DAC EVM。
- TSW14J56 - TSW14J56 EVM 支持所有在数据路径中使用 JESD204B 接口的高速 ADC 和 DAC EVM。
- TSW14J57 - 对于所有在数据路径中使用 JESD204B 接口的高速 ADC 和 DAC EVM，TSW14J57 EVM 支持多达 16 条通道。
- TSW14J58 - 对于所有在数据路径中使用 JESD204C 接口的高速 ADC 和 DAC EVM，TSW14J58 EVM 支持多达 16 条通道。
- TSW14DL3200 - TSW14DL3200 EVM 支持多达 48 对高速 LVDS 信号或提供多达 48 对 LVDS 数据。
- TSW14J59 - TSW14J59 EVM 支持 24Gb DDR4 SDRAM（分为两组，每组 3 个独立的 256×16 、4GB SDRAM）。

有关 TSW1400EVM 硬件方面的更多信息，请参阅 TSW140x 高速数据采集/图形发生器卡用户指南 ([SLWU079](#))。

有关这四个 EVM 的硬件方面的更多信息，请参阅 TSW14J5x JESD204B/C 高速数据采集和图形发生器卡用户指南。

有关此 EVM 的硬件方面的更多信息，请参阅 TSW14DL3200EVM 高速 LVDS 数据采集/图形发生器卡用户指南。

有关此 EVM 的硬件方面的更多信息，请参阅 TSW14J59EVM JESD204C 数据采集和图形发生器卡用户指南。

此外，用户还可以选择使用 Xilinx FPGA 开发套件来连接 TI 基于 JESD204B 的高速数据转换器 EVM。

2 软件启动

2.1 安装说明

- 将最新版本的 **HSDC 专业版 GUI** 下载到主机 PC 上的本地位置。该软件包可在 TI 网站上找到，方法是在 www.ti.com 的搜索参数窗口中输入“高速数据转换器专业 GUI 安装程序”或“TSW1400EVM”。
- 解压软件包会生成一个名为“High Speed Data Converter Pro - Installer vx.xx.exe”的文件夹，其中 **x.xx** 是版本号。运行此程序即可开始安装。
- 在安装软件之前，请确保从任何 TSW14xxx 电路板上拔下所有 USB 电缆。
- 在安装过程中，按照屏幕上的说明进行操作。
- 点击“Install”按钮。此时会打开一个新窗口。点击“Next”按钮。
- 接受许可协议。点击“Next”按钮，开始安装。安装完毕后，最后再点击一次“Next”按钮。
- 至此完成安装。GUI 可执行文件和关联的文件将位于以下目录中：
C:\Program Files\Texas Instruments\High Speed Data Converter Pro.
- 为受测的 TSW14xxx 加电。
- 要启动 GUI，请点击以下目录中名为“High Speed Data Converter Pro.exe”的文件：
C:\Program Files\Texas Instruments\High Speed Data Converter Pro.

备注

如果已安装较旧版本的 GUI，请确保先将其卸载然后再加载较新版本。如果 GUI 检测到线上提供了更高版本的 GUI (<http://www.ti.com/tool/tsw1400evm>)，它将协助用户从 TI 网站下载最新版本。GUI 每七天自动查询产品网站来确定是否有最新版本，但也可以通过使用下拉菜单手动调用最新版本检查：**Help->Check for updates.**

备注

如果当前版本的 GUI 软件不支持新推出的 TI HSDC EVM，用户可使用 TI 网站 (www.ti.com) 上提供的 **HSDCProv_xpxx_Patch_setup** 可执行文件将这些 EVM 添加到 GUI 器件列表中。搜索 TSW1400 将引导用户到达该位置。用户应该下载这个补丁。启动应用程序并按照屏幕上的说明进行操作。这个补丁将显示要添加或替换的文件，并具有显示将删除哪些文件以及发行说明的选项卡。运行补丁后，用户将能够启动“高速数据转换器专业版 GUI”，并注意到 ADC 和 DAC 器件下拉选择框中添加了新器件。补丁始终特定于核心 GUI 版本，因此这个补丁应用程序仅适用于创建该补丁时明确指定的目标 GUI 版本。

2.2 USB 接口和驱动程序

HSDC 专业版 GUI 将首先尝试连接到 EVM USB 接口。如果 GUI 识别出一个有效的电路板序列号，则将打开一个显示该序列号的弹出窗口，如图 2-1 所示。序列号还附有一个 EVM 类型编号。此信息向 GUI 指示哪个 TSW14xxx 板当前连接到主机 PC。用户可以将多个 TSW14xxx EVM 连接到同一台主机 PC，但 GUI 一次只能连接到一个 EVM。如果多个电路板连接到 PC，弹出窗口会显示识别的所有序列号。然后，由用户选择与 GUI 关联的电路板。

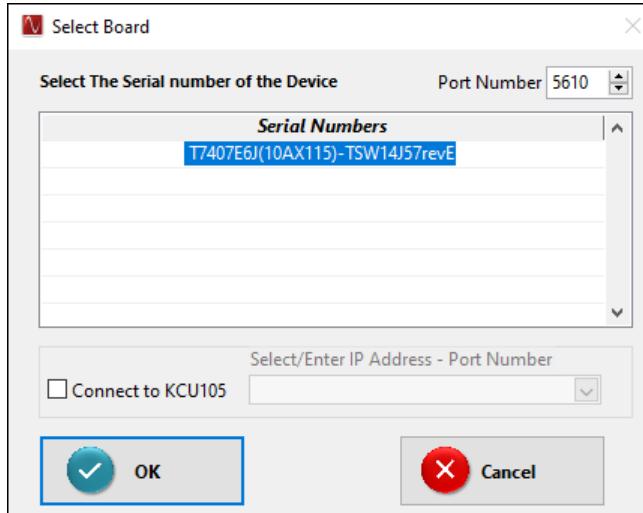


图 2-1. TSW14xxx EVM 序列号

以上弹出窗口中的端口号 (Port Number) 用于在指定端口号中启动 TSW Controller App，或连接到某个已打开的实例。从 6.0 版开始，TSW Controller App 会随 HSDC 专业版一起安装。TSW14J59 EVM 通过该应用与 HSDC 专业版进行通信。默认情况下，该应用以隐藏状态启动。要取消隐藏该工具，请在 C:\Program Files\Texas Instruments\High Speed Data Converter Pro 下的 TSW_Controller Details.ini 中将 TSW_Controller Hidden 值更改为 FALSE。

点击“OK”以将 GUI 连接到电路板。现在，GUI 会提示用户（如图 2-2 所示）从受支持的器件列表中选择要使用 TSW14xx EVM 进行测试的 EVM 类型 (ADC、DAC 或 AFE)。选择一个选项以继续。

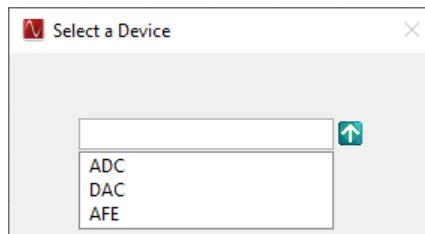


图 2-2. 选择器件

连接到电路板后，如果 GUI 读取的 FPGA 固件版本与所选器件需要使用的固件不匹配（更多有关器件选择的信息，请参阅[器件选择](#)），则会显示以下消息，如图 2-3 所示。由于未对 FPGA 进行编程，因此在上电后也会出现此消息。

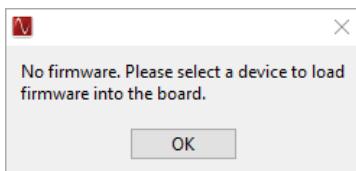


图 2-3. 固件与所选器件不匹配

软件启动

点击“OK”。现在将打开并显示 GUI 首页，如图 2-4 所示。

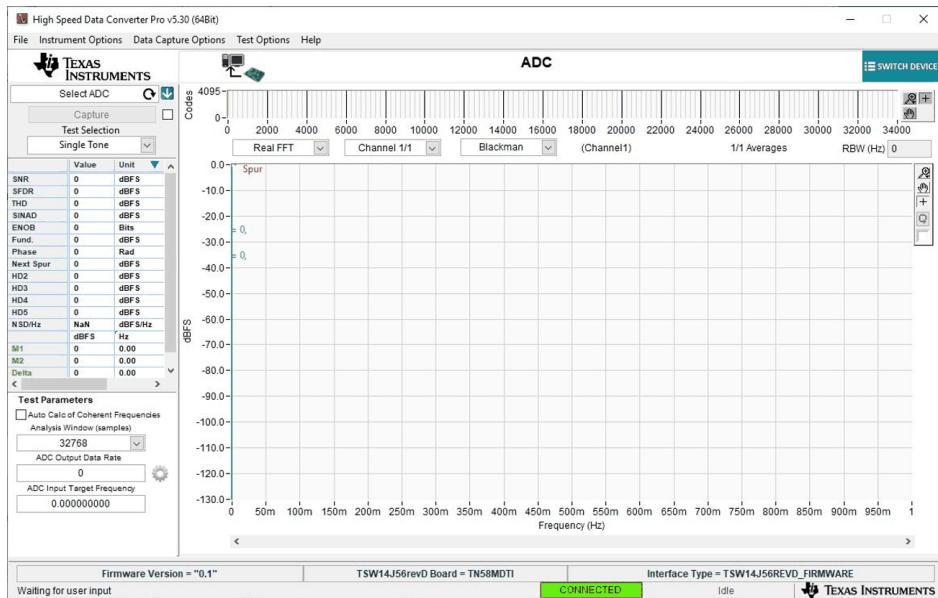


图 2-4. TSW14xxx EVM GUI 首页

软件建立连接后，如果出现“**No Board Connected**”消息，请仔细检查 USB 电缆连接以及电源是否存在。如果电缆连接看起来正常，请点击 GUI 左上角的“**Instrument Options**”选项卡并选择“**Connect to the Board**”尝试建立连接（请参阅图 2-5）。如果这样做不起作用，请断开 USB 电缆与电路板的连接，然后重新连接，再接着点击“**Instrument Options**”选项卡，然后选择“**Connect to the Board**”。如果这样仍无法解决问题，请检查主机 USB 端口的状态。

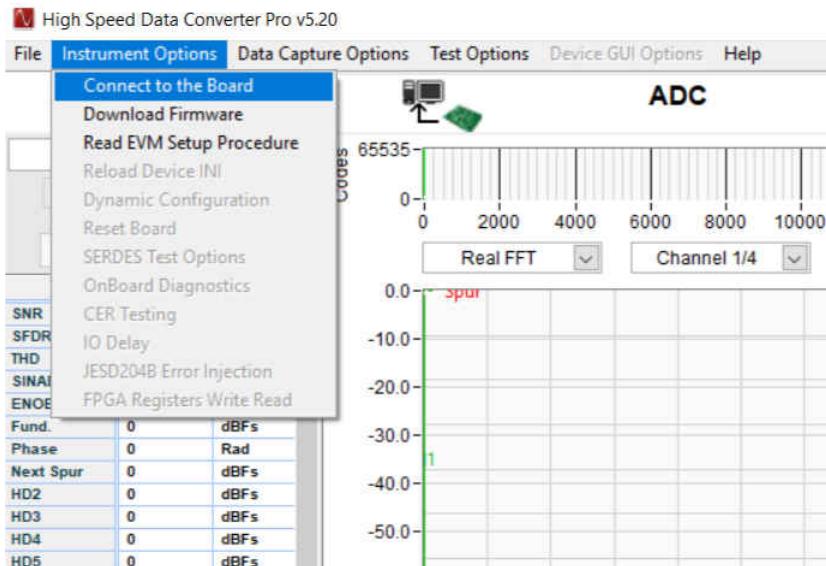


图 2-5. 将 GUI 连接到 EVM

安装软件并将 USB 电缆连接到 TSW1400EVM 和 PC 后，USB 串行转换器应位于硬件设备管理器 (Device Manager) 中的“Universal Serial Bus controllers”下，如图 2-6 所示。由于这是一个四通道器件，因此显示了 USB Serial Converter A、B、C 和 D。拔下 USB 电缆后，“Device Manager”中将不再显示这四项。如果“Device Manager”窗口中存在驱动程序，但软件仍然无法连接，请对电路板进行下电上电，然后重复上述步骤。

如果 GUI 能启动但在显示“Connected to Board”对话框之前冻结，或者需要花费非常长的时间才能执行其他操作，则主机 PC 中使用的 USB 可能是在以 USB 1.0 速度运行。这种情况的一个常见迹象是屏幕左下角的状态栏在加载软件时一直显示“Disable all Controls”，而没有进入“Connect Board Dialog”。GUI 设计为以 USB 3.0 速度运行，某些计算机的前面板上有 USB 1.0 端口，背面板上有 2.0 或 3.0 端口。建议尽可能使用 PC 背面的 3.0 端口。

.exe 文件会在软件安装过程中安装 FTDI 驱动程序。在连接 USB 电缆后，如果 Windows 将电路板列为“unknown device”，这可能是由于计算机上安装的 FTDI 驱动程序损坏所致。如果使用同一台计算机与以前使用 FTDI 驱动程序的产品进行过连接，则会发生这种情况。在这种情况下，建议用户从 FTDI 下载并安装一个实用程序，网址为：

http://www.ftdichip.com/Support/Utilities/CDMUninstaller_v1.4.zip

关于使用这个实用程序的帮助文件位于：

http://www.ftdichip.com/Support/Utilities/CDM_Uninst_GUI_Readme.html

使用以下十六进制值卸载以前版本的 FTDI 驱动程序：

Vendor ID (VID) : 0403

Product ID (PID) : 6010

删除此 PID 和 VID 的驱动程序后，建议用户重新连接 TSW14xxx USB 电缆，并检查 TSW14xxx 端口是否在“Device Manager”中正确列出。

对于 TSW14J5x，.exe 文件会在软件安装过程中安装 Cypress USB 3.0 驱动程序。名为“Cypress FX3 USB StreamerExample Device”的 USB 3.0 驱动程序位于硬件设备管理器 (Device Manager) 中的“Universal Serial Bus controllers”下，如图 2-7 所示。

在连接 USB 电缆后，如果 Windows 将电路板列为“unknown device”，这可能是由 Cypress USB 3.0 无法从闪存设备正确引导引起的。按下 USB 复位开关 SW11 (J57 上的 SW5)，然后尝试重新连接 GUI。如果不起作用，请对电路板进行下电上电。

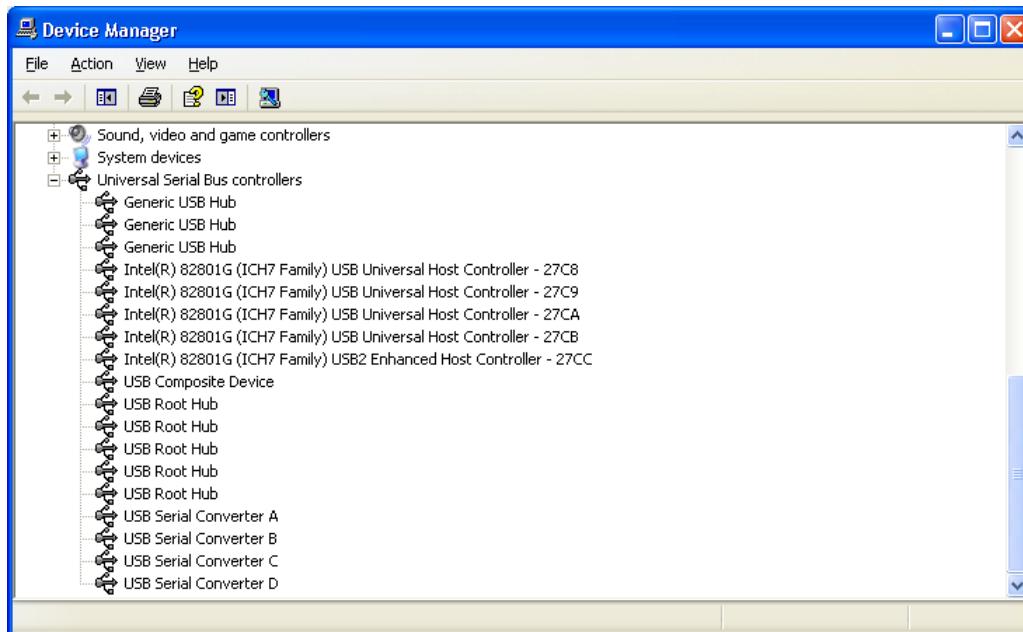


图 2-6. 硬件设备管理器

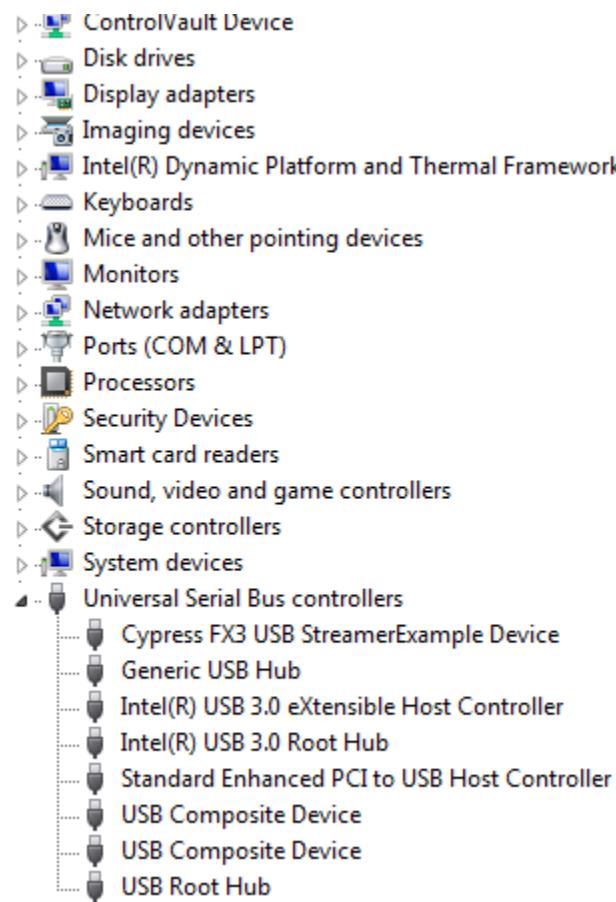


图 2-7. USB 控制器中的“Cypress FX3 USB Streamer Example Device”

2.3 器件 ini 文件

HSDC 专业版 GUI 软件安装目录中有一个子目录包含 TSW14xxx EVM 支持的每个 ADC 和 DAC 类别的 ini 文件。TI 强烈建议在出厂后不要编辑这些文件。这些文件包含 GUI 软件正确配置 TSW14xxx EVM FPGA 寄存器（以便使用所需的 ADC 或 DAC EVM 实现正常运行）所需的必要信息。ini 文件中的一些条目是显而易见的，例如将器件的位分辨率定义为 11、12、14 或 16 位。ini 文件中的其他条目为 FPGA 定义了 Samtec 连接器中的哪些 LVDS 对构成数据总线，如果编辑这些条目，则可能导致无法正确运行。使用 ini 文件可以方便 TSW14xxx EVM 支持新的器件类型，无需修改、重新发布或重新安装 HSDC 专业版 GUI 软件。以后只需将一个新的 ini 文件添加到相应的子目录中，即可支持新的器件类型。

3 用户界面

当 HSDC 专业版 GUI 软件启动时，将显示图 2-4 所示的初始设置屏幕。TSW14xxx EVM 序列号会显示在 GUI 的下方中心位置。在 FPGA 加载所选固件后，GUI 会在左下角显示固件版本，在右下角显示接口类型。连接状态应显示为“Connected”并以绿色突出显示（GUI 的下方中心位置）。位于右下角的状态面板显示“IDLE”。主屏幕上提供了许多 TSW14xxx 软件控制项，例如“ADC”或“DAC”模式、“Select device”、“Capture”和“Test Selection”（仅限 ADC 模式）以及“Load External Pattern File”（仅限 DAC 模式）。

3.1 工具栏

工具栏包含一些独立于所选的测试器件或要执行的测试的选项和设置，例如配置选项和保存/调用操作。工具栏下可用的操作按如下类别进行分组：“File”、“Instrument Options”、“Data Capture Options”、“Test Options”和“Help”。

3.1.1 文件选项

“File”选项卡包含用于保存或导入测试结果的所有选项。将鼠标指针放在“File”选项卡上将打开一个包含可用选项的窗口，如图 3-1 所示。

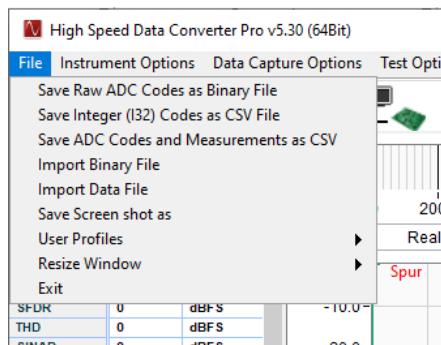


图 3-1. “File” 选项卡选项

此选项卡中提供了相应选项，可让用户在自己指定的目录中以 32 位单整数 (I32) CSV 或二进制格式保存 ADC 采集数据，从而实现导出或归档目的。“Save I32 Codes as CSV File”选项会将 ADC 采集数据以 32 位单整数形式保存在 CSV 文件中，每个通道的数据位于文件的各列中。CSV 数据的范围可以从 -2^{31} (位数 -1) 到 2^{31} (位数 -1) - 1。“Save ADC Codes and Measurements as CSV”选项会将 ADC 采集数据（以 32 位单整数形式保存）以及测量数据保存到 CSV 文件。“Save Raw ADC Codes as Binary File”选项会将从 ADC 采集的原始数据保存为二进制文件。选择“Save Screen shot as”选项后会打开一个窗口，允许用户将当前 GUI 屏幕截图以 bmp、jpeg 或 png 文件的形式保存到用户指定的目录中。

注意：位数 = 采样分辨率。

GUI 提供了一个选项以允许用户重放 GUI 本身从 ADC 采集的文件。要使用该功能，请在下拉菜单中选择“Import Binary File”或“Import Data File”以导入测试文件。此时会打开一个新的导航窗口。选择要加载的文件。如果要使用二进制文件，请选择“Import Binary File”菜单选项，在选择文件 (.bin 文件) 后，系统会打开一个新窗口，要求指定通道数和位数。请提供这些信息，然后点击“OK”。二进制样本的格式为大端字节序，样本的大小应为 2 字节（对于小于或等于 16 的样本分辨率）或 4 字节（对于大于 16 且小于或等于 32 的样本分辨率）。对于多通道测试用例，测试文件必须交错通道数据。例如，如果有 4 个通道，则样本必须排列为 Channel1Sample1、Channel2Sample1、Channel3Sample1、Channel4Sample1、Channel1Sample2、Channel2Sample2、Channel3Sample2、Channel4Sample2、……、Channel1SampleN、Channel2SampleN、Channel3SampleN、Channel4SampleN。

对于“Import Data File”选项，用户可以使用多种不同类型的文件。选择文件后，GUI会要求指定通道数和位数。用户必须知晓这些信息，才能使系统显示正确的数据。数据测试文件必须采用文本格式，其整数值范围为 $-2^{\text{位数}-1}$ 到 $2^{\text{位数}-1} - 1$ 。对于双通道测试用例，通道1是第一列中的数据，通道2是第二列中的数据。可使用的不同文件类型包括.gcin(空格)、.ssv(空格)、.csv(逗号)、.txt(制表符)和.tsv。GUI希望此类文件采用括号中显示的分隔符进行分隔。相邻的列用分隔符分隔。.tsw文件是由德州仪器(TI)创建的专有编码文件。

3.1.1.1 用户配置文件

“User Profiles”选项可用于将用户界面设置保存到文件中，并在启动GUI时(默认)或在需要时加载该文件。所保存的一组UI设置包括：*Test Selection*、*Graph Type*、*FFT Window*和*Filter Parameters*(位于GUI的*Notch Frequency bins*中)。点击“File”菜单下的“User Profiles”将列出如图3-2所示的子菜单。

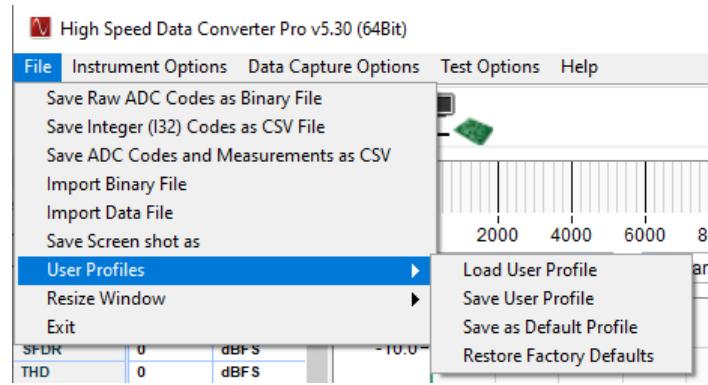


图3-2. 用户配置文件

Load User Profile - 点击该选项将打开“Open”对话框，在其中可以加载用户保存的文件、默认文件或出厂设置文件。

Save User Profile - 该选项将当前UI设置保存到文件，并提示用户在“Save As”对话框中指定文件名。

Save as Default Profile - 该选项将默认配置文件替换为GUI中的当前设置。启动GUI后将加载默认配置文件。

Restore Factory Defaults - 该选项恢复安装程序附带的默认设置，并用这些值替换默认配置文件。

3.1.1.2 调整窗口大小

HSDC GUI 可调整为三种模式。小型、标准和大型。如图 3-3 所示选择所需的大小。

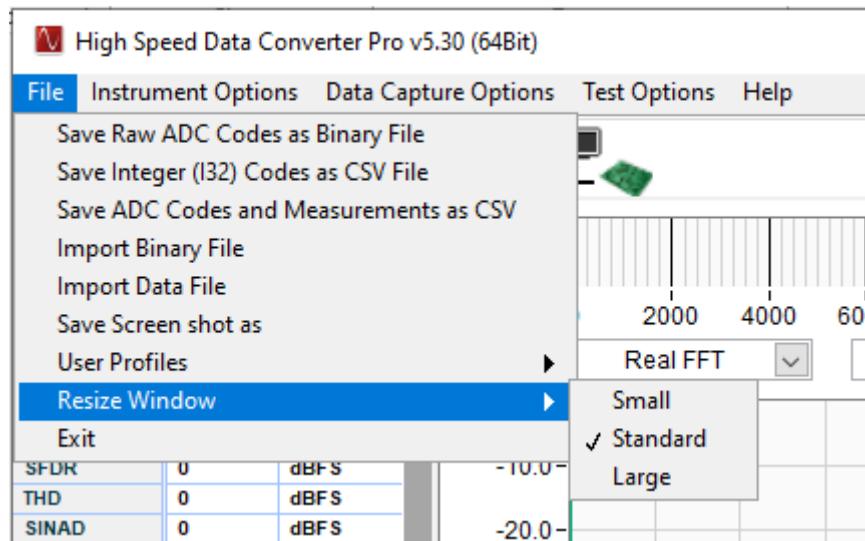


图 3-3. 调整窗口大小

3.1.2 仪器选项

“Instrument Options”菜单选项卡包含 4 个通用选项：“Connect to/Disconnect from the board”、“Download Firmware”、“Read EVM Setup Procedure”和“Reload Device INI”。“Dynamic Configuration”、“Reset Board”、“SERDES Test Options”、“Onboard Diagnostics”、“CER Testing”、“IO Delay”、“JESD204B Error Injection”和“FPGA Registers Write Read”都是特定于某些 TSW14xxx 板和所选器件 INI 的选项。选择“Instrument Options”菜单时会列出这些选项，如图 3-4 所示。

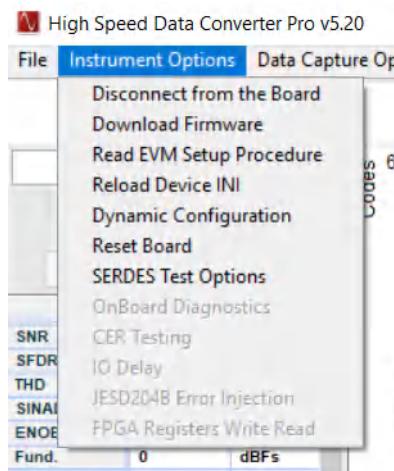


图 3-4. 仪器选项

“Connect to the Board”命令将使 GUI 读取 TSW14xxx 上 USB 控制器内部的序列号，并显示找到的值或报告未连接电路板。如果用户断开 TSW14xxx 板的电源，然后在 GUI 保持活动状态的同时重新接通电源，则可以使用该命令。“Disconnect from the Board”将从 USB 接口释放 GUI，并允许 GUI 现在连接到另一电路板。使用一台计算机运行多个 TSW14xxx EVM 时，该命令非常有用。

“Download Firmware”命令允许用户选择用于对 FPGA 进行编程的文件。这些文件必须为 .rbf 或 .bin 文件才有效。GUI 使用的文件当前位于 TSW14xxx 目录下的“Firmware”中。如果 GUI 无法识别 ini 文件中调用的固件文件，或者高级用户有想要尝试的新文件，则可以使用该选项。

“Read EVM Setup Procedure” 命令使 HSDC 专业版软件从当前选定器件的 ini 文件中读取注释字符串，然后在状态窗格中显示该注释字符串。该注释字符串通常包含与受测 EVM 相关的必要设置信息，例如可能需要非默认数据格式，或 EVM 与 TSW14xxx 正确通信所需的跳线设置。但是，某些 ini 文件可能不支持该功能。

“Reload DeviceINI” 使 HSDC 专业版软件重新加载所选 ADC 或 DAC 器件的INI文件。有关INI文件的更多信息，请参阅[节 2.3](#)。

“Dynamic Configuration” 命令仅供 TSW14J5x JESD204B 串行接口 EVM 使用。该命令允许用户更改某些 JESD204B 参数，例如通道数、转换器数、每帧八位位组数等。更多有关该命令的信息，请参阅[节 8](#)。

“Reset Board” 命令当前仅用于 TSW14J5x EVM。该 EVM 的固件有一个复位寄存器可以在不重新加载固件的情况下初始化固件。

“SERDES Test Options” 选项提供了通过测量眼图张开度来分析器件的功能。EyeQ 扫描功能将在下一节中进行详细讨论。

以下几节将讨论“IO Delay”、“JESD204B Error Injection”和“FPGA Registers Write Read”选项。

3.1.2.1 TSW14J56 和高速数据转换器 (HSDC) 专业版眼图质量分析

TSW14J56EVM 使用 Intel PSG® Arria® V GZ FPGA 器件实现 JESD204B 链路的接收和发送功能。Arria® V GZ 器件的特性之一是片上信号质量监控电路 (EyeQ)。作为一种调试和诊断工具，EyeQ 特性通过测量水平和垂直眼图张开度来分析接收到的数据。

以下部分提供了一个快速启动示例，其中突出了 EyeQ 扫描分析的软件功能。

1. 确认 ADC EVM 在 HSDC 专业版上提供 FFT 采集。
2. 在“Instrument Options”选项卡下，点击“SERDES Test Options”。
3. 此时应出现一个具有以下功能的新窗口：
 - Lane - 为所选接口模式选择可用的通道之一
 - Time per iteration - 选择在生成眼图之前的数据累积时间。增大该值也会按比例增加测试时间
 - EQ DC Gain - 调整 FPGA 接收硬件模块的 DC 增益
 - EQ AC Gain - 调整 FPGA 接收硬件模块的 AC 增益
 - Display Standard Eye - 将 JESD204B 接收眼罩模板之一叠加到眼图上
4. 配置参数后，点击“START”。扫描可能需要几秒钟到几分钟的时间，具体取决于所选的参数。

图 3-5 所示为 442 模式下的 ADC34J45EVM 眼图，在 140MHz 下采样，通道速率为 2.8GHz。

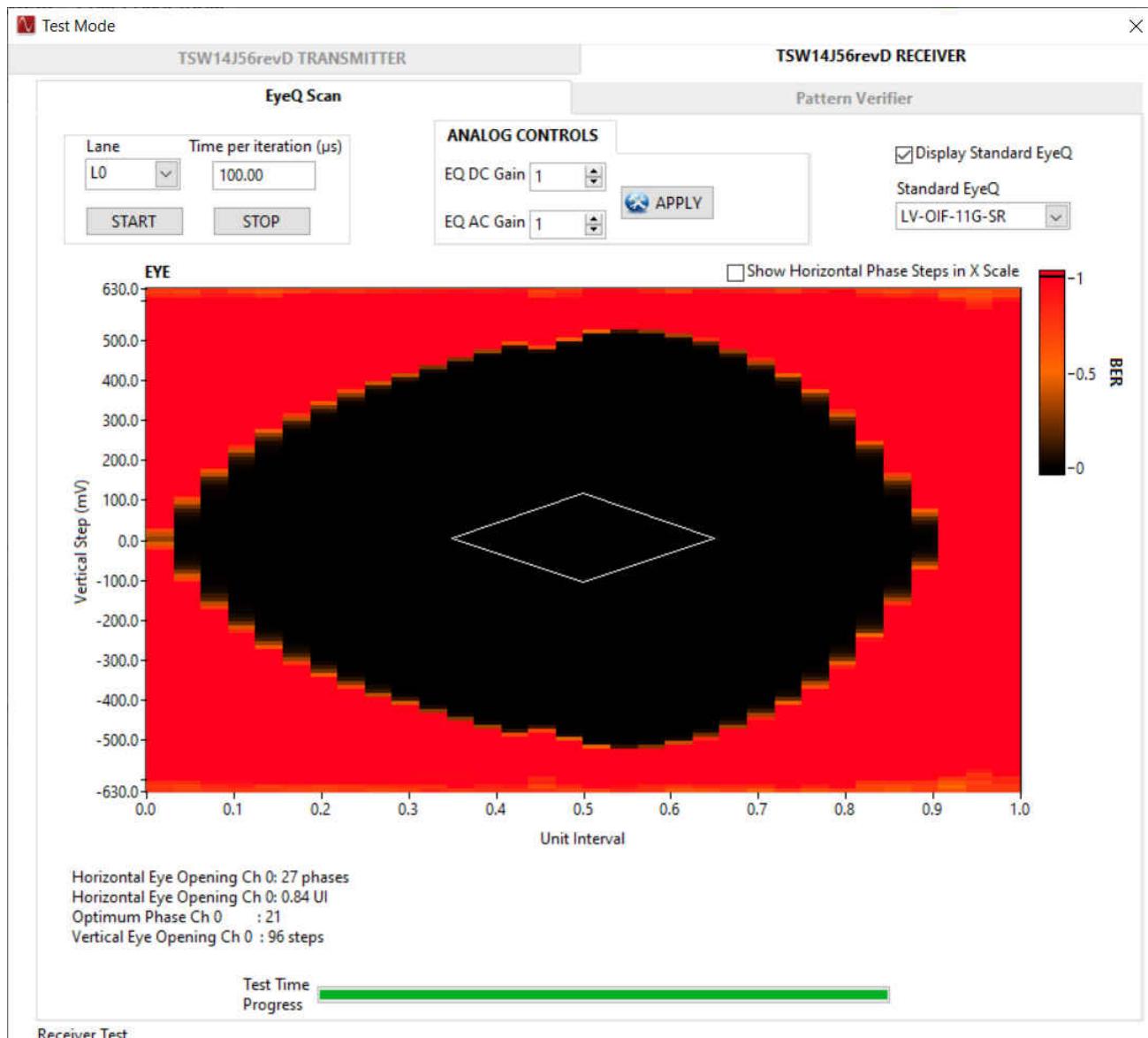


图 3-5. 眼图绘图示例

3.1.2.2 IO 延迟

“IO 延迟”校准过程扫描整个通道的 IO 延迟抽头值，并获得没有位错误的抽头值。选择 IO 延迟将打开图 3-6 所示的窗口。在该窗口中，用户可以逐通道进行延迟调整校准。

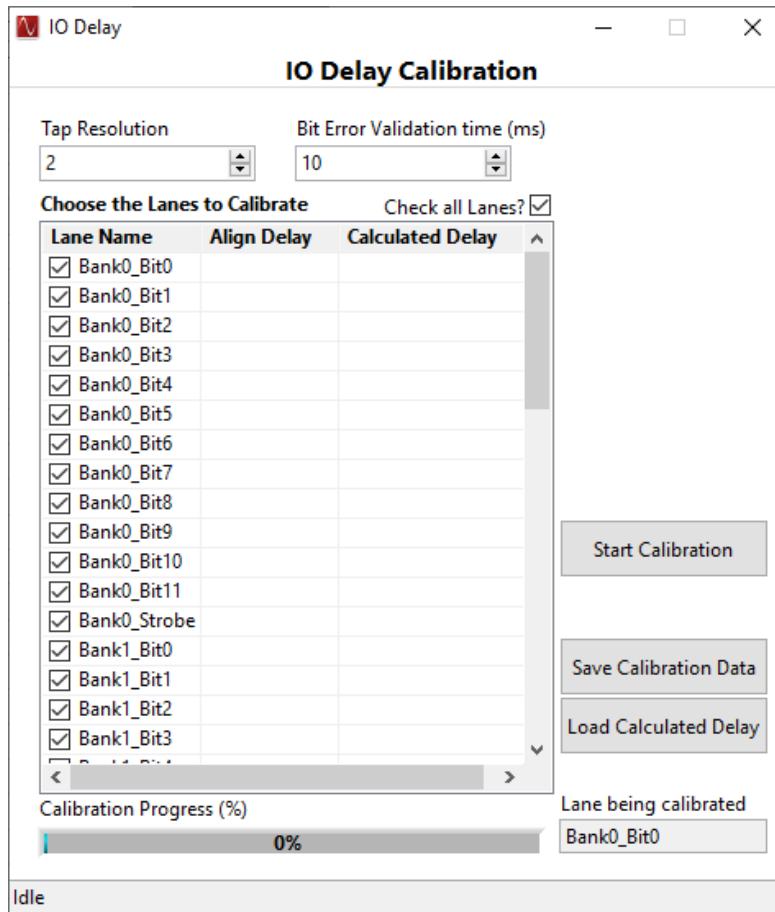


图 3-6. IO 延迟校准

所选的通道将依次按顺序进行校准。“Tap Resolution”表示在 IO 延迟抽头值之间扫描抽头值的最小步长。“Bit Error Validation time (ms)”指定在 IO 延迟抽头值之间进行扫描的过程中在检查错误位是否为 true/false 之前等待的延时时间。“Check all Lanes?”可用于选中/取消选中所有通道。选择需要校准的通道后，点击“Start Calibration Data”按钮，开始逐个对选定的通道进行校准。校准一旦开始（“Start Calibration”随后变为“Stop Calibration”），就可以随时使用“Stop Calibration”按钮停止校准。校准完成后，可以点击“Save Calibration Data”并输入目标文件位置来保存校准数据。可以点击“Load Calculated Delay”并加载先前保存的包含校准数据的文件，此操作将为所有选定/校准的通道派生“计算出的延迟”，并将相同的延迟计算值加载到固件。IO 延迟校准到此结束。完成 IO 延迟校准步骤后，可以照常从 HSDC 专业版执行数据采集。

备注

目前仅 TSW14DL3200 EVM 板支持“IO Delay”选项。校准正在运行时，请勿关闭“IO Delay”窗口。如果正在运行校准时关闭了该窗口，请重新启动 HSDC 专业版。在进行校准之前，请确保已下载固件，并且固件下载后未执行过采集/校准。

3.1.2.3 JESD204B 错误注入

“JESD204B Error Injection”选项（如图 3-7 所示）是一种调试功能，让用户能够在 FPGA 的 TX SERDES 通道中注入 LOS 事件、视差错误和“表外”错误等错误，并在 DAC 器件中验证这些错误。

用户可以通过取消选中/选中“FPGA STX Lane # to (Device SRX Lane #)”复选框来单独关闭/打开各个 TX SERDES 通道。每当 TX 通道断电时，SMA 引脚 (TRIG OUTA) 上的 FPGA 都会发出一个宽度可配置的脉冲（上升沿）。脉冲宽度可通过“Trigger Pulse Width (ns)”输入控制项进行配置。

备注

当特定 TX 通道断电时，除了 LOS 事件外，该特定通道中还会产生视差错误和表外错误，并且可以在 DAC 器件中观察到同样的情况。此功能目前仅在 TSW14J57revE 板的 DAC 模式下可用。

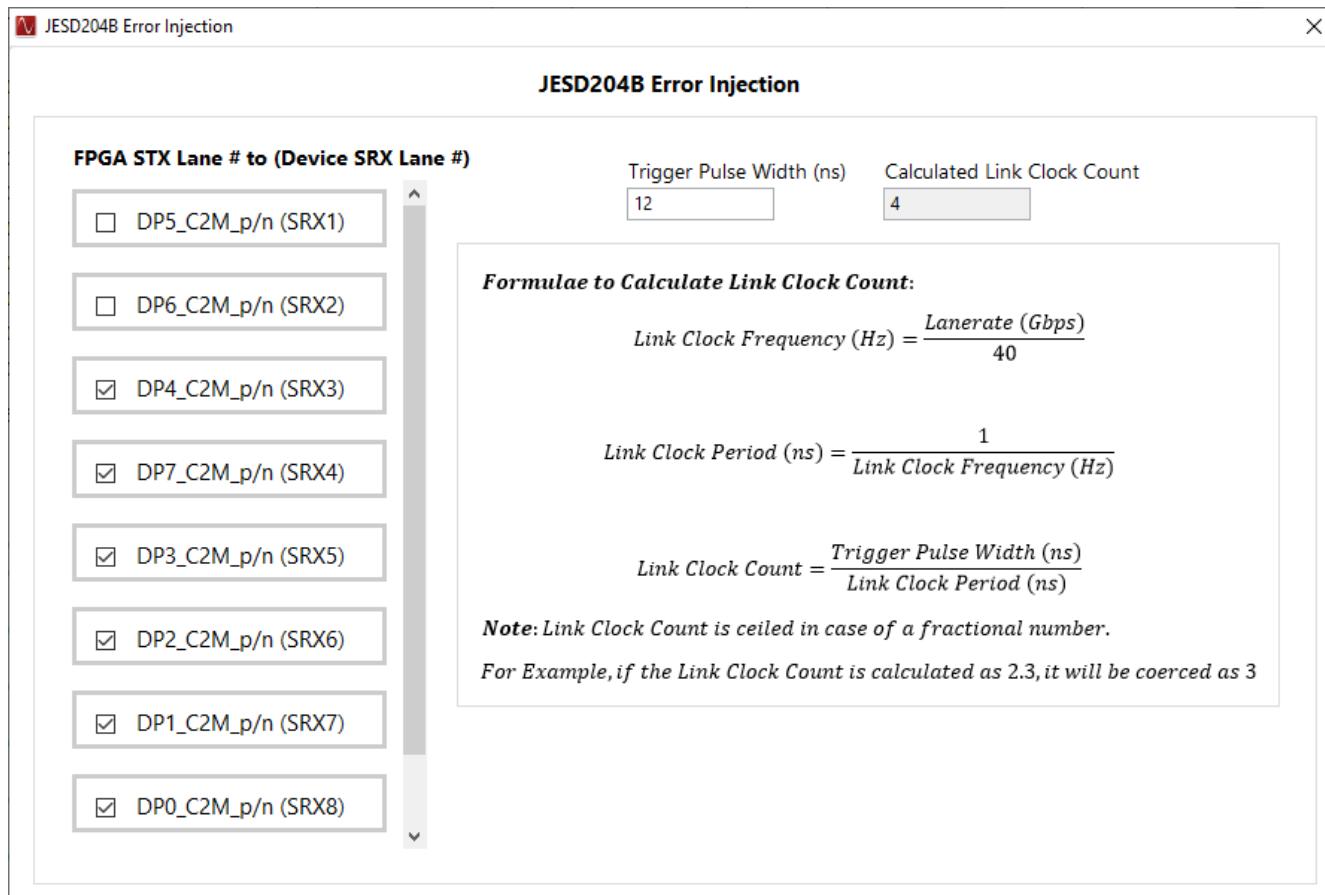


图 3-7. “JESD204B Error Injection”窗口

3.1.2.4 FPGA 寄存器写入/读取

“FPGA Registers Write Read”菜单选项（如图 3-8 所示）允许用户写入/读取 FPGA 固件的寄存器。此选项会加载 TSW14xxx 板的固件寄存器映射，并显示寄存器名称、寄存器地址、R/W 模式、寄存器值和寄存器说明。要进行寄存器写入操作，可以从树中选择所需的寄存器元素，或者在“Address”输入控制项中指定所需的寄存器地址并在“Write Data”输入控制项中提供一个要写入的值，然后点击“Write Register”按钮。同样，要进行寄存器读取操作，可以在指定所需的寄存器地址后点击“Read Register”按钮，读取的寄存器值在寄存器树和“Read Data”输出指示区域中都会更新。可以通过“Save Config”按钮将寄存器映射中列出的当前寄存器配置导出为“.cfg”文件，也可以通过“Load Config”按钮加载相同配置。“Load Config”操作会使用加载的配置文件中指定的值覆盖寄存器中的现有数据。

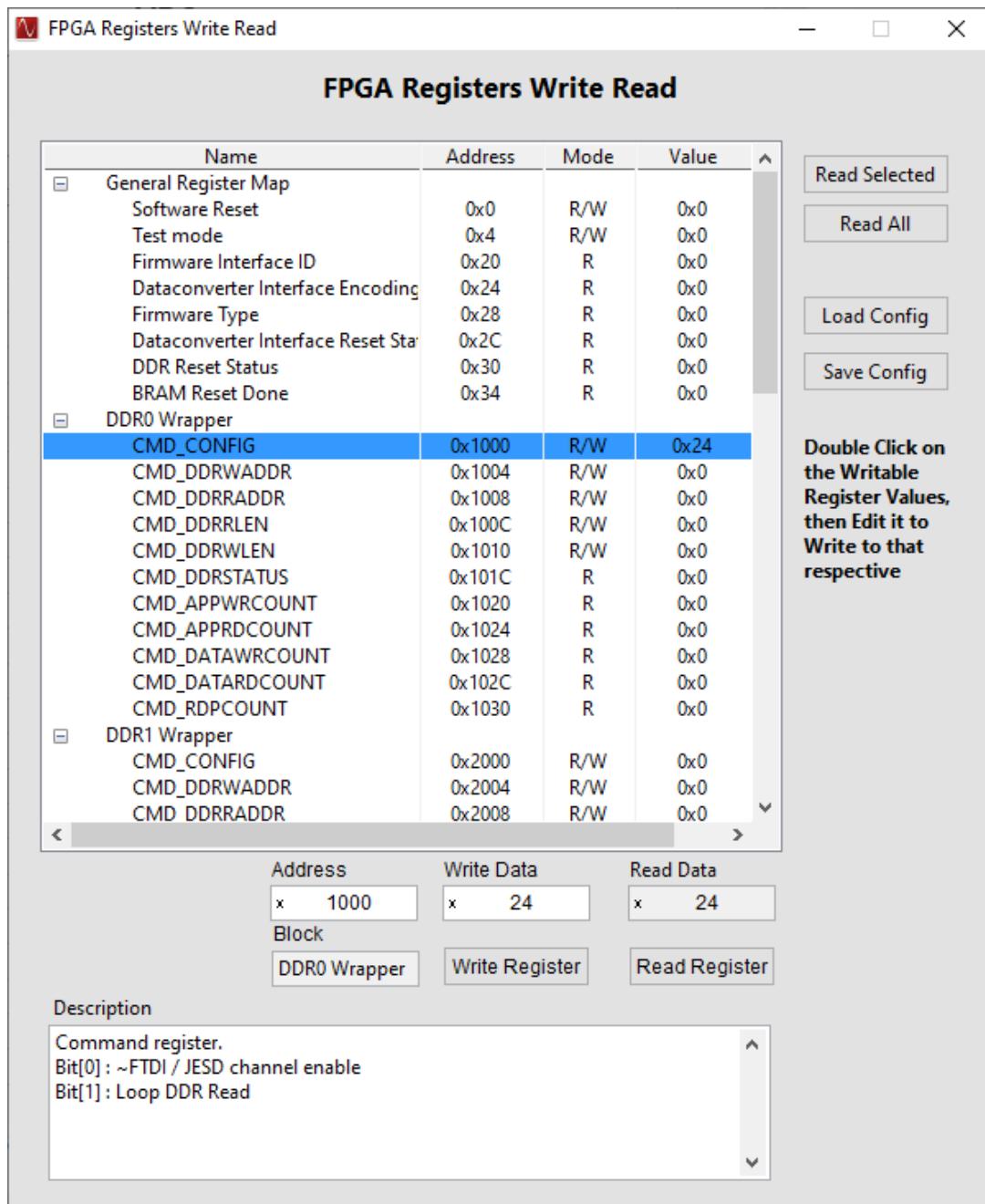


图 3-8. “FPGA Registers Write Read” 窗口

备注

此功能目前仅适用于 TSW14J58EVM。

3.1.3 数据采集选项

Data Capture Options 下拉菜单（仅限 ADC 模式）有三个选项：(1) *Capture Option*、(2) *Number of Channels* 和 (3) *Trigger Option*。

3.1.3.1 采集选项

选择 *Capture Option* 将打开图 3-9 中所示的窗口。使用该菜单可以通过选中相应的复选框来连续采集，因此可以监视随时间推移的连续采集。

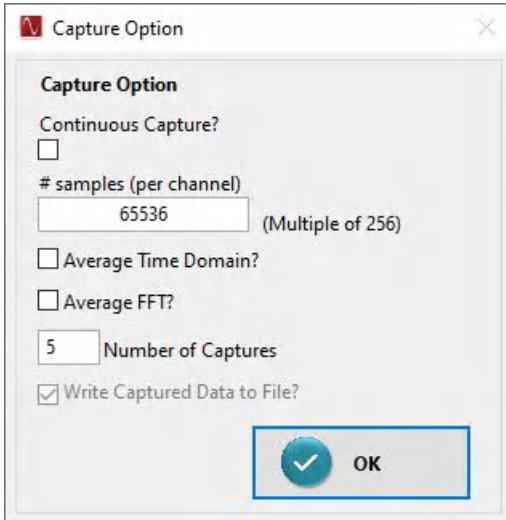


图 3-9. 采集选项

Capture Option 允许在 *# samples (per channel)* 中灵活设置要采集的样本数（每通道）。该值受 TSW EVM 上可用存储器的限制。例如，如果将具有 1GB RAM 的 TSW1400 与 4 通道 ADC 配合使用，则该值将使用所有存储器；因此，最大值为：

$$(1048576 \text{ Mbytes}) \times (1 \text{ sample / 2 bytes}) \times (1/4 \text{ ADC channels}) = 131072 \text{ Msamples / channel} \quad (1)$$

TSW14J56 具有 2GB (32Gb) 的 RAM，因此每个通道最多允许的样本数为 2,147,483,648 个 16 位样本除以通道数。同样道理，TSW14J57 具有 1GB (16Gb) 的 RAM，因此每个通道最多允许的样本数为 1,073,741,824 个 16 位样本除以通道数。TSW14J58/59 具有 1.5GB 的 RAM，因此每个通道最多允许的样本数为 1,610,612,736 个 16 位样本除以通道数。样本量是在数据帧中不存在尾位的前提下计算的。

这两个板的 GUI 默认值均为 65,536。

GUI 会自动向下舍入到 “# samples (per channel)” 控制字段右侧所示值的最接近倍数，并更新输入的值。该值确定了将采集并保存到二进制或 CSV 文件的样本数。该值不影响用于生成 FFT 图的记录长度。FFT 图使用的记录长度由 HSDCpro 固定左前面板中的 *Analysis Window (samples)* 值决定，使用 TSW14xxx 时，可以设置为 4096 至 524,288 个样本。

通过选中 *Average FFT?* 复选框并在 *Number of Captures* 文本框中设置 N 值，可以计算 N 次采集处理得到的平均 FFT 数据。平均 FFT 使用均方根法来最大程度减少 PC 内存使用量。该值被限制为不超过 1024 个平均值。如果在启用了 *Continuous Capture?* 的同时启用 *Average FFT?*，则显示的 FFT 是最后 N 次采集的滚动平均值。

与平均 FFT 类似，也可以选中 “*Average Time Domain?*” 复选框并在 *Number of Captures* 文本框中设置 N 值，从而计算 N 次采集处理得到的平均时域数据。

如果选中 “*Write captured data to a file*” 选项：

- 对于 TSW14J5x 数据采集板，每个通道的数据存储在单独的文件中，位置如下：

C:\Users\Public\Documents\Texas Instruments\High Speed Data Converter Pro\HSDCPro Data
- 对于 TSW14xxx 数据采集板，所有通道数据都以交错格式存储在单个文件中，位置如下：

C:\Users\Public\Documents\Texas Instruments\High Speed Data Converter Pro\ADC Temp.bin

3.1.3.2 触发选项

点击“Trigger Option”将打开一个如图 3-10 所示的新面板。该选项不适用于 TSW1405/06。GUI 提供了四个使用触发功能采集数据的选项。选中 *Trigger mode enable* 将布防 TSW14xxx 以接受外部触发。

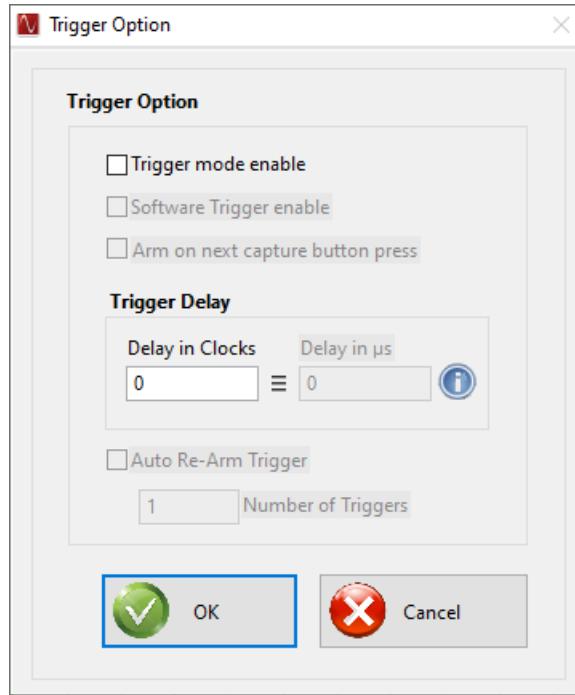


图 3-10. 触发选项

选中这两个启用选项后，GUI 主面板上的采集按钮现在从“Capture”更改为“Generate Trigger”。当用户点击该按钮时，GUI 会向 TSW1400 上标记为 SYNC1、SYNC2、SYNC3 和 SYNC4 的四个 SMA 连接器发送一个 CMOS 逻辑电平 (1.8VDC) 高电平有效脉冲。在 TSW14J5x 上，这些连接器标记为 TRIG_OUT_A、TRIG_OUT_B 和 TRIG_OUT_C。这一信号可用于触发其他 TSW14xxx EVM 或同一 TSW14xxx。要使用该上升沿触发相同的 TSW14xxx，用户必须将一根电缆从 TSW1400 上标记为“EXT_TRG_INPUT”SMA (J11) 的 SMA (TSW14J5x 上为“TRIG_IN”SMA J13) 连接到其中一个 SYNC (TRG_OUT) SMA。如果没有进行该连接，GUI 将始终检测不到触发，并在用户点击“Generate Trigger”按钮后短时间内显示“No trigger occurred”。检测到触发后，GUI 将执行采集。

另一个触发选项是使用外部触发源。要使用该模式，只需选中“Trigger mode enable”。选择该模式后，位于 GUI 主屏幕底部的状态按钮将以黄色显示“TRIGGER ARMED”，而采集按钮将显示“Read DDR Memory”。软件现在正在等待“EXT_TRG_INPUT”(TRG_IN) 输入 SMA 上发生 CMOS 逻辑低电平到高电平的转换。一旦发生这种转换，就会进行数据采集。用户现在将点击“Read DDR Memory”按钮以显示采集的数据。如果用户在发生触发前点击该按钮，稍后便会出现“No trigger occurred”消息。如果外部触发是连续事件，则在用户点击“Read DDR Memory”之前，GUI 不会执行新的采集。这使得软件显示第一个触发事件的结果，并在外部触发输入的下一个上升沿向存储器重新加载新数据。

另一个触发选项需要选中“Trigger mode enable”和“Arm on next capture button press”两个选项。如果选中了这两个选项，软件将仅在用户点击“Capture”按钮后在 EXT_TRG_INPUT/TRIG_IN 连接器上检测到的下一个上升沿执行采集。如果有多个触发脉冲到达，但用户在特定时间之后才希望触发，该模式将非常有用。如果在点击“Capture”后大约 12 秒内未检测到触发，软件将超时并报告未检测到触发。

当使用触发采集模式时，用户可以选择在采集实际开始后采集固定数量的样本数据。这对于具有“高分辨率突发模式”的器件非常有用，在该模式下，需要几个时钟周期等待有效样本出现。该延迟时间由“Trigger CLK Delays”框中输入的值决定。默认值是“0”。用户可以输入 0~7 之间的值，其对应的采样延迟如表 3-1 所示。请注意，该延迟还取决于采集的通道数。例如，如果用户选择触发延迟“2”并从 2 个通道采集数据，则在 GUI

检测到触发后会开始数据采集。但是，在该延迟设置下，GUI 使用的第一个数据样本将是发生触发后来自 ADC 的第 81 个样本。

另一个触发选项需要选中“Trigger mode enable”和“Auto Re-Arm Trigger”两个选项。选中这两个选项后，TSW14xxx EVM 将采集配置的样本量（在“Capture Option”中配置的“# of samples per channel”值）。对于每个触发脉冲（在“EXT_TRG_INPUT”（对于 TSW14J5x 为 TRIG_IN）SMA 上发生的 CMOS 逻辑低电平到高电平转换），在 DDR 存储器中会累积采集的样本，直到定义的“Number of Triggers”数完成。

使用该采集模式时，位于 GUI 主屏幕底部的状态按钮将以黄色显示“TRIGGER ARMED”，而采集按钮将显示“Show Trigger Status”。点击“Show Trigger Status”按钮将打开一个弹出窗口，显示触发操作的状态，包括“Number of Triggers Occurred”和“% of DDR Filled”值。点击“Stop and Exit”按钮可停止当前的采集操作，而不读取采集的样本。点击“Stop and Read the DDR Memory”按钮可停止当前的采集操作并从 DDR 读取采集的样本。在配置的“Number of Triggers”完成且填充了所需的 DDR 数量后，“Stop and Read the DDR Memory”按钮将显示“Read DDR Memory”，点击该按钮可从 DDR 读取采集的样本。

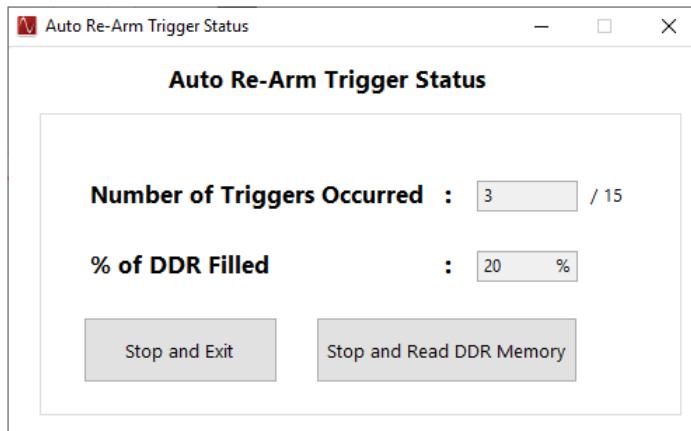


图 3-11. “Auto Re-Arm Trigger Status” 窗口

对于 DAC 模式，选中这两个启用选项后，GUI 主面板上的发送按钮现在从“Send”更改为“Generate Trigger”。点击该按钮时，GUI 会向 TSW1400 上的四个 SYNC SMA 和 TSW14J5x 上的三个 TRIG_OUT SMA 发送 CMOS 逻辑高电平(3VDC)。这一信号可以触发其他 TSW14xxx EVM 或同一 TSW14xxx。必须将一根电缆从“EXT_TRG_INPUT”（对于 TSW14J5x 为 TRIG_IN）SMA 连接到其中一个 SYNC（对于 TSW14J5x 为 TRIG_OUT）SMA，才能使用该上升沿触发同一 TSW14xxx。如果没有进行该连接，GUI 始终不会从存储器发送数据。

表 3-1. 触发延迟选项

触发延迟	每个通道跳过的样本数			
	1 通道	2 通道	4 通道	8 通道
1	80	40	20	10
2	160	80	40	20
3	240	120	60	30
4	320	160	80	40
5	400	200	100	50
6	480	240	120	60
7	560	280	140	70

另一个触发选项需要选中“Trigger mode enable”和“Auto Re-Arm Trigger”两个选项。选中这两个选项后，TSW14xxx EVM 将为每个触发脉冲（在“EXT_TRG_INPUT”（对于 TSW14J5x 为 TRIG_IN）SMA 上发生的 CMOS 逻辑低电平到高电平转换）采集配置的样本量（在“Capture Option”中配置的“# of samples per channel”值），并在 DDR 存储器中累积采集的样本，直到定义的“Number of Triggers”数完成。

使用该采集模式时，位于 GUI 主屏幕底部的状态按钮将以黄色显示“TRIGGER ARMED”，而采集按钮将显示“Show Trigger Status”。点击“Show Trigger Status”按钮将打开一个弹出窗口，显示触发操作的状态，包括“Number of Triggers Occurred”和“% of DDR Filled”值。点击“Stop and Exit”按钮可停止当前的采集操作，而不读取采集的样本。点击“Stop and Read the DDR Memory”按钮可停止当前的采集操作并从 DDR 读取采集的样本。在配置的“Number of Triggers”完成且填充了所需的 DDR 数量后，“Stop and Read the DDR Memory”按钮将显示“Read DDR Memory”，点击该按钮可从 DDR 读取采集的样本。

对于 DAC 的“Auto Re-Arm Trigger”模式，当电路板在“EXT_TRG_INPUT”（对于 TSW14J5x 为 TRIG_IN）SMA 上接收到触发信号时，起始索引中的样本将从 FPGA 发送到 DAC。

3.1.3.3 使用多个 TSW14xxx 和 ADC EVM 通过触发选项进行同步采集

多个 TSW14xxx EVM 可连接到同一台 PC。要使用 HSDC 专业版软件访问最多四个单独的 TSW14xxx EVM，请使用 HSDC 专业版 GUI 的断开和连接功能。

- 要断开连接：请转至“Instrument Options > Disconnect from the Board”
- 要进行连接：请转至“Instrument Options > connect to the Board”

在设置触发选项之前，先确定哪个 EVM 是主板，哪个是从板。在图 3-12 所示的示例中，一个板的序列号为 T8051Dcu，另一个板的序列号为 T80529Un。请根据此信息和布线设置来选择从板和主板。

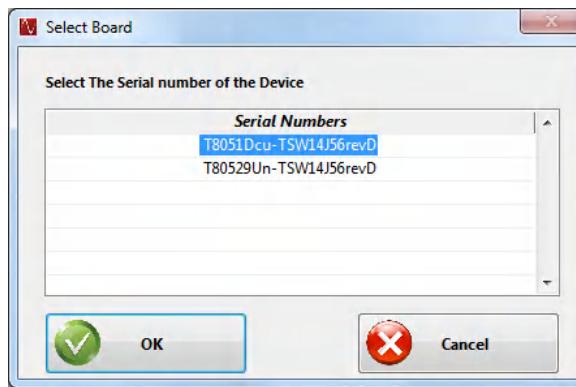


图 3-12. 连接到一台 PC 的两个 TSW14J56 EVM

3.1.3.3.1 硬件设置

- 将一根电缆从主器件 TSW14xxx SYNC/TRIG_OUT SMA 连接到主器件 TSW14xxx EXT_TRIGGER_INPUT/TRIG_IN SMA。这样可以让主器件 TSW14xxx 寄存其自身的触发输出。
- 将另一根电缆从主器件上未使用的 SYNC/TRIG_OUT SMA 连接到从器件 EXT_TRIGGER_INPUT SMA。这样可以让从器件 TSW14xxx 接收来自主器件的触发信号。

备注

所有 SYNC/TRIG_OUT SMA 都包含相同的信号。顺序无关紧要。每个触发信号的电缆应具有相同的长度，以确保触发信号同时到达所有电路板。

3.1.3.3.2 设置从板

使用 HSDCPro GUI 建立与 TSW14xxx 从板的连接。选择器件、采样率并设置 TSW14xxx 从板以接受触发信号，请转至“Data Capture Options > Trigger Option”。

按照图 3-13 所示设置触发选项。此步骤将布防 TSW14xxx 从板以检测触发信号。

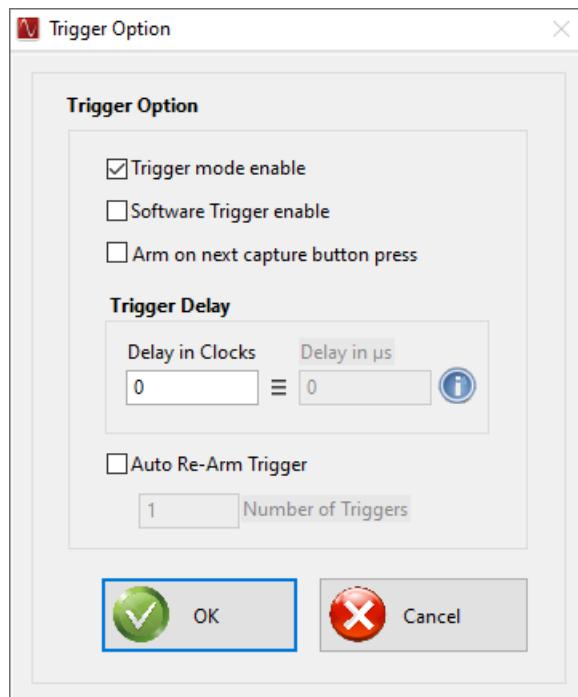


图 3-13. 从板触发设置

采集按钮现在将更改为“Read DDR Memory”，并且在 GUI 显示画面底部将显示消息“Trigger Armed”。断开 TSW14xxx 从板与 HSDC 专业版 GUI 的连接。要断开连接，请转至“Instrument Options > Disconnect from the Board”。

3.1.3.3.3 设置主板

将 GUI 连接到 TSW14xxx 主板。选择器件，设置采样率，然后转至“Data Capture Options > Trigger Option”。

按照图 3-14 所示设置触发选项。按下软件 GUI 按钮时，软件触发器会发出触发信号。这也会使 TSW14xxx 主板布防以记录其自身的触发信号。要使用“Software Trigger enable”选项采集数据，请点击 GUI 主面板上的“Generate Trigger”按钮。这将在 SYNC/TRIG_OUT 输出端发出一个脉冲。该信号现在连接到两个板的 EXT_TRIGGER_INPUT/TRIG_IN，一旦被每个板的 FPGA 检测到，便会开始采集。

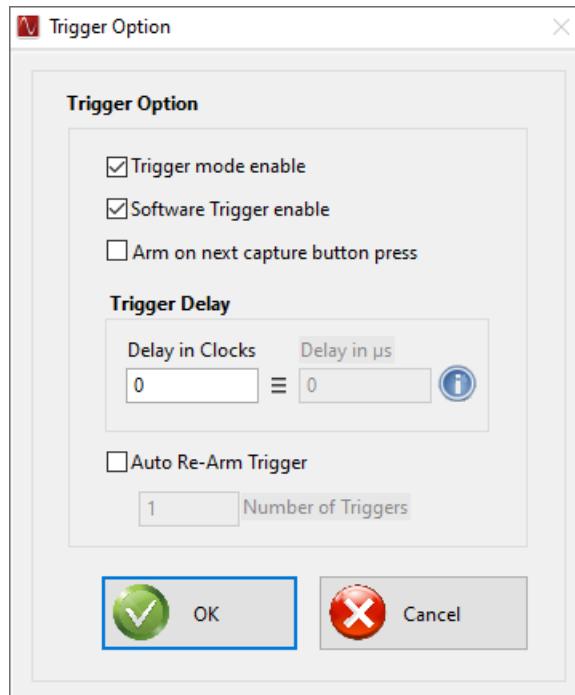


图 3-14. 主板触发设置

3.1.3.3.4 向从板读取采集的存储器内容

断开 HSDC 专业版与主板的连接，并将软件连接到从板。用户必须再次在从板上选择受测器件，因为在使用多个板的情况下 GUI 不会持续跟踪是否进行了切换。

从下拉菜单中选择器件后，图 3-15 中的消息将会出现。点击“OK”继续。

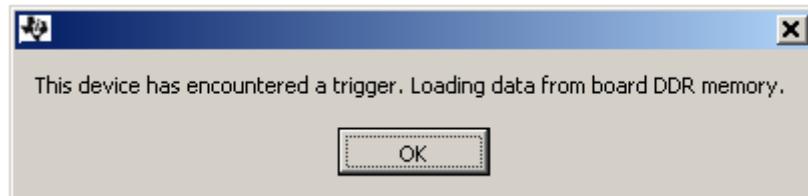


图 3-15. 触发确认窗口

在 GUI 主面板中，输入正确进行 FFT 处理的采样率。输入该值后将显示从触发事件采集的数据。

对于 TSW14J5x，有一个高级选项可用于与 JESD204B 接口使用的 SYSREF 信号同步的主/从触发。该模式启用与 SYSREF 上升沿同步的主/从触发。在主模式下，在用户按下“Capture”按钮后出现的 SYSREF 第一个上升沿，TRIG_OUT_A/B/C SMA 上会生成硬件输出触发器。在 SYSREF 的下一个上升沿会采集数据。

在从触发模式下，采集发生在 TRIG_IN SMA 输入端触发输入上升沿之后的第一个 SYSREF 上升沿。这样，主板和从板都将以同步方式开始在同一 SYSREF 边沿采集数据。

所需的软件更改：(以下步骤适用于 ADC 和 DAC)

要使 TSW14J5x 板进入基于 Sysref 的主/从触发模式，请在相应主器件和从器件 INI 文件中的 [Version 1.0] 条目紧接着的下方添加以下 INI 参数，如图 3-16 所示。

- Sysref Based Master Slave Trigger = 1

```

DLL Version=1.0
Read EVM Setup Procedure="EVM Setup Procedure not available"
\\use <> as delimiter for newline

[Version 1.0]

sysref Based Master Slave Trigger = 1

JESD IP Core_CS=0
JESD IP Core_F=2
JESD IP Core_HD=0
JESD IP Core_K=16
JESD IP Core_L=8
JESD IP Core_M=2
JESD IP Core_N=16
JESD IP Core_NTotal=16
JESD IP Core_S=4
JESD IP Core_SCR=0
JESD IP Core_Tailbits=2
JESD IP Core_LaneSync=1
JESD IP Core_SubClass=1

```

图 3-16. 基于 Sysref 的主/从触发 INI 设置

在 HSDC 专业版 GUI 中，选择“Data Capture Options”下的 **Trigger Option** 菜单。

对于主板，选中 **Trigger mode enable** 和 **Arm on next capture button press**。

对于从板，在“Trigger Option”窗口中选中 **Trigger mode enable**。

HSDC 专业版 GUI 现已配置基于 SYSREF 的主/从触发。返回主板，当用户点击“Capture”按钮后，软件将在 EXT_TRG_INPUT/TRIG_IN 连接器上检测到的下一个上升沿执行采集。

3.1.4 测试选项

“Test Options”菜单选项卡中可以设置不同频域和时域测试的参数选项。这些选项包括“Notch frequency bins”、“Cursor Lock”、“2 Channel Display”、“Analysis Window Markers”、“X-Scale in time”、“Y-Scale in Voltage”、“Other Frequency Options”、“NSD Marker”、“Phase Plot”、“Phase in Degree”、“Histogram”、“Disable User Popups”和“HSDC Pro Lite version”，如图 3-17 所示。

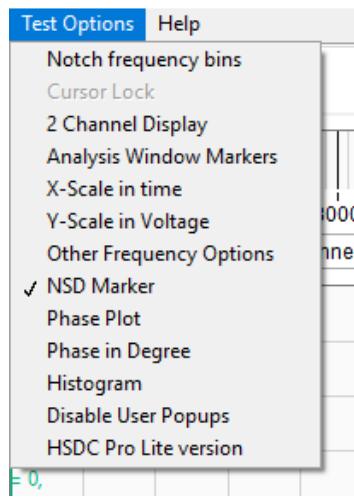


图 3-17. 测试选项

3.1.4.1 陷波频率频段

“Notch Frequency Bins”选项允许用户在计算输入频率的 SNR 时删除位于基频、DC 和预定数量的谐波周围的多个频段。使用 Blackman 窗口模式采集数据时，这些设置的默认值为 25、0、25 和 5，如图 3-18 所示。当采集模式设置为 Rectangular 模式时，这些默认值为 0、0、1 和 5。

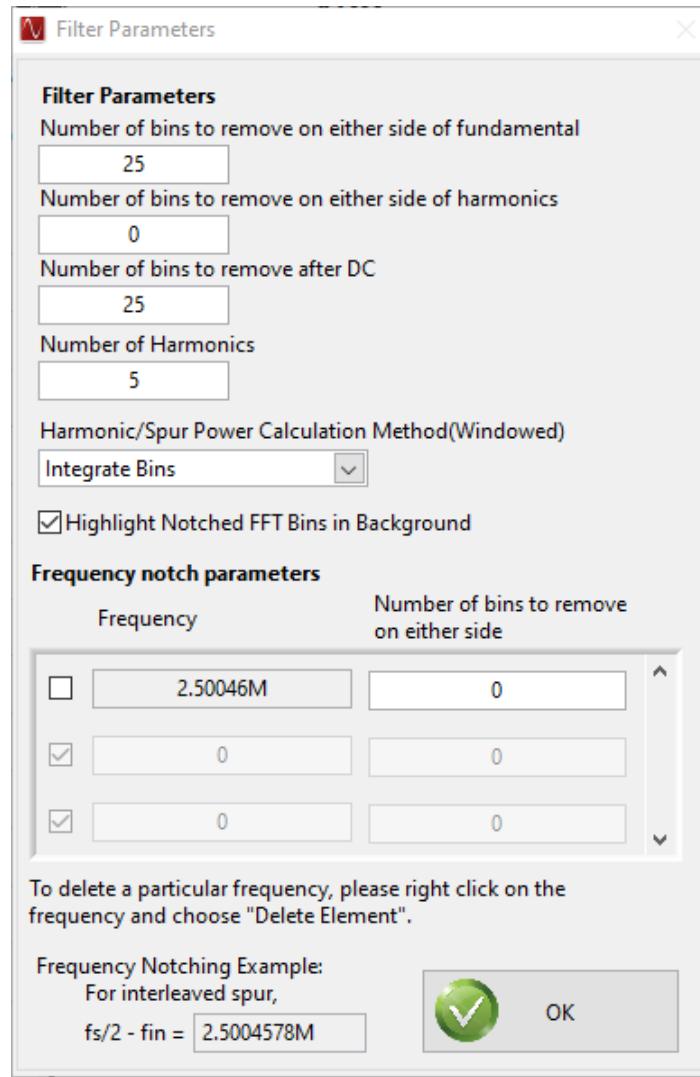


图 3-18. 删 除 陷 波 频 率 频 段

默认情况下，SNR 和 SINAD 的噪声计算基于采集数据的 FFT（应用了陷波滤波器参数）。不会使用 DC 处的第一个 FFT 频段，因为第一个频段包含 DC 偏移，因此不会影响 AC 参数或 AC 性能。计算总噪声时会考虑奈奎斯特定频率之前的其余 FFT 频段。

“Harmonic/Spur Power Calculation Method(Windowed)” 按钮允许用户选择进行频段积分或不进行频段积分。如果选择 “Integrate Bins” ，相邻的频段也会包含在谐波和杂散计算中。除了谐波频率频段之外，其相邻的频段也将用于谐波功率计算。

如果选择 “Don't Integrate” ，则相邻的频段不会包含在谐波和杂散计算中。只有单个谐波频率频段会用于谐波功率计算。

该选项也会影响 FFT 滤波。在 “Integrate” 模式下，谐波的相邻频段不会进行陷波。

还可以选择在用户定义的频率周围对频段进行陷波。默认情况下会将频段数设置为 0。如果时钟输入与输入信号混合，则可能会在 $fs/2 - fin$ 处出现杂散，其中 fs 是 ADC 采样频率， fin 是输入频率。如果需要，可以使用该选项从结果中对这种杂散进行陷波。选择顶部条目可以启用相应频率的陷波。选择这个框下方的其他框可以在用户定义的频率周围进行频段陷波。如果用户输入 “1” 作为要删除的频段数，则会在输入的频率处删除 1 个频段，并会从该频率的每侧删除一个频段。如果用户输入 “2” ，则会删除该频率处的频段以及该频率每侧的 2 个频段，以此类推。GUI 会在公式框中计算 $fs/2-fin$ 频率，仅供参考。默认值为 “0” ，因为 $fs/2$ 和 fin 的默认值均为 “0” 。当用户在主 GUI 面板中输入 ADC 采样率和 ADC 输入目标频率时，该值会更新。

“Highlight Notched FFT Bins in Background” 选项用于在 FFT 显示窗口中突出显示陷波频率频段的区域。

3.1.4.2 双通道显示和光标锁定

如果选择了“2 Channel Display”选项，则会打开第二个数据采集显示窗口（图 3-19）。用户现在可以使用该窗口来显示同一通道，但显示不同的参数，或者在测试多通道 ADC 的情况下显示不同的通道。要取消第二个通道显示并恢复为单个通道显示，请再次点击该选项以取消选择。

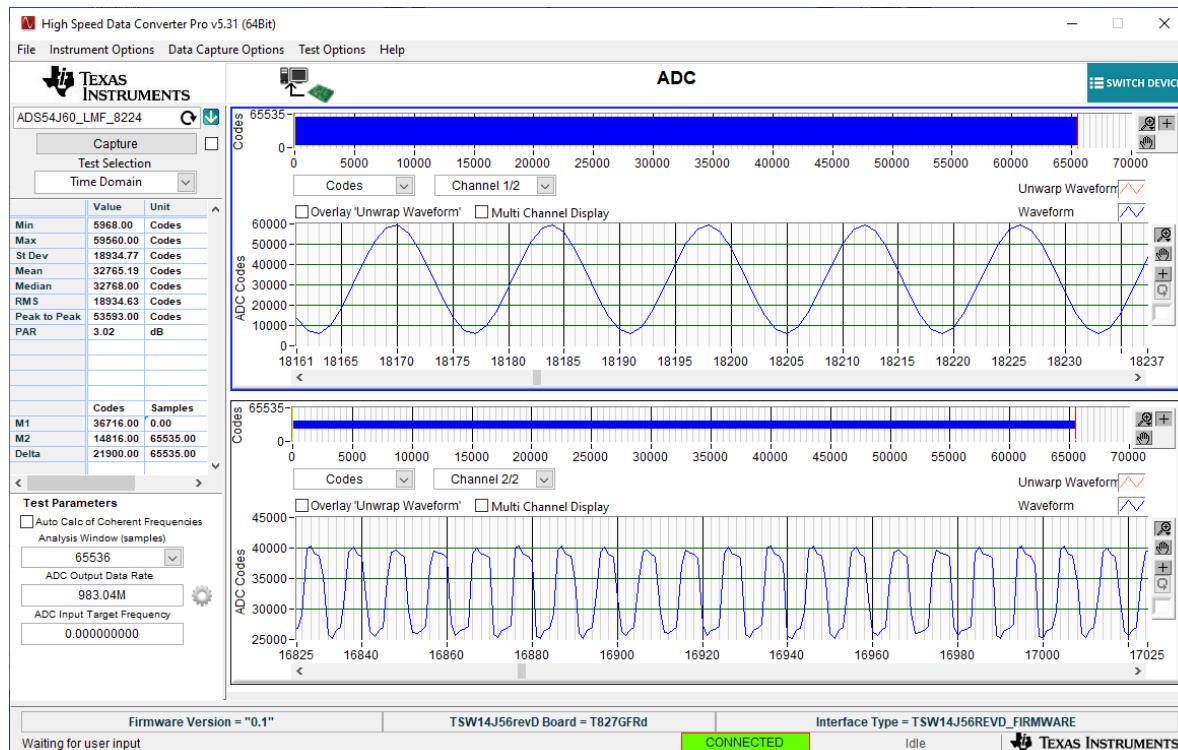


图 3-19. 双通道显示

在显示 2 个通道的情况下，如果启用了“Cursor Lock”，则下方显示区域中的光标将锁定到上方显示区域中的光标。

3.1.4.3 分析窗口标记

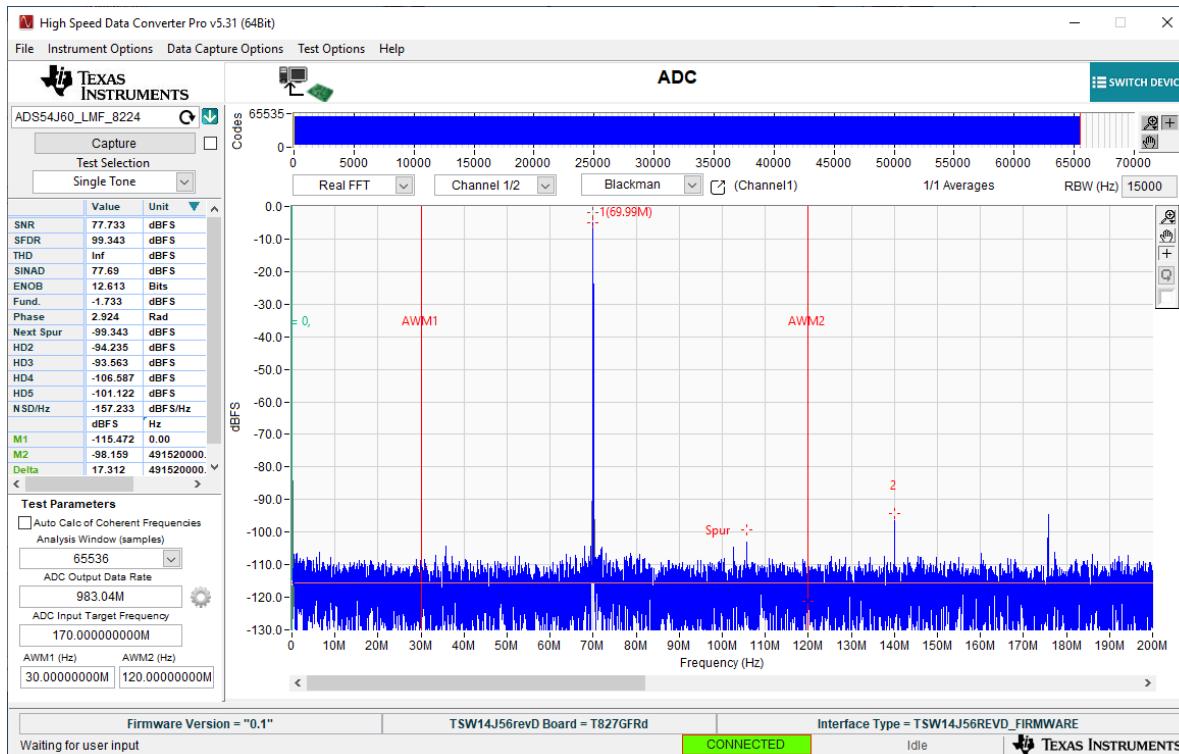


图 3-20. 分析窗口标记示例

选择“Analysis Window Markers”选项后，仅在单音模式下使用 GUI 时，FFT 图上才会出现两个显示为“AWM1”和“AWM2”的新标记。左列中计算得出的所有 AC 性能统计数据仅使用这些窗口标记之间采集的值进行计算。标记 AWM1 的默认位置为 0MHz，标记 AWM2 的默认位置为 $\frac{1}{2}$ ADC 采样率（奈奎斯特）。要设置这些标记的位置，可以在 GUI 左下角的 AWM1 和 AWM2 位置框中输入频率值（以赫兹为单位），或用计算机鼠标直接点击标记并进行拖动。移动标记后，AC 参数会立即更新。图 3-20 展示了一个用于在 90MHz 分析窗口内显示 AC 参数的分析窗口标记示例，该窗口在 FFT 内以 70MHz 音调为中心。

3.1.4.4 X 刻度为时间

使用“Time Domain”选项时，用户可以将显示的 X 刻度从样本数更改为时间 (μs)。

3.1.4.5 Y 刻度为电压

使用“Time Domain”选项（“Test Selection”为“Time Domain”）时，用户可以将 GUI 顶部图形显示的 Y 刻度从“Codes”更改为“Voltage”。默认设置为“Codes”。

3.1.4.6 其他频率选项

Other Frequency Options 菜单有 3 个功能 : Peak Analysis、Disable Fundamental Frequency Search 和 Disable Harmonic Frequency Search , 如图 3-21 所示。

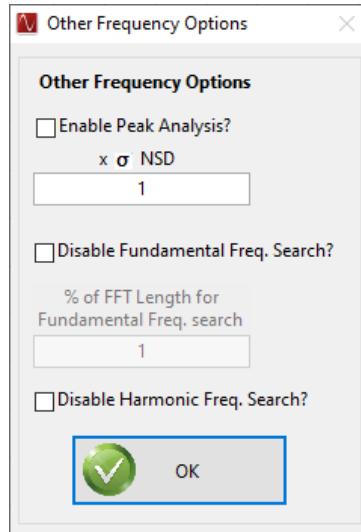


图 3-21. “Other Frequency Options” 菜单

1. Peak Analysis

启用 “Peak Analysis” 后 , 该功能会查找高于平均本底噪声的其他峰值 (除基频、谐波和下一个杂散之外的峰值) , 并根据峰值的幅度将它们标记为 “A” 到 “Z” 。相应的阈值设置为高于本底噪声的 n 个标准偏差 , 启用后在图中显示为水平线。

2. Disable Fundamental Frequency Search

启用 “Disable Fundamental Frequency Search” 后 , GUI 会将用户提供的 *Input Target Frequency* 值作为基频的位置 (不会在整个 FFT 中搜索基频) 。如果有杂散或谐波频率的幅度大于实际信号频率幅度 , 通常会使用该选项。默认情况下 , 该选项处于非活动状态 , 软件会搜索最大信号的频谱作为基频。

3. Disable Harmonic Frequency Search

启用 “Disable Harmonic Frequency Search” 后 , GUI 不再搜索整个 FFT 来查找谐波。默认情况下 , 该选项处于非活动状态 , 软件会搜索频谱来查找四个谐波 (HD2 - HD5) 。

3.1.4.7 NSD 标记

选择 “NSD Marker” 选项后 , 如果仅在单音模式下使用 GUI , 则 FFT 图上将出现表示 *噪声频谱密度* 的水平标记 (红色) 。请参阅节 A.8 以了解更多详细信息。

3.1.4.8 相位图

选择 “Phase Plot” 选项后 , GUI 将在 FFT 窗口上绘制采集信号的相位图 (以弧度为单位) 。

3.1.4.9 以度为单位显示相位

启用 “Phase in Degree” 选项将以度为单位显示相位。禁用该选项会将相位显示形式恢复为弧度。

3.1.4.10 直方图

点击该功能将打开一个新窗口 , 其中会根据 HSDC 专业版中的数据显示代码直方图 , 如图 3-22 所示。

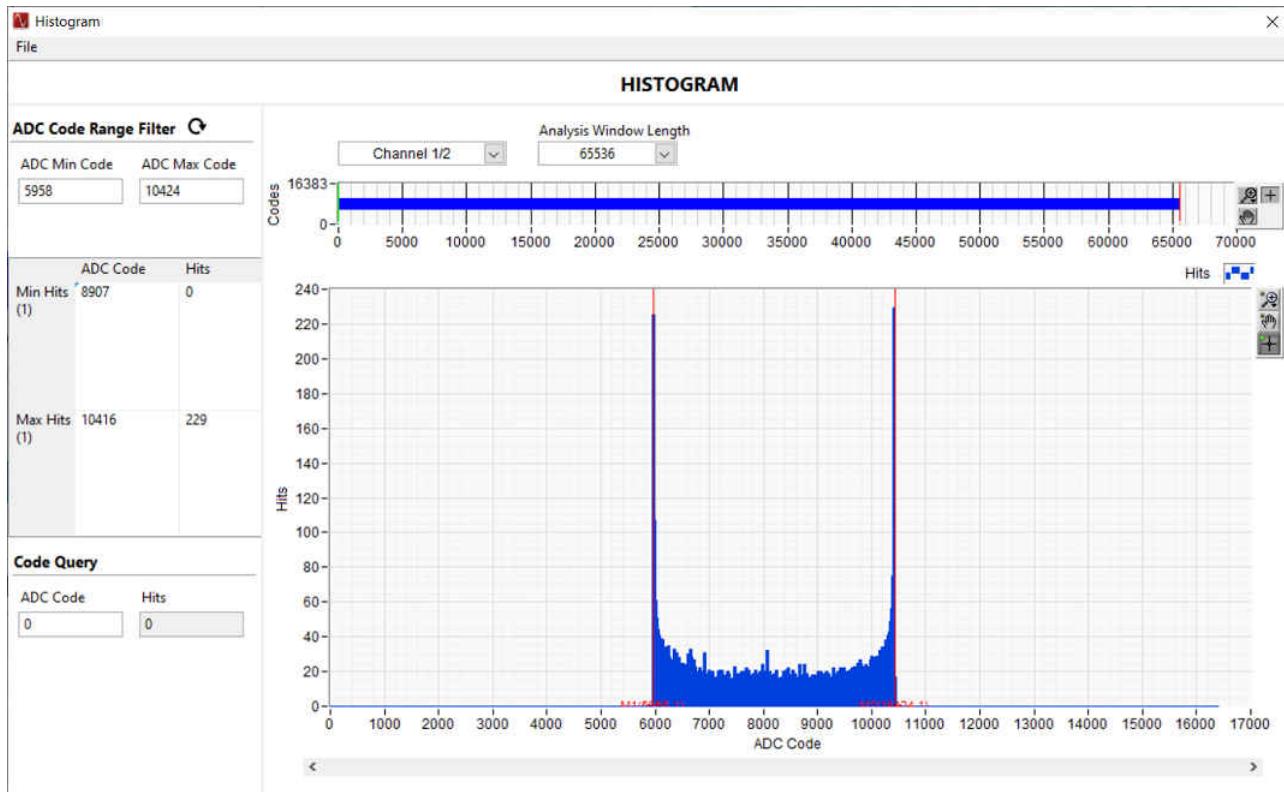


图 3-22. 代码直方图

为了获取完整采集数据的直方图分析，分析窗口长度应与数据采集的样本数匹配。要针对采集长度的特定部分分析 ADC 代码，请相应设置所需的“Analysis Window Length”值，并将绿色光标移到上下文图形的长度上以便选取所需的 ADC 采集数据部分来进行直方图分析。

3.1.4.11 禁用用户弹窗

选择“Disable User Popups”选项后，GUI 将禁用某些用户弹窗，如“ADC Lane rate”弹窗、“No Firmware present”弹窗等等。但是，该选项不会禁用错误弹窗。

3.1.4.12 HSDC 专业版 (精简版)

选择“HSDC Pro Lite version”选项后，系统将提示重新启动 GUI，然后 GUI 将进入 Lite 版本模式。在 HSDC 专业版 (精简版) 中，有几个选项不受支持，如双通道显示、上下文图更新等。此外，与正常版本相比，Lite 版本会节省一些采集时间。

3.1.5 帮助

点击“Help”选项卡将打开一个包含五个选项的窗口。第一个选项“About”会打开一个状态窗口，其中显示 GUI 当前版本、软件 DLL、加载的固件以及补丁版本。

第二个选项“Debug Support”会启用调试电子邮件选项。启用该选项后，如果发生 GUI 错误，软件会提示用户它会通过电子邮件将调试日志发送给 TI 支持团队。除非用户禁用该功能，否则，对于后续的每个错误，GUI 都将以静默方式发送日志文件。第三个选项“Check for Updates”可验证用户的 GUI 是否为 TI 网站上提供的最新版本。

点击第四个选项“EVM GUI Help”会打开一个显示用户指南内容的窗口，允许用户搜索有关 GUI 操作的主题。

点击第五个选项“Version History”会打开一个显示 HSDC 专业版 GUI 修订版本历史记录的窗口。

3.2 状态窗口

HSDC 专业版 GUI 会在多个位置显示系统状态，例如正在下载、正在采集、警告、错误和信息性输出。在屏幕右下角，当 GUI 正在加载 FPGA、将数据加载到存储器或执行数据采集时，将出现一个滚动条来代替“IDLE”消息。屏幕中间还会打开一个新窗口，描述 GUI 当前正在执行的操作。图 3-23 展示了固件加载期间状态窗口的示例。



图 3-23. 状态窗口

在 HSDC 专业版 GUI 软件运行期间，如果从界面的下拉菜单中进行的选择与硬件选择或设置不兼容，则中心状态窗口中可能会出现警告。例如，如果输入的采样率快于特定 ADC 数据表所支持的采样率，则会显示一条如图 3-24 所示的警告。

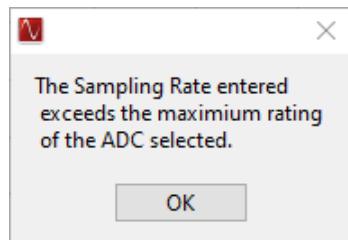


图 3-24. 中心状态窗口

3.3 模式选择

用户还可以点击位于 GUI 右上角的“Switch Device”按钮，选择要使用 TSW14xx EVM 进行测试的 EVM 类型，如图 3-25 所示。

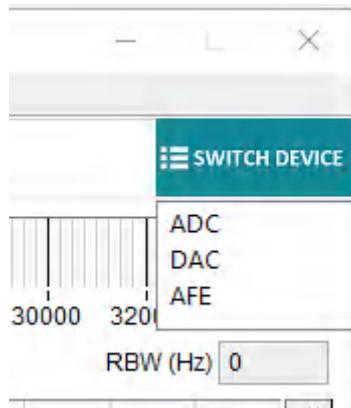


图 3-25. TSW1400 和 TSW14J5x 模式

所选的模式决定了主屏幕格式。如果选择 ADC，GUI 会设置为显示 ADC 数据采集结果。如果选择 DAC，GUI 会设置控制功能来加载测试图形，创建测试图形，并显示 GUI 读取文件后要发送到 DAC EVM 的测试图形的图形表示。

3.4 器件选择

设置电路板模式后，用户需要从器件选择下拉菜单中选择要测试的器件。如果 GUI 处于 ADC 模式，点击下拉箭头将显示可用的 ADC 选项，如图 3-26 所示。如果处于 DAC 模式，该列表将显示可用的 DAC。

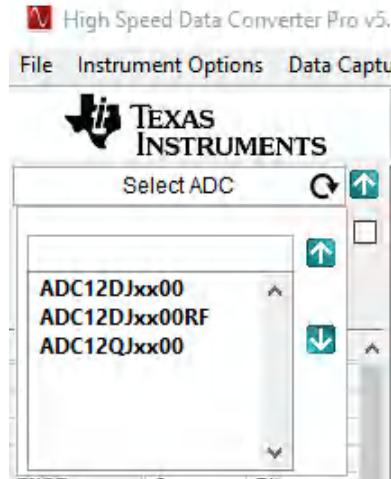


图 3-26. ADC 器件选择窗口

在正确目录中安装了 ini 文件的每个器件都会在器件选择下拉菜单中自动显示一个条目。

对于 TSW14J59revB 板，在选择 *Device Selection* 后，点击“*No firmware*”消息窗口上的“OK”，然后使用下拉箭头选择器件，如图 3-27 所示。选择器件名称后将列出图 3-27 所示的该器件可支持的模式。然后，用户可以从下拉列表中选择一种模式。

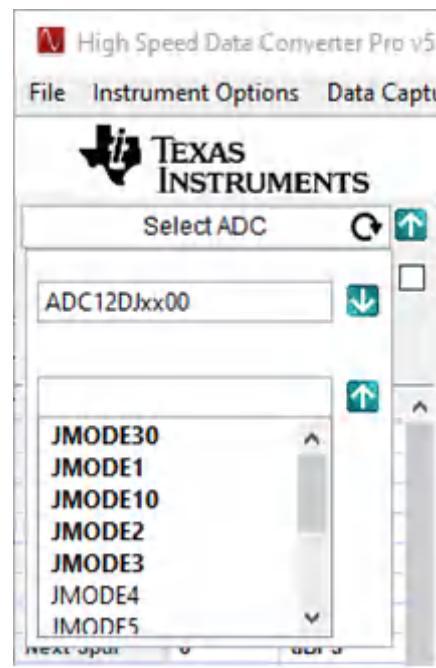


图 3-27. 支持的模式

3.5 跳过配置

在每次 ADC 采集和 DAC 发送期间，首先会根据所选模式来配置固件。对于重复的采集或发送，通过选中“*Skip Configuration*”复选框可以跳过固件配置，从而节省配置时间。

3.6 “Capture” 按钮 (仅限 ADC 模式)

完成所有其他选择后，“Capture”按钮将启动数据采集。数据采集可以是单次采集和显示，也可以是连续重复采集（使用工具栏中“Data Capture Option”选项卡下的“Capture”选项）。启用连续采集后，该按钮显示将从“Capture”更改为“Stop”。在此模式下点击该按钮将停止连续采集。在发出采集命令后，GUI 将存储当前使用的设置。如果关闭 GUI 后重新打开，并且原始固件仍然存在于 FPGA 中，则大多数设置将恢复。

3.7 测试选择 (仅限 ADC 模式)

“Test Selection”下拉菜单提供了一些选项以将显示数据为时域 (Time Domain)、单音 (Single Tone)、双音 (Two Tone) 或通道功率 (Channel Power)，如图 3-28 所示。单音 FFT 显示采集数据的功率频谱以及计算得出的 AC 性能统计数据。时域以逻辑分析仪显示和输出电平随时间变化的格式显示原始采集数据。双音模式设置光标并显示通常用于此类测试的结果。通道功率将在用户选择的通道 (最多 5 个) 周围放置光标并报告每个通道的功率。

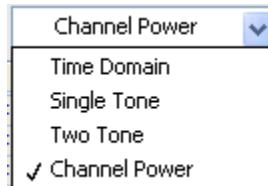


图 3-28. 测试选择下拉选项

3.7.1 单音 FFT

单音 FFT 屏幕如图 3-29 所示。较大的中央窗格显示 FFT 功率频谱，而屏幕左侧按类别分组显示计算出的统计数据。在窗口左下角的下拉菜单或文本输入框中选择或输入与测试相关的设置和文本。

显示的红色水平线是 RMS 线。这条线表示 FFT 图的本底噪声的 RMS 平均值。RMS 平均值是基于所有 FFT 频段（但包含输入频率的频段除外）计算得到的。更准确地说，RMS 线 = SINAD + FFT 记录长度过程增益，其中 FFT 记录过程增益 = $10\log(\text{点数}/2)$ 。

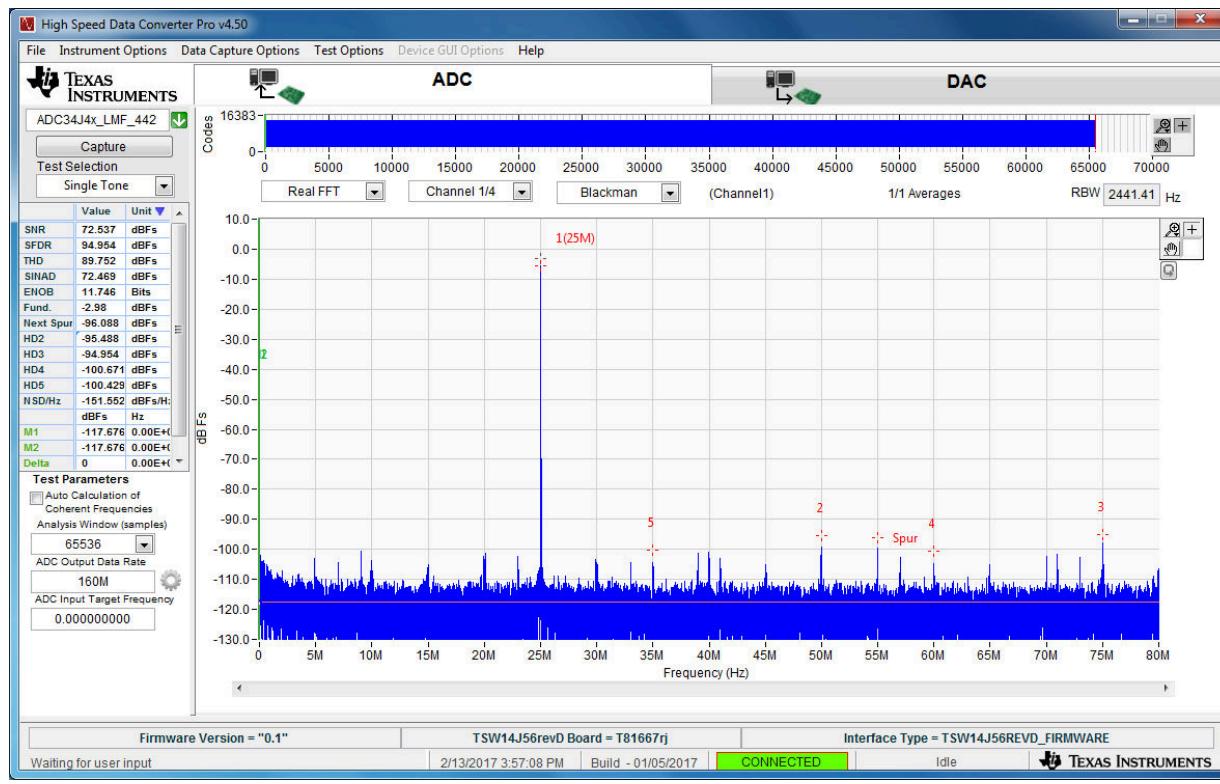


图 3-29. 单音 FFT 显示

3.7.1.1 参数控制

在“ADC Output Data Rate”文本框中填入输出数据速率。在大多数情况下，该值将与 ADC 的采样率相同。对于支持抽取的器件，该值通常较低。例如，如果器件按 2 抽取，该数字通常降低到 1/2；如果按 4 抽取，则降低到 1/4。该数字以赫兹 (Hz) 为单位输入，但可以附加字母 M 来表示以 MHz 为单位的采样率。

例如， $125M = 125\text{MHz}$ 或 $125,000,000\text{Hz}$ 。

在“ADC Input Target Frequency”文本框中填入期望的输入频率。如果启用了“Auto Calculation of Coherent Input Frequency”模式，则会自动将该输入频率调高或调低，使其与输入频率稍有偏离。如果需要相干输入频率，则用于提供输入频率的信号发生器必须设置为此处精确计算得出的相干频率。相干频率计算采用 ADC 采样率、用户输入的输入频率（以赫兹为单位）以及 FFT 记录长度，并调整输入频率，以便采集的数据在输入频率正弦波的相同位置开始和结束。这样可以避免由于 FFT 假定输入样本是连续输入信号的一部分，而导致 FFT 计算的某种瑕疵呈现模糊的功率频谱。如果输入频率和采样频率不相干，并且采样数据首尾相接形成连续的输入信号，则采样数据的开头和结尾会出现明显的相位不连续性。使采样频率和输入频率相干可避免这种明显的不连续性。如果输入频率不能保持相干，则可以使用 Rectangular 以外的窗函数在一定程度上处理掉这种影响。

可在“Analysis Window (samples)”文本框中设置 FFT 记录长度。TSW1400 和 TSW14J5x EVM 支持的 FFT 分析长度可多达 524,288 个样本，或少至 1,024 个样本。为了针对采集长度的特定部分分析 ADC 样本，请相应设置所需的“Analysis Window (samples)”值，并将绿色光标移到上下文图形的长度上以便选取所需的 ADC 采集数据部分来进行分析。代码图中显示的红色竖线表示使用采集数据中最后一个样本进行分析的位置。GUI 将仅允许记录长度的大小与采集的样本数相同或小于采集的样本数，该样本数由“Data Capture Options”选项卡下的采集选项中的值进行设置（请参阅节 3.1.3.1）。默认值是 65,536。

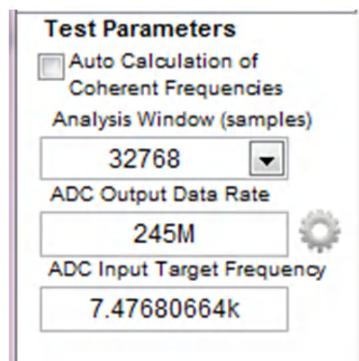


图 3-30. 测试参数

点击“ADC Output Data Rate”旁边的 **Settings** 按钮（齿轮图标）将打开如图 3-31 所示的窗口，允许用户指定附加器件参数。选中“Enable”可以启用该选项。

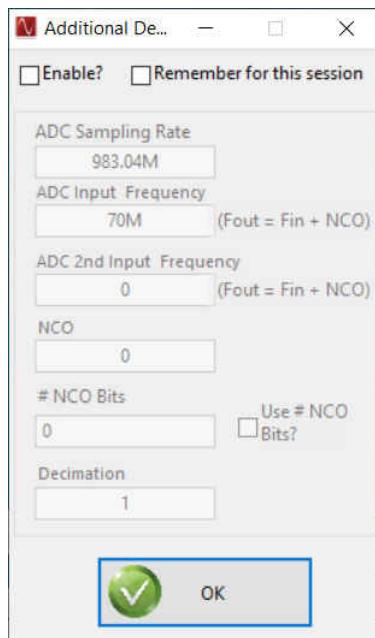


图 3-31. 附加器件参数

此附加设置用于根据以下器件参数计算所采集音调中杂散的确切位置：

ADC Sampling Rate – 器件的实际 ADC 采样率。图 3-30 中显示的“ADC Output Data Rate”值将为 (Actual ADC Sampling Rate / Decimation)。

ADC Input Target Frequency – 器件输入端的实际信号频率。

ADC 2nd Input Target Frequency – 第二个器件输入端的实际信号频率。

NCO – 在器件中配置的进入混频器的 NCO 频率。NCO 频率为输入音调提供指定频率值的频移。HSDC 专业版中的杂散搜索算法将考虑这一点并正确识别杂散。

of NCO Bits – 用于调整用户指定的 NCO 频率的 NCO 精度位数。要在计算 NCO 频率时使用相同的大小，请选中“Use # NCO Bits?”。下面的公式可根据 NCO 精度位数来修改用户指定的 NCO 频率。为了使用“# of NCO Bits”，应启用“Auto Calc of Coherent Frequencies”。

$$\text{Calculated NCO Frequency} = \text{ROUND} \left[2^{\# \text{NCO Bits}} * \left(\frac{\text{User Specified NCO Frequency} - \left(\text{ADC Output Data Rate} * \text{INT} \left(\frac{\text{User Specified NCO Frequency}}{\text{ADC Output Data Rate}} \right) \right)}{\text{ADC Output Data Rate}} \right) \right] * \left(\frac{\text{ADC Output Data Rate}}{2^{\# \text{NCO Bits}}} \right)$$

Decimation – 指定器件中配置的抽取模式。

Remember for this session – 保存测试参数设置以便在电路板断开或切换时保留设置。

3.7.1.2 ADC 采集数据显示窗格

ADC 采集数据会显示在 GUI 的主要中心部分。数据显示面板有四个显示控制下拉菜单。数据类型下拉菜单允许用户将结果显示为代码 (Codes)、位 (Bits)、实数 FFT (Real FFT) 或复数 FFT (Complex FFT)，如图 3-32 所示。

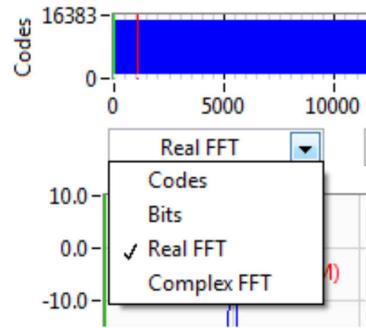


图 3-32. 数据显示选项

“Codes” 选项会将数据显示为实际数字代码。“Bit” 选项将显示各个 ADC 输出位的值，并且显示的值与逻辑分析仪采集的值相同。

“Channel” 下拉菜单允许用户选择要显示多通道 ADC 的哪个通道，如图 3-33 所示。

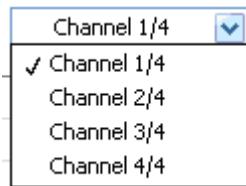


图 3-33. 通道选择窗口

在频域模式下，GUI 在 “Window Display” 下拉菜单（图 3-34）中提供了窗函数以应用于 ADC 采集数据，其中的 “Rectangular” 窗口对采集的数据的所有数据点应用单位增益。在未设置或无法精确设置 ADC 输出数据速率和输入频率来采集整数个输入频率（相干频率）周期的情况下，可以将 Hanning 窗、Hamming 窗或 Blackman-Harris 窗函数应用于采集的数据。

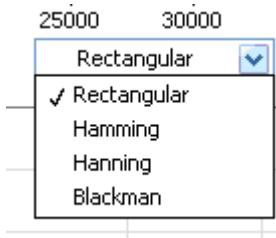


图 3-34. 数据窗选项

3.7.1.3 FFT 功率频谱

所采集数据的 FFT 功率频谱显示在窗口的主要中心部分。HSDC 专业版 GUI 软件会自动缩放水平轴以显示 DC 到奈奎斯特频率的范围，不过只需突出显示文本并键入新值即可更改水平轴的刻度。例如，对于图 3-29 中的显示内容，要放大输入频率，可以在频谱一端突出显示 0MHz 并键入 25M，然后在另一端突出显示一个值并键入 35M。这样会使 25MHz 至 35MHz 的功率频谱部分填满功率频谱显示区域。

功率频谱的垂直刻度会自动缩放以显示 FFT 结果 0dBFS 以下的本底噪声。此外，还可以通过突出显示垂直刻度的限值并键入新限值来手动调整垂直刻度。默认情况下，在显示区域中会标示输入频率的前几个谐波，并会显示 2 个附加标记 M1 和 M2，可以通过将标记拖动到功率频谱中的任何位置（例如尚未标记为谐波的噪声杂散）来放置这些标记。

可以使用鼠标右键点击功率频谱显示区域来编辑显示属性。可以编辑图形面板或图例等可见属性，也可以启用或不启用垂直和水平轴的自动缩放。此外，还可以将数据导出到 Excel 或剪贴板以进行复制或处理。

3.7.1.4 叠加展开波形

在时域模式下，位于采集显示区域左上部分附近的“Overlay Unwrap Waveform”复选框允许将计算出的标准化波形（橙色）叠加到样本数据波形（蓝色）上。如果采样频率和输入频率相干，则会将采样数据标准化为正弦波单个周期的计算表示。由于任何原因而导致的采样数据错误都会立即表现为展开波形上的尖峰。

3.7.1.5 单音 FFT 统计数据

对于单音 FFT 测试，在功率频谱显示区域的左侧会显示一些计算的统计数据和 AC 性能测量值。

SNR - 信噪比 (SNR) 是指基频功率 (PS) 或输入频率的功率与噪底功率 (PN) 的比值，不包括 DC 处的功率和前五个谐波的功率。当基频的绝对功率用作基准时，SNR 以 dBc (相对于载波的分贝数) 为单位；当基频功率被外推至转换器满量程范围时，SNR 以 dBFS (相对于满量程的分贝数) 为单位。

$$\text{SNR} = 10\log_{10}(\text{Ps}/\text{Pn}) \quad (2)$$

SFDR - 无杂散动态范围 (SFDR) 是指基频功率与最高其他频谱分量（杂散或谐波）的功率的比值。SFDR 通常以 dBc (相对于载波的分贝数) 为单位。

THD - 总谐波失真 (THD) 是指基频功率 (PS) 与前五个谐波的功率 (PD) 的比值。THD 在数据表中通常以 dBc (相对于载波的分贝数) 为单位。

SINAD - 信噪比和失真 (SINAD) 是指基频功率 (PS) 与所有其他频谱分量（包括噪声 (PN) 和失真 (PD)，但不包括 DC ）的功率的比值。

$$\text{SINAD} = 10\log_{10}(\text{Ps}/(\text{Pn}+\text{Pd})) \quad (3)$$

ENOB - 有效位数 (ENOB) 用于衡量转换器相对于理论限值（基于量化噪声）的性能。

$$\text{ENOB} = (\text{SINAD} + \text{Fundamental Power-1.76})/6.02 \quad (4)$$

Fund.- 该参数显示基频的功率级别。

Next Spur.- 该参数显示下一个最大杂散（非 HD 杂散）的功率级别。

HD2-6 - 显示输入频率的二次谐波到六次谐波的功率值（以 dBc 为单位）。

NSD/Hz - 该参数显示噪声频谱失真，以满量程/带宽赫兹（即 dBFS/Hz）为单位。

M1、M2、Delta - 显示标记 M1 和 M2 位置的功率级别。可以通过鼠标在频谱上移动这些标记。Delta 参数显示 M2 和 M1 之间的功率差。

3.7.2 多通道显示

“Multi-Channel Display”选项通过重叠的形式在单个图形中显示所有通道数据。点击“Multi-Channel”复选框附近的“Settings”按钮  会显示一个弹窗，允许启用或禁用指定的通道。

3.7.3 单位选择

通过点击统计数据部分中的 *Unit* 符号，即可选择更改各种 FFT 统计数据的单位。SNR、SFDR、THD、SINAD、Fundamental、Phase、Next Spur 和 HD2-5 可显示为 dBFS、dBc 或 Hz 单位。当选择 Hz 时，只有 Fund、Next Spur 和 HD2-5 以赫兹为单位，其他值以 dBc 为单位，如图 3-35 所示。

	Value	Unit ▼	▲		Value	Unit ▼	▲		Value	Unit ▼	▲
SNR	0	dBFS		SNR	0	dBc		SNR	0	dBc	
SFDR	0	dBFS		SFDR	0	dBc		SFDR	0	dBc	
THD	0	dBFS		THD	0	dBc		THD	0	dBc	
SINAD	0	dBFS		SINAD	0	dBc		SINAD	0	dBc	
ENOB	0	Bits		ENOB	0	Bits		ENOB	0	Bits	
Fund.	0	dBFS		Fund.	0	dBFS		Fund.	0	Hz	
Phase	0	Rad		Phase	0	Rad		Phase	0	Rad	
Next Spur	0	dBFS		Next Spur	0	dBc		Next Spur	0	Hz	
HD2	0	dBFS		HD2	0	dBc		HD2	0	Hz	
HD3	0	dBFS		HD3	0	dBc		HD3	0	Hz	
HD4	0	dBFS		HD4	0	dBc		HD4	0	Hz	
HD5	0	dBFS		HD5	0	dBc		HD5	0	Hz	
NSD/Hz	-Inf	dBFS/Hz		NSD/Hz	-Inf	dBc/Hz		NSD/Hz	-Inf	dBc/Hz	
	dBFS	Hz			dBFS	Hz			dBFS	Hz	
M1	0	0.00E+0		M1	0	0.00E+0		M1	0	0.00E+0	
M2	0	7.50E+7	▼	M2	0	7.50E+7	▼	M2	0	7.50E+7	▼

图 3-35. 单位选择

3.7.4 时域

选择“Time Domain”选项后会将 ADC 采集数据显示为时域中的数字代码。GUI 左侧显示的代码统计数据包括最小值 (Min)、最大值 (Max)、标准偏差 (St. Dev)、平均值 (Mean)、中值 (Median)、RMS、峰峰值 (Peak-to-Peak) 和 PAR。

M1、M2、Delta - 显示标记 M1 和 M2 位置的代码值。可以通过鼠标在显示区域中移动这些标记。Delta 参数显示 M2 和 M1 之间的代码值差异。

标记 M1 和 M2 的位置在上表中是可编辑的。例如，要设置标记 M1 的位置，只需点击 M1 行单元格的“Units”列，然后输入所需的值以查看 M1 标记位置的变化。

此外，时域 RMS 值可通过信号的 DC 功率计算得出。标准偏差值不包括 DC 功率。

以下步骤说明了 HSDC 专业版如何计算 RMS 和标准偏差值。

1. **标准偏差** : (((时域通道数据数组的所有元素 - 平均值) 的平方)/(时域通道数据数组大小 - 1) 的和) 的平方根

VI 使用[方程式 5](#) 计算标准偏差值。

$$\Psi_x = \sqrt{\frac{1}{n} \sum_{i=0}^{n-1} |x_i - \mu|^2} \quad (5)$$

其中 Ψ_x 是标准偏差值，n 是 X 中的元素数量， μ 表示平均值。

2. **RMS** : (((时域通道数据数组的所有元素) 的平方)/(时域通道数据数组大小 - 1) 的和) 的平方根

VI 使用[方程式 6](#) 计算 rms 值。

$$\Psi_x = \sqrt{\frac{1}{n} \sum_{i=0}^{n-1} |x_i|^2} \quad (6)$$

其中 Ψ_x 是 rms 值，n 是 X 中的元素数量。

3.7.5 双音

选择“Two Tone”选项后将显示采集的双音 ADC，并会将标记放置在用户指定的位置。GUI 左侧会显示如下的采集数据的统计数据：

F1 - 该参数显示第一个基频的功率级别。

F2 - 该参数显示第二个基频的功率级别。

2F1+F2 - 该参数显示等于第一个基频两倍加第二个基频的频率的功率级别。

2F2+F1 - 该参数显示等于第二个基频两倍加第一个基频的频率的功率级别。其他参数遵循此格式。

GUI 左下角会打开一个新窗口，在其中可以输入第二个 ADC 输入频率，如图 3-36 所示。

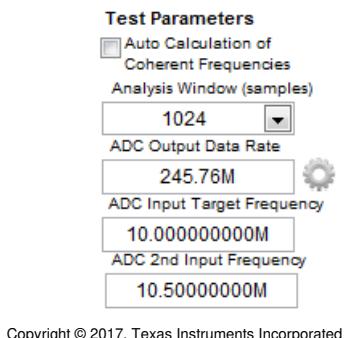


图 3-36. “ADC 2nd Input Frequency” 框

3.7.6 通道功率

选择“Channel Power”选项后将在 GUI 左侧的参数列中显示所选通道的功率计算值。该选项将在 GUI 左下角显示三个新的设置窗口，供用户选择要用于测量通道功率的通道数（最多 5 个）、信号宽度和采集数据的通道间隔。为测量功率选择的每个通道都有两个光标，一个标记为 CxL，另一个标记为 CxU。“x”值将指示实际通道编号。图 3-37 展示了使用仿真 ADC 输入功能时一次 3 通道功率测量的示例。输入测试图形的名称为“WCDMA_TM1_complexIF30MHZ_Fdata245.76MHZ_1000.tsw”，位于测试文件目录中。

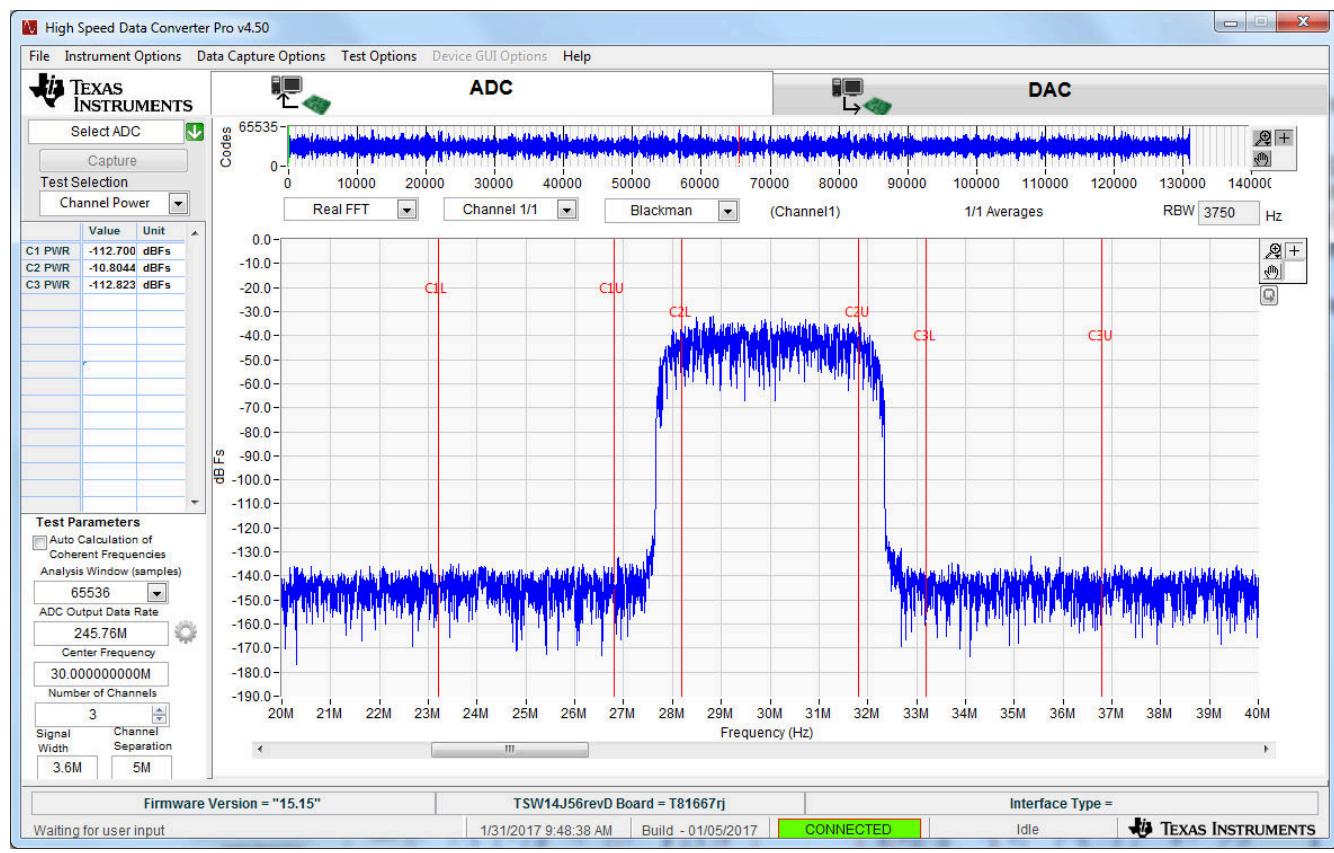


图 3-37. 三通道功率测量示例

3.8 DAC 显示面板 (仅限 DAC 模式)

选择 GUI 主面板右上角的“DAC”按钮将更改 DAC 操作的面板显示模式，如图 3-38 所示。

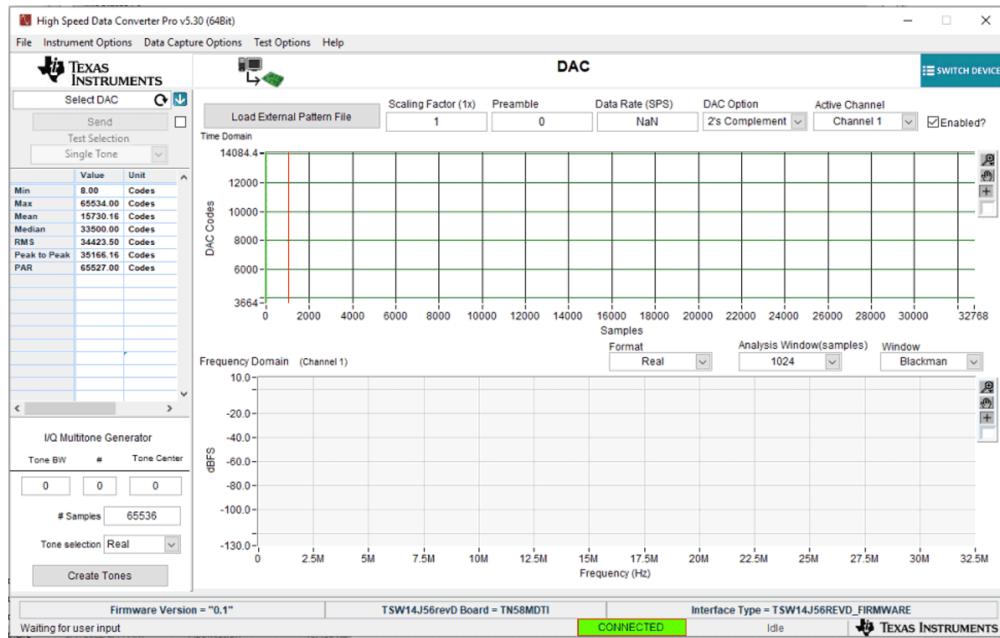


图 3-38. DAC 显示模式

3.8.1 “Send”按钮 (仅限 DAC 模式)

该按钮位于 GUI 左上角，使 GUI 将数据下载到 TSW14xxx 板载存储器中，然后 TSW14xxx 将数据从存储器模块发送到受测的 DAC EVM。该按钮仅在 GUI 已将有效数据加载到 PC 内存后才有效。点击“Instrument Option”选项卡下的“Reset Board”选项将使 GUI 停止发送测试图形。

3.8.2 “Load File to Transfer into TSW14xxx”按钮

“Load External Pattern File”按钮用于选择要加载到电路板存储器中的测试图形文件。点击该按钮会打开一个导航窗口，用户将从中选择所需的测试文件。测试文件的格式可以是 .csv 或 .tsw。选择的文件将加载到 GUI 使用的 PC 内存中。

如果测试单个 DAC，导入的文件必须采用单列格式的文本格式整数值，范围为 -2^{n-1} 到 $2^n - 1$ 。如果是两个 DAC，文件必须采用 2 列格式。如果是四个 DAC，则为 4 列。对于 TSW1400 和 TSW14J5x，长度可为 4096 至 512M (单列)，增量为 32。GUI 附带几个示例测试文件，可在以下目录下找到：

C:\Program Files\Texas Instruments\High Speed Data Converter Pro\Test files。

注意：位数 = 采样分辨率。

3.8.3 参数控制

与数据文件一起用于生成时域图和频域图的五个参数为：

Scaling Factor (1x) - 根据该值缩放数据（默认值为 1）。适用于从文件加载的数据以及音调生成的数据。比例数据会发送到 DAC。

Preamble - 循环起始点之前的样本数（默认值为 0）。该值必须以 32 为增量。

Data Rate - 测试文件的 I/Q 样本的采样率。仅供 GUI FFT 频率显示图使用。该数字以赫兹 (Hz) 为单位输入，但可以附加字母 M 来表示以 MHz 为单位的采样率。

DAC Option - 确定测试图形文件是 2 的补码 (2's Compliment) 还是偏移二进制 (Offset Binary)。

Active Channel - 如果选中“Enabled”复选框，选择显示的测试图形文件中的通道（1、2、3 或 4）。

加载文件并更新参数后，GUI 面板会显示数据的图形表示。图 3-39 展示了数据速率为 250MHz 的偏移二进制、25.1MHz 音调的示例。

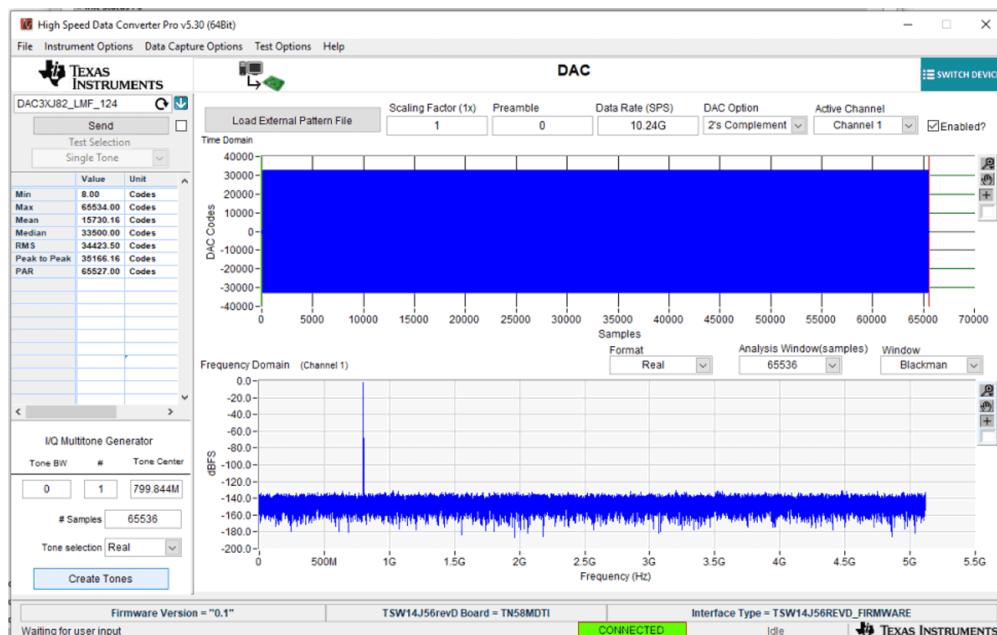


图 3-39. DAC 测试图形显示

“Send”按钮现在将变为活动状态。点击该按钮可开始将数据从 TSW14xxx 传输到受测的 DAC EVM。该图形是一种循环测试图形，会持续运行，直到再次点击“Send”按钮。

在 TSW1400 EVM 上，每次图形重新开始时，都会在标记为“SYNC4”的 SMA 上生成一个同步脉冲。这个高电平有效脉冲的宽度为 8 个采样时钟周期。标记为“SYNC3”的 SMA 将具有采样率除以 16 的时钟。这些信号可用于触发频谱分析仪等外部测试设备。

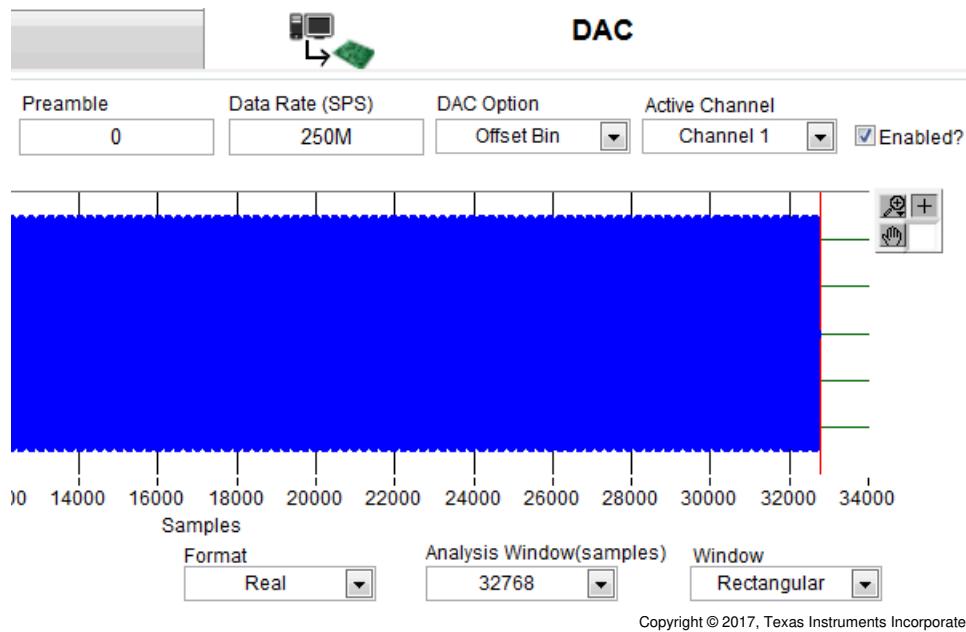


图 3-40. 显示模式选项

在显示区域的中间有三个窗口，允许用户设置要发送的测试图形的显示模式，如图 3-40 所示。此处可以设置数据的显示格式（复数或实数）、要显示的数据点数（从 1024 到高达 524,288，具体取决于受测的 TSW14xxx）以及不同的窗口选项。

3.9 I/Q 多音发生器

位于 GUI 左下角的 I/Q 多音发生器工具允许用户生成可与 HSDC 专业版 GUI 配合使用的测试图形。该工具使用以下参数：

Tone BW - 以赫兹为单位的音调带宽。如果是兆赫兹，请在数字后面输入“M”。

- 音调数。如果设置为 1，则会忽略“Tone BW”设置。

Tone Center - 以赫兹为单位的音调中心频率。

of Samples - 测试样本数。4096 至 2M，以 32 为增量。

Tone Selection - Real 或 I/Q。

要生成图形，请输入所需的参数，然后点击“Create Tones”按钮。点击“Send”会将数据发送到 TSW14xxx 存储器，然后发送到受测的 DAC EVM。用户还可以选择保存该文件。

4 ADC 数据采集软件操作

4.1 使用 ADS5281 EVM 测试 TSW1400 EVM

本节介绍使用具有 LVDS 输出接口的 ADS5281 EVM 进行测试时的操作。

- 如果未安装 ADC EVM，请将 TSW1400 断电。
- 将 ADS5281 EVM 的 J8 连接到 TSW1400 的连接器 J3。
- 向 J1 提供未通电的 +5VDC 连接，并返回到 ADS5281 EVM 的 J2。
- 向 ADS5281 EVM 的 J26 提供 1.5VPP 40MHz 正弦波时钟。
- 为 CH1 提供经过滤波的 10MHz 模拟输入。
- 给 TSW1400 上电，然后给 ADC EVM 上电。
- 按照[软件启动](#)一节中的说明启动 HSDC 专业版 GUI。
- 图 4-1 展示了连接到 ADS5281 EVM 的 TSW1400 EVM。

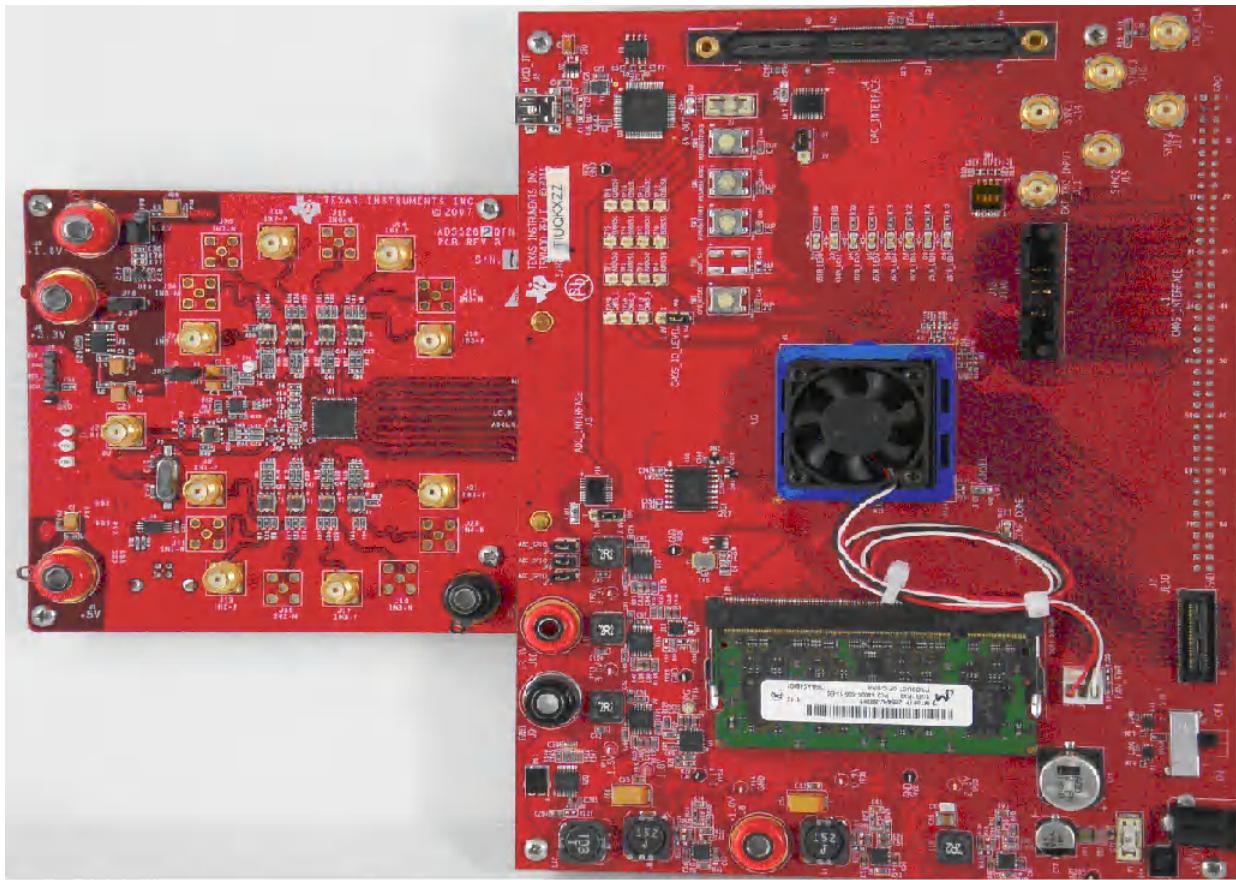


图 4-1. TSW1400EVM 连接到 ADS5281 EVM

要将 GUI 设置为在数据采集模式下运行，请点击 GUI 左上方的“ADC”选项卡。导航至 GUI 左上角的器件选择按钮，点击下拉箭头，然后选择“ADS5281”。点击该文件后将打开一个弹出窗口，询问“Do you want to update the Firmware for ADC”。点击“Yes”。固件现在开始加载，大约需要 20 秒的时间完成。ADS5281 固件加载完成后，FPGA_CONF_DONE LED 会在配置 FPGA 后点亮。名为 USER_LED (0 - 7) 的 LED (USER_LED4 除外) 也会亮起。

备注

如果 TSW1400 未接收到来自 ADC EVM 的有效时钟，USER_LED3 会熄灭。

- 使用“Test Selection”按钮将采集显示画面更改为“Single Tone”。
- 将活动通道设置为“Channel 1/8”。

- 使用默认的记录长度值 65,536。
- 将 ADC 采样率设置为 40MHz。
- 如果使用相干输入频率，请点击“Auto Calculation of Coherent Frequency”功能和“Rectangular”采集模式。否则，请勿设置此功能，并使用“Blackman”窗口模式。
- 将输入频率源设置为“Auto Calculation of Coherent Frequency”功能生成的“ADC Input Target Frequency”中的新值。
- 确保将显示模式设置为“Frequency”。
- 点击“Capture”按钮执行数据采集。结果应类似于图 4-2 中所示的结果。

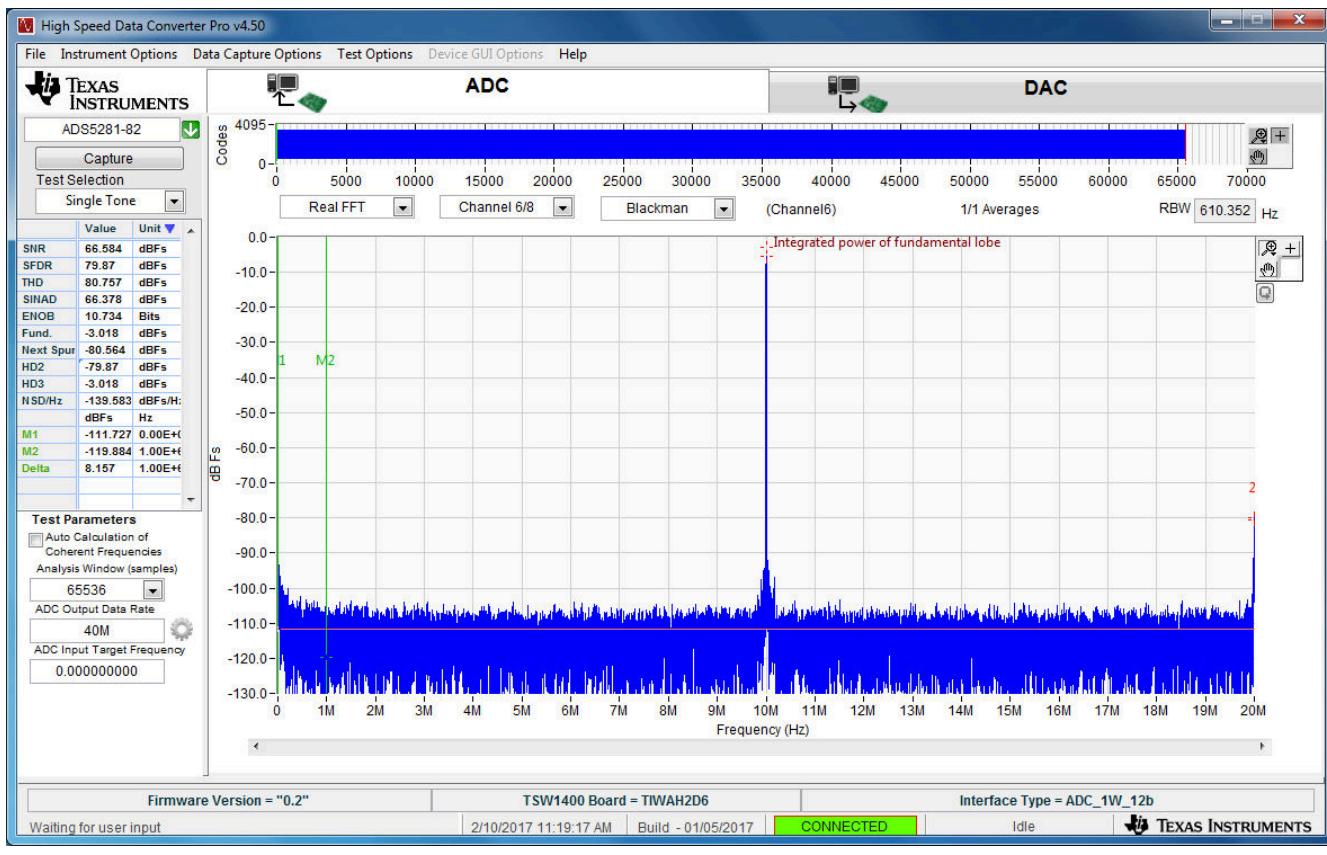
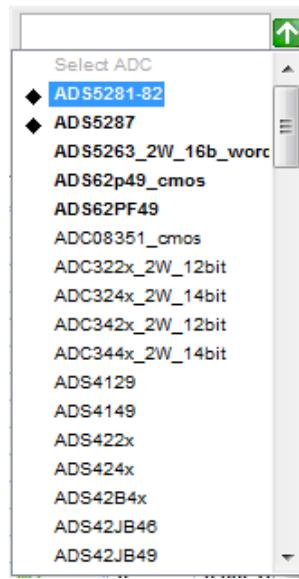


图 4-2. ADC5281 单音 FFT 采集结果

用户现在可以更改其他参数并执行另一次采集，从而观察不同频率、幅度和其他格式（如代码或位）条件下的 ADC 输出。

加载固件后，如果用户点击器件选择窗口中的下拉箭头，则 GUI 将通过在器件名称前面添加黑色菱形来指示可以将哪个 ADC EVM 与这次加载的固件一起使用，如图 4-3 所示。只要用户未将 TSW1400 断电，无需再次加载固件即可测试任何一个具有黑色菱形标记的器件。当前固件支持的器件带有黑色菱形标记。



Copyright © 2017, Texas Instruments Incorporated

图 4-3. 当前加载的固件支持的器件

4.2 使用 ADS62P49EVM (CMOS 接口) 测试 TSW1400EVM

本节介绍使用配置为 CMOS 输出接口的 ADS62P49 EVM 进行测试时的操作。

- 如果未安装 ADC EVM , 请将 TSW1400 断电。
- 将 ADS62P49 EVM 的 J1 和 J2 连接到 TSW1400 EVM 的连接器 J1。

备注

TSW1400 连接器的引脚 1 插入 ADS62P49 EVM 上 J1 的引脚 39。

- 向 J10 提供未通电的 +5VDC 连接 , 并返回到 ADS62P49 EVM 的 J12。
- 向 ADS62P49 EVM 的 J19 提供 1.5V_{PP} 40MHz 正弦波时钟。在 CMOS 模式下运行时 , 请确保该时钟处于数据表中指定的频率限制范围内。
- 为 CH1 (J6) 提供经过滤波的 10MHz 模拟输入。
- 给 TSW1400 上电 , 然后给 ADC EVM 上电。
- 将 ADS62P49 EVM 设置为以并行模式、偏移二进制并行 CMOS 输出和内部基准电压运行。
- 按照 “ 软件启动 ” 一节中的说明启动 HSDC 专业版 GUI 。
- 图 4-4 展示了连接到 ADS62P49 EVM CMOS 连接器的 TSW1400 EVM 。

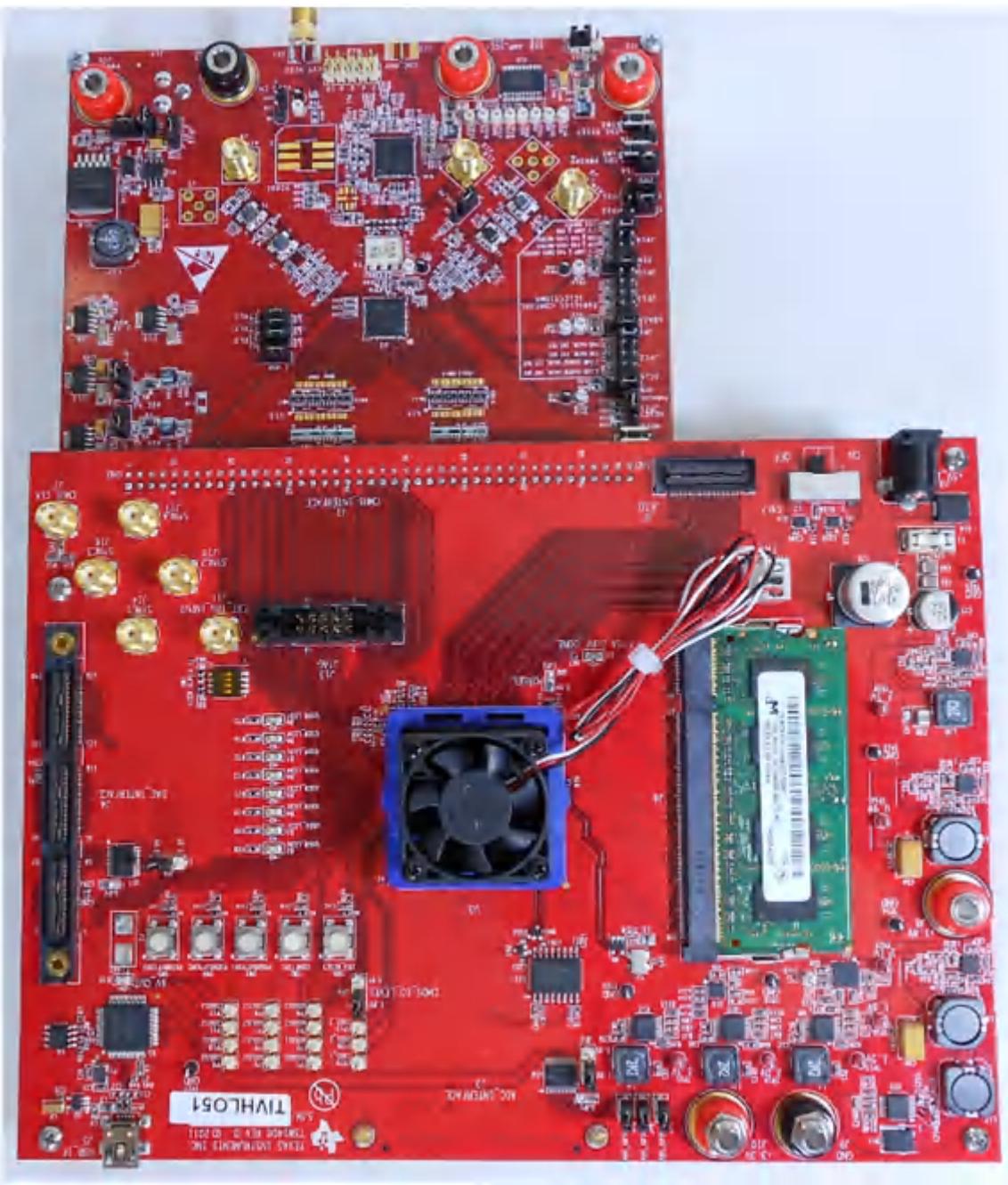


图 4-4. TSW1400EVM 连接到 ADS62P49EVM 的 CMOS 连接器

要将 GUI 设置为在数据采集模式下运行，请点击 GUI 左上方的“ADC”选项卡。导航至 GUI 左上角的器件选择按钮，点击下拉箭头，然后选择“ADS62p49_cmos”。点击该文件后将打开一个弹出窗口，询问“Do you want to update the Firmware for ADC”。点击“Yes”。固件开始加载，大约需要 20 秒的时间完成。固件加载完成后，FPGA_CONF_DONE LED 会在配置 FPGA 后点亮。名为 USER_LED (0 - 7) 的 LED 现在应该全部亮起。

备注

如果 TSW1400 未接收到来自 ADC EVM 的有效时钟，USER_LED3 和 USER_LED4 会熄灭。

- 使用“Test Selection”按钮将采集显示画面更改为“Single Tone”。
- 将活动通道设置为“Channel 1/2”。
- 使用默认的记录长度值 65,536。
- 将 ADC 采样率设置为 40MHz。

- 如果使用相干输入频率，请点击“Auto Calculation of Coherent Frequency”功能和“Rectangular”采集模式。否则，请勿设置此功能，并使用“Blackman”窗口模式。
- 将输入频率源设置为“Auto Calculation of Coherent Frequency”功能生成的“ADC Input Target Frequency”中的新值。
- 确保将显示模式设置为“Frequency”。
- 点击“Capture”按钮执行数据采集。结果应类似于图 4-5 中所示的结果。

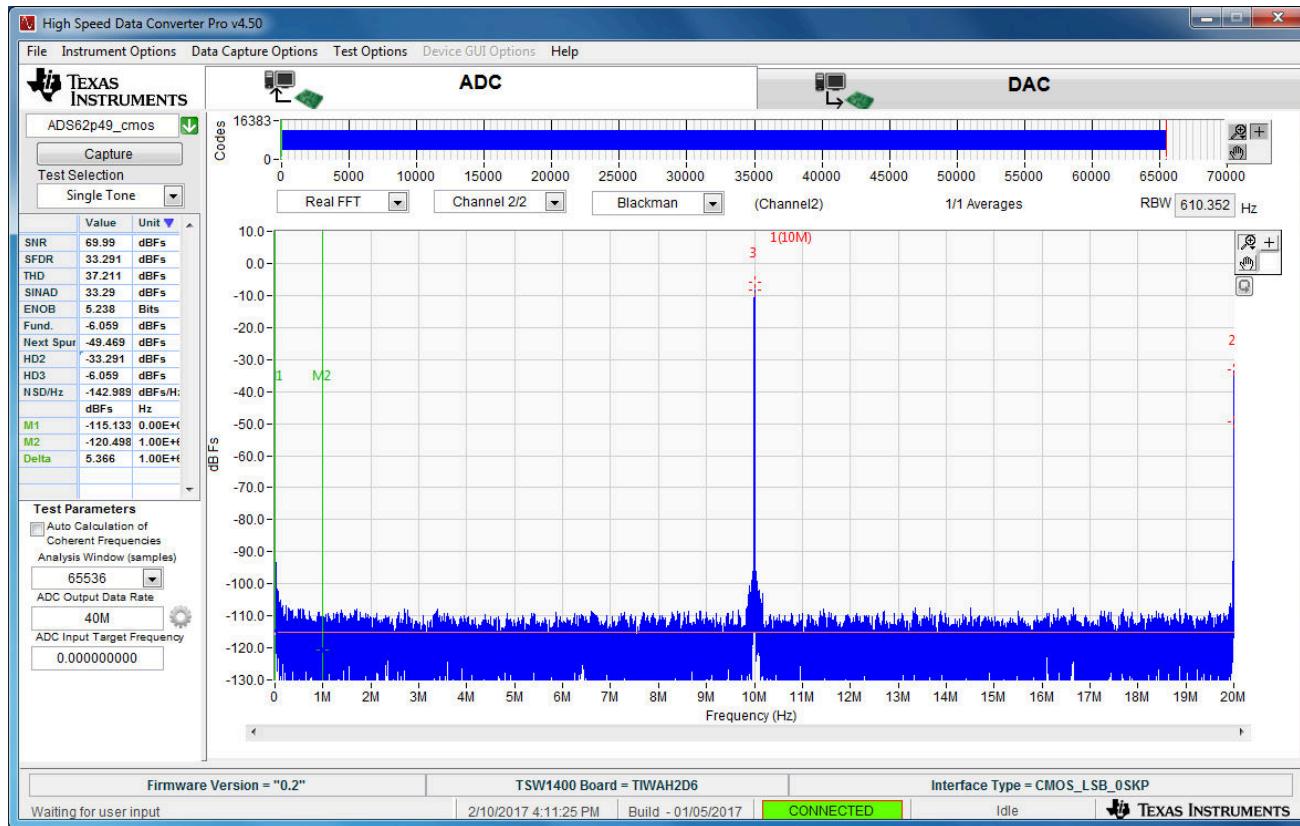


图 4-5. TSW1400EVM 从 ADS62P49EVM 采集的结果

5 TSW1400 图形发生器运行情况

5.1 使用 DAC3152 EVM 测试 TSW1400 EVM

本节介绍使用具有 LVDS 输入接口的 DAC3152 EVM 进行测试时的图形发生器操作。

- 将 TSW1400 断电。
- 将 DAC3152 的 J5 连接到 TSW1400 的连接器 J4。
- 为 J12 提供 +5VDC 并返回到 DAC3152 EVM 的 J13。
- 为 DAC3152 EVM 的 J9 提供 0.5Vrms 250MHz 时钟。
- 给 TSW1400 EVM 上电。
- 按照[软件启动](#)中的说明启动 HSDC 专业版 GUI。
- [图 5-1](#) 展示了连接到 DAC3152 EVM 的 TSW1400 EVM。

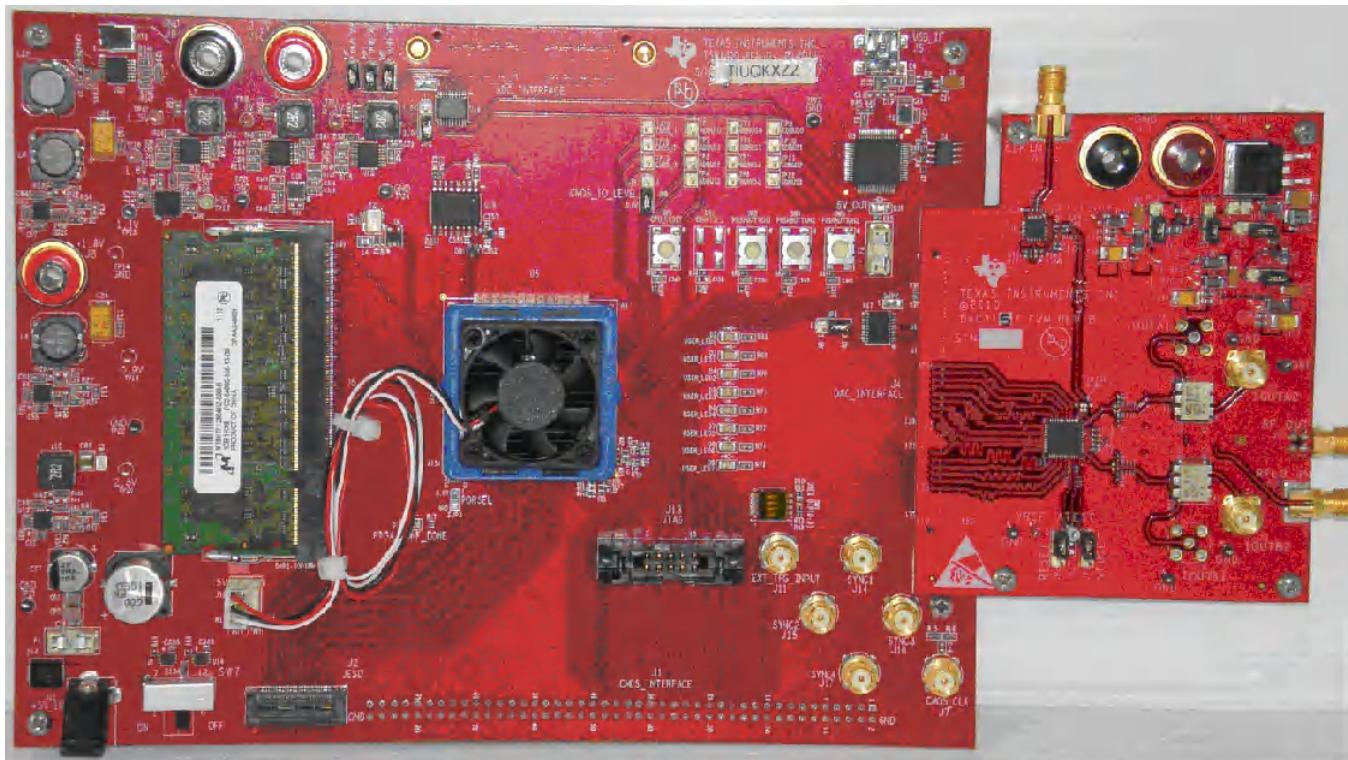


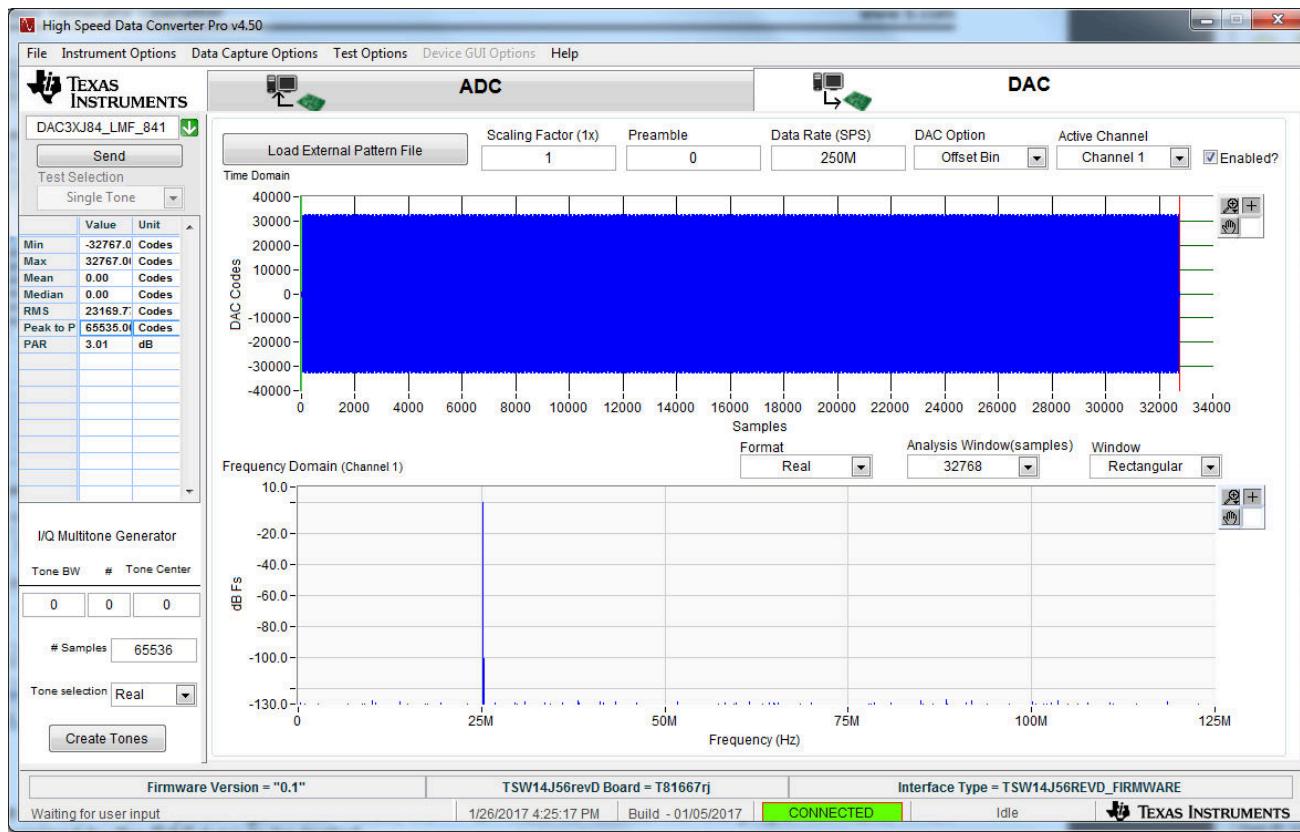
图 5-1. 连接到 DAC EVM 的 TSW1400 EVM

备注

从 DAC EVM 到 TSW1400 EVM 的 FPGA 时钟必须为 LVDS 电平。超过 LVDS 电平可能会损坏 TSW1400 FPGA。

5.2 加载 DAC 固件

如果是第一次打开 GUI，在设置图形发生器模式时，请确保选择 GUI 右上角的“DAC”。点击“DAC”后，GUI 首页应如[图 5-2](#) 所示。

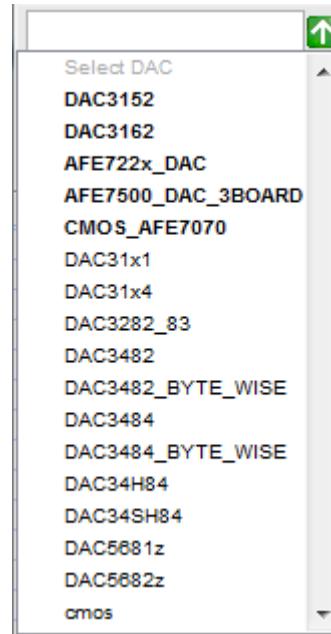


Copyright © 2017, Texas Instruments Incorporated

图 5-2. TSW14xxxEVM GUI DAC 模式首页

要在 DAC 图形发生器模式下运行 GUI，必须为 FPGA 加载相应的固件，该固件由待测试的 DAC 类型决定。

在 GUI 的“Select DAC”按钮中，点击下拉箭头并选择 DAC3152（图 5-3）。这将是该测试示例的目标 EVM。



Copyright © 2017, Texas Instruments Incorporated

图 5-3. DAC 选择

询问“Do you want to update the firmware for DAC”时，点击“Yes”。现在会在这一过程中加载该设置的固件，这将需要大约 20 秒时间。固件加载完成后，名为 USER_LED (0 - 7) 的 LED 现在将亮起，但 USER_LED 3 和 5 除外。USER_LED 3 用于指示第二个 PLL 的状态（但这个 PLL 不用于该固件版本），USER_LED 5 用于指示发送数据是否存在 FIFO 溢出（错误）。

备注

如果 TSW1400 未接收到来自 DAC EVM 的有效时钟，USER_LED3 和 USER_LED4 将熄灭。

5.3 配置 TSW1400 以生成图形

对于该测试，请在 GUI 顶部设置以下参数：

- Preamble 为 0
- Data Rate - 250MSPS
- DAC Option - Offset Binary
- Active Channel - Channel 1
- FFT Length - 32,768
- Window - Rectangular
- Scaling Factor 为 1

图形生成数据文件应与记录长度之一匹配才能使用矩形 (Rectangular) 窗口模式。如果无匹配，请将窗口模式切换至其他设置，如“Hanning”。

- 点击标记为“Load External Pattern File”的按钮。
- 选择“single_tone_cmplx_32768_250MSPS_BW_25.1MHZ.csv”。
- 点击“Send”。

GUI 的显示面板将更新，并会显示在代码和频域中发送到 DAC EVM 的测试数据，如图 5-4 所示。



图 5-4. TSW1400 输出数据到 DAC EVM

使用频谱分析仪验证 DAC3152 EVM 的 SMA J2 (IOUTA2) 和 J3 (IOUTB2) 上目前是否存在 25.1MHz 音调。

要关闭 GUI，请点击 GUI 右上角的“File”选项卡，然后在打开的弹出窗口中选择“Exit”。此操作将指定软件释放 USB 端口。

5.4 使用 DAC5688EVM (CMOS 接口) 测试 TSW1400 EVM

本节介绍使用具有 CMOS 输入接口的 DAC5688 EVM 进行测试时的操作。

- 如果未安装 DAC5688 EVM , 请将 TSW1400 断电。

备注

TSW1400 连接器的 J1 引脚 1 插入 DAC5688 EVM 上的 J2 引脚 1。

- 向 J15 提供未通电的 +3.3VDC 连接，并返回到 DAC5688 EVM 的 J16。
- 向 J13 提供未通电的 +1.8VDC 连接，并返回到 DAC5688 EVM 的 J14。
- 在 DAC5688 EVM 和主机 PC 之间连接一根 USB 电缆。
- 为 DAC5688 EVM 的 SMA J20 (EXT_VCXO) 提供具有 1Vrms、0V 失调电压的 491.52MHz 外部正弦波源。
- 将一根 SMA 电缆从 DAC5688 EVM 的 OUTCLK3 连接器 (J17) 连接到 TSW1400 EVM 的 CMOS_CLK (J7)。
- 给 TSW1400 上电，然后给 DAC EVM 上电。
- 按照 DAC5688EVM 用户指南中的说明加载并启动 DAC5688 EVM GUI。可以在 <http://www.ti.com.cn/tool/cn/dac5688evm> 页面上找到该软件和用户指南。
- 按照“软件启动”一节中的说明启动 HSDC 专业版 GUI。
- 图 5-5 展示了连接到 DAC5688 EVM CMOS 连接器的 TSW1400 EVM。

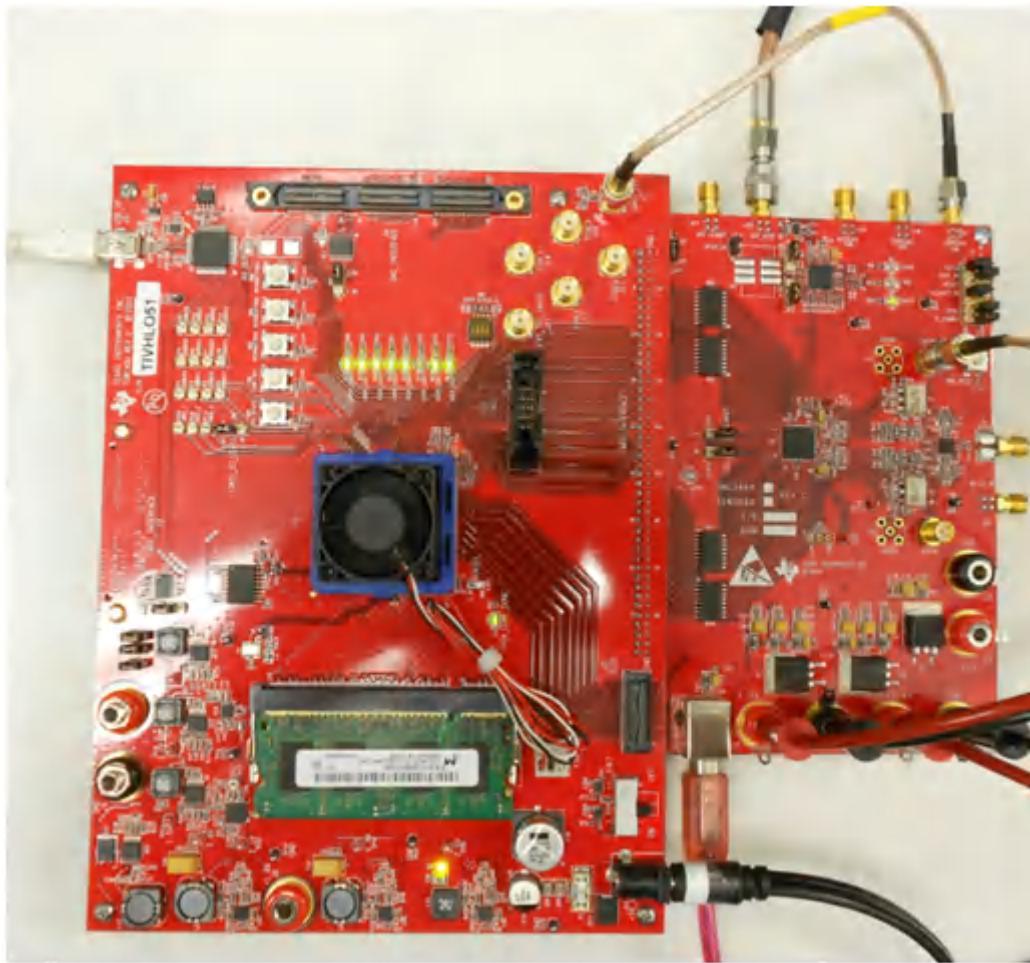


图 5-5. TSW1400EVM 连接到 DAC5688EVM 的 CMOS 连接器

使用 DAC5688 EVM GUI 将名为“example”的测试文件加载到 EVM 中。这个文件可以在 C:\Program Files (x86)\Texas Instruments\DAC5688\DAC5688 Configuration Files 中找到。该操作会将 DAC5688 设置为以

122.88MHz 的数据速率从 TSW1400 接收 WCDMA 测试图形。DAC5688 的 CLK2 以 491.52MHz 运行，DAC 插值设置为 4 倍，要求输入数据速率为 122.88MHz。

在 DAC5688 GUI 中，转至“CDCM7005”选项卡，并在“Y3 Output (OUTCLK3)”下设置 4 分频、LVCMOS 和 inverting，如图 5-6 所示。

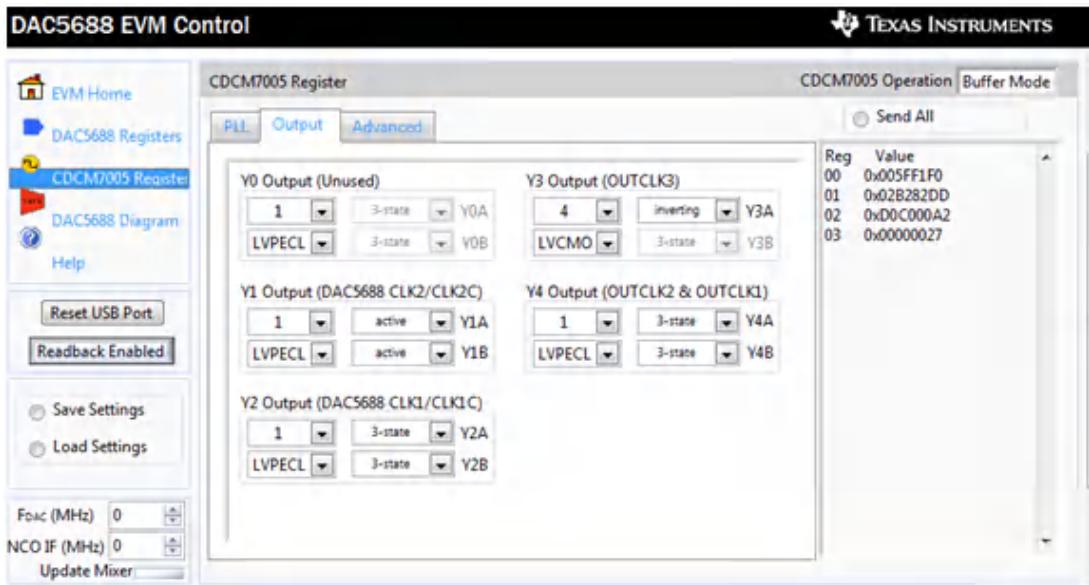


图 5-6. DAC5688 GUI 上的“CDCM7005”选项卡

这样会产生一个反相 122.88MHz 时钟供 TSW1400 用于生成 CMOS 测试图形。

备注

TSW1400 EVM 的 CMOS 数据速率始终不得超过 250MHz。该速率由提供给 J7 的 CMOS_CLOCK 输入进行设置。在接近该限值的频率下运行时，用户可能需要调整此信号的延迟以满足受测 DAC 的时序规格。

在 DAC5688 EVM 上，可以选择使用 CDCM7005 时钟发生器的备用输出作为时钟源。在该示例中，CDCM7005 的 OUTCLK3 经过反相以优化设置和保持时间。另一种调整延迟的方法是为此时钟源使用不同的电缆长度。

如果是第一次打开 HSDC 专业版 GUI，在设置图形发生器模式时，请确保选择 GUI 右上角的“DAC”。这样会使 EVM 适用于该测试示例。在 GUI 的“Select DAC”按钮中，点击下拉箭头并选择“cmos”。大多数高速 CMOS DAC EVM 都使用此固件。

询问“Do you want to update the firmware for DAC”时，点击“Yes”。在此过程中会加载固件设置，大约需要 20 秒时间。固件加载完成后，名为 USER_LED (0 - 7) 的 LED 现在将亮起，但 USER_LED 5 除外。USER_LED 3 用于指示第二个 PLL 的状态，USER_LED 5 用于指示发送数据是否存在 FIFO 溢出（错误）。

备注

如果 TSW1400 未接收到来自 DAC EVM 的有效时钟，USER_LED3 和 USER_LED4 会熄灭。

对于该测试，请在 GUI 顶部设置以下参数：

- Scaling Factor 为 1
- Preamble 为 0
- Data Rate - 122.88M (MSPS)
- DAC Option - 2's Complement
- Active Channel - Channel 1
- 点击标记为“Load External Pattern File”的按钮。
- 选择“WCDMA_TM1_complexIF30MHz_Fdata122.88MHz_1000.csv”。
- 点击“Send”。

GUI 的显示面板将更新，并会显示在代码和频域中发送到 DAC EVM 的测试数据，如图 5-7 所示。

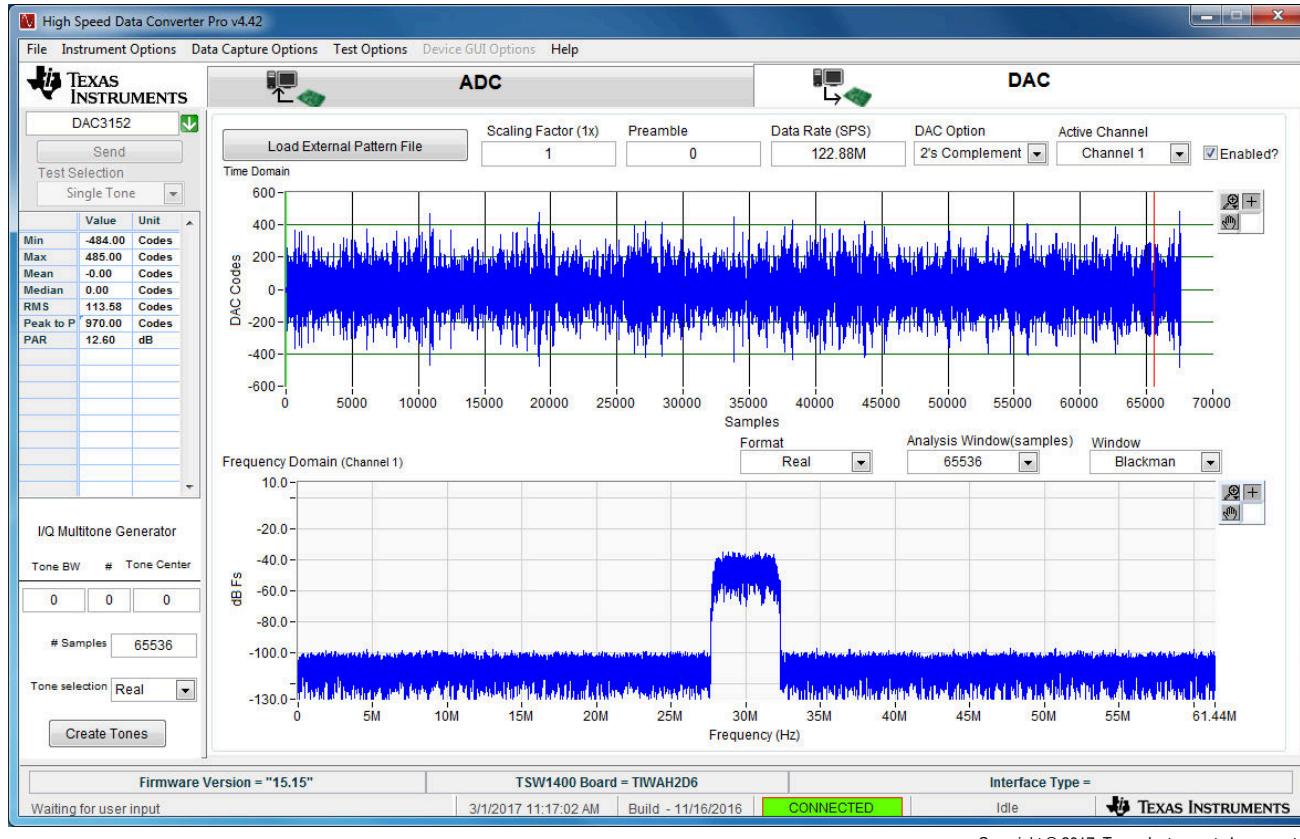


图 5-7. 加载测试文件后的 GUI

如果 DAC5688 EVM 配置为 IF 输出，请将频谱分析仪连接到 EVM 的 SMA J4 (IOUTB2) 或 J9 (IOUTA2)。DAC 示例文件的 NCO 设置为 61.44MHz，测试图形 IF 的中心频率为 30MHz。该信号应为以 91.44MHz 为中心的单个载波，如图 5-8 所示。

备注

DAC5688 EVM 默认设置为 RF 输出。调制器输出位置将为 LO 频率加 91.44MHz。有关 IF 和 RF 输出配置设置的详细信息，请参阅 DAC5688 EVM 用户指南 ([SLAU241](#)) 的第 4.7 节。

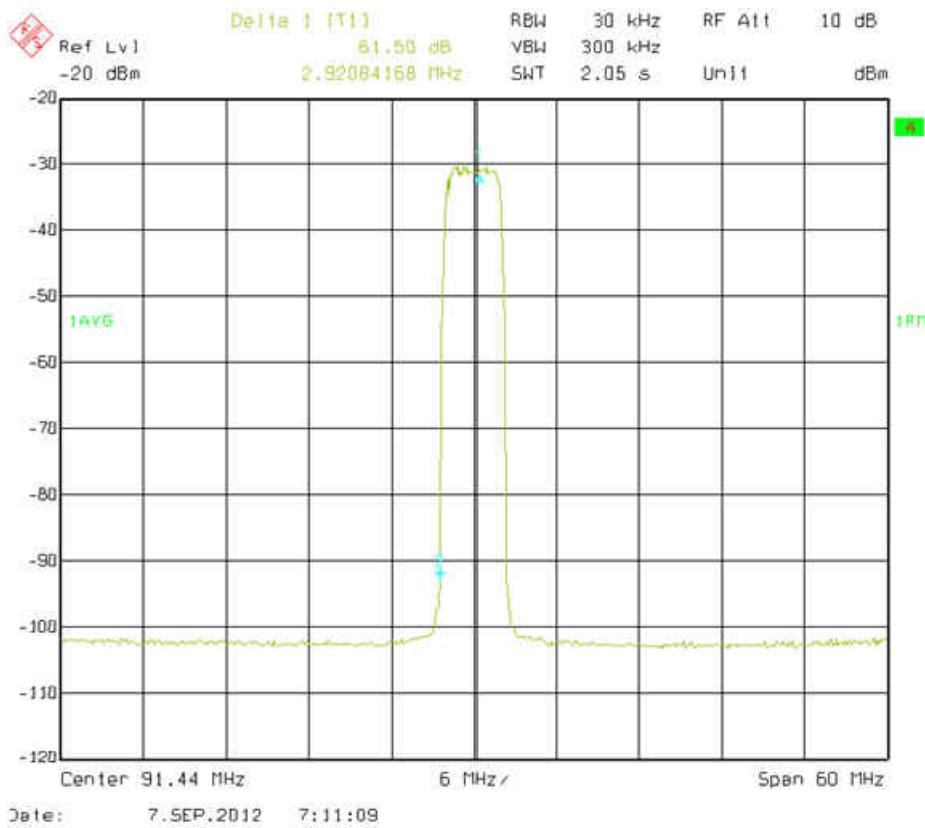


图 5-8. DAC5688 IF 输出

6 TSW14J58 功能说明

TSW14J58 EVM 是具有 JESD204B/C 串行接口的图形发生器和数据采集卡。TSW14J58 具有一个业界通用 FMC+ 连接器，可直接与 TI JESD204B ADC、DAC 和 AFE EVM 连接（请参阅图 6-1）。对于 ADC，高速串行数据由 Xilinx® Kintex® UltraScale® + FPGA 进行采集、解串行化和格式化。然后，数据存储到外部 DDR4 存储器组中，使 TSW14J58 能够存储多达 1.536G 的 16 位数据样本。此外，还支持 1 至 16 个通道的 1.6Gbps 至 24.5Gbps 通道速度。结合附带的 HSDC 专业版 GUI，这套完整的系统从 ADC EVM 采集数据样本并进行评估，然后生成所需的测试图形并发送至 DAC EVM，并且使用 AFE EVM（收发器模式）同时执行这两项任务。

为了在主机 PC 上采集数据，FPGA 从存储器中读取数据，并通过高速 16 位并行接口进行传输。连接至并行转换器的板载高速 USB 3.0 可将 FPGA 接口与主机 PC 和 GUI 桥接在一起。

在图形发生器模式下，TSW14J58 为受测的 DAC EVM 生成所需的测试图形。这些图形通过 USB 接口从主机 PC 发送到 TSW14J58。FPGA 将接收到的数据存储到板载 DDR4 存储器模块中。然后，存储器中的数据由 FPGA 读取，并通过 FMC+ 接口连接器传输到 DAC EVM。

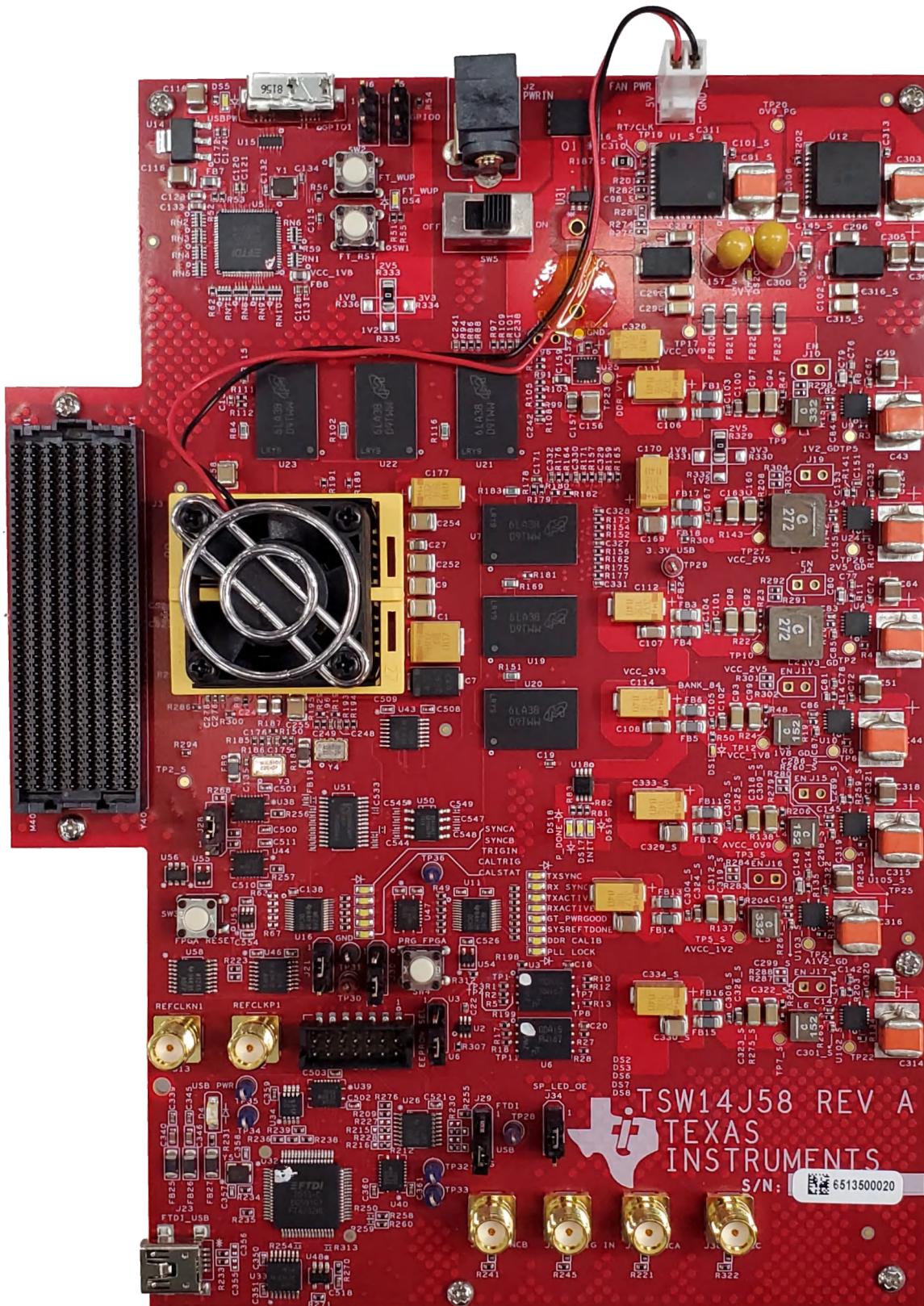


图 6-1. TSW14J58 EVM

6.1 使用 ADC12DJ3200 EVM 测试 TSW14J58 EVM

本节介绍使用具有 JESD204B 输出接口的 ADC12DJ3200 EVM 进行测试时的操作。

- 如果未安装 ADC EVM , 请将 TSW14J58 EVM 断电。
 - 使用 FMC 连接器将 ADC12DJ3200 EVM 连接到 TSW14J58 EVM。
 - 向 TSW14J58 EVM 的 J2 提供 $+6V_{DC}$ 连接 , 向 ADC12DJ3200 EVM 的 J37 提供 $+5V_{DC}$ 连接。
 - 将一根 Micro-USB 3.0 电缆连接到 TSW14J58 EVM 的 J1 , 将一根 Mini-USB 2.0 电缆连接到 J23。
 - 将一根 Mini-USB 2.0 电缆连接到 ADC12DJ3200 EVM 的 J31。
 - 给 TSW14J58 和 ADC12DJ3200 EVM 上电。
 - 图 6-2 展示了连接到 ADC12DJ3200 EVM 的 TSW14J58 EVM。

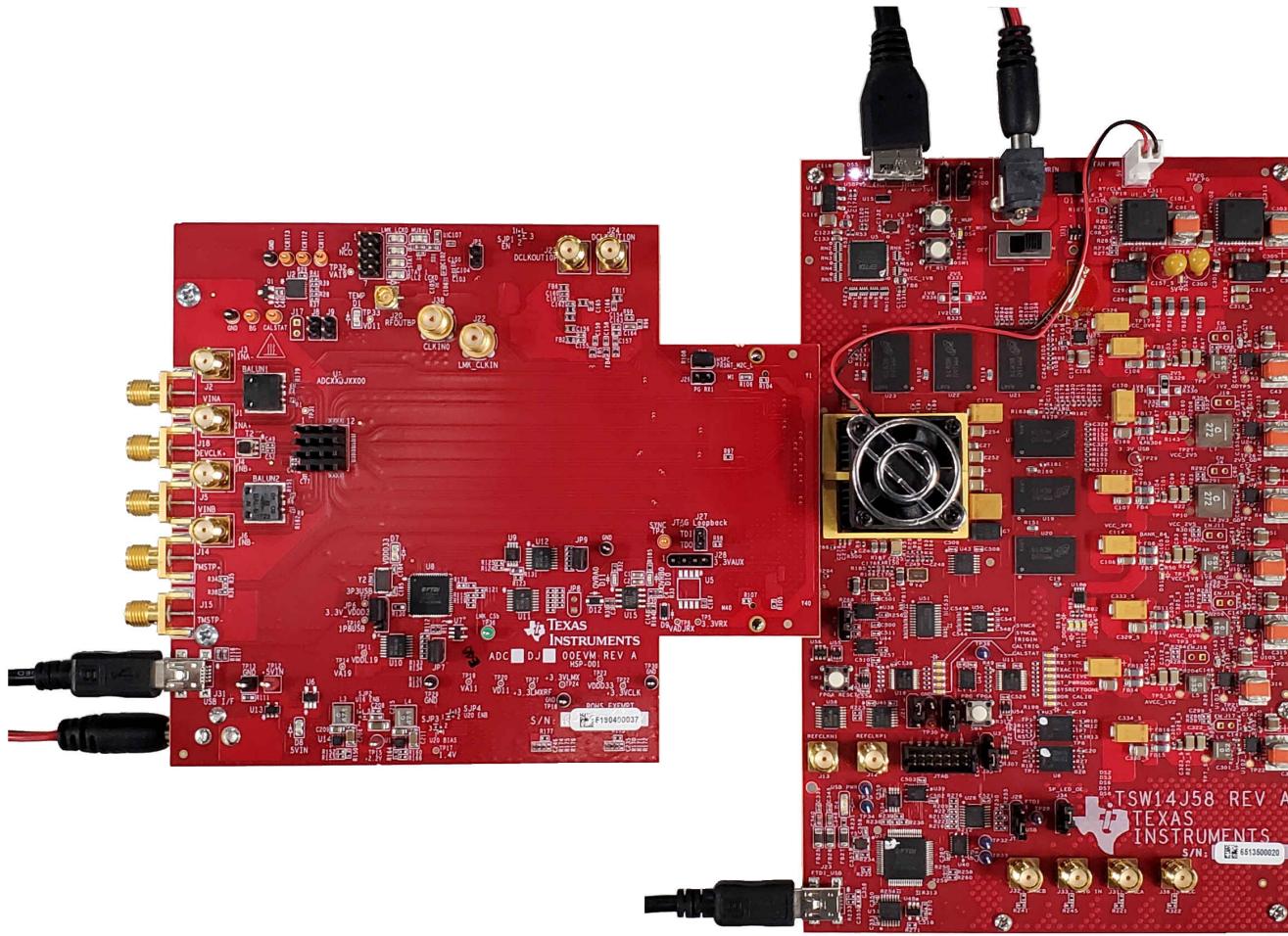


图 6-2. TSW14J58 EVM 连接到 ADC12DJ3200 EVM

单音 FFT 测试

- 为了评估 ADC12DJ3200 EVM，需要对 ADC、LMK04828 和 LMX2582 器件进行编程。使用 ADC12DJxx00EVM GUI 可轻松完成这一过程。
 - 打开 ADC12DJ3200 GUI 并连接到 ADC。
 - 选择板载时钟作为时钟源，然后从下拉菜单中选择采样率。该示例使用 3Gsps 采样率。
 - 选择 JMODE3 作为 *Decimation and Serial Data Mode* (双通道，16 条 JESD204B 通道)。
 - 按下 *Program Clocks and ADC* 按钮并等待编程完成。
 - 启动 HSDC 专业版 GUI 程序。程序启动时，请先连接到 TSW14J58 EVM 板，然后在 *Select ADC* 下拉菜单下选择器件 *ADC12DJ3200_JMODE3_2G_3G*，如图 6-3 所示。

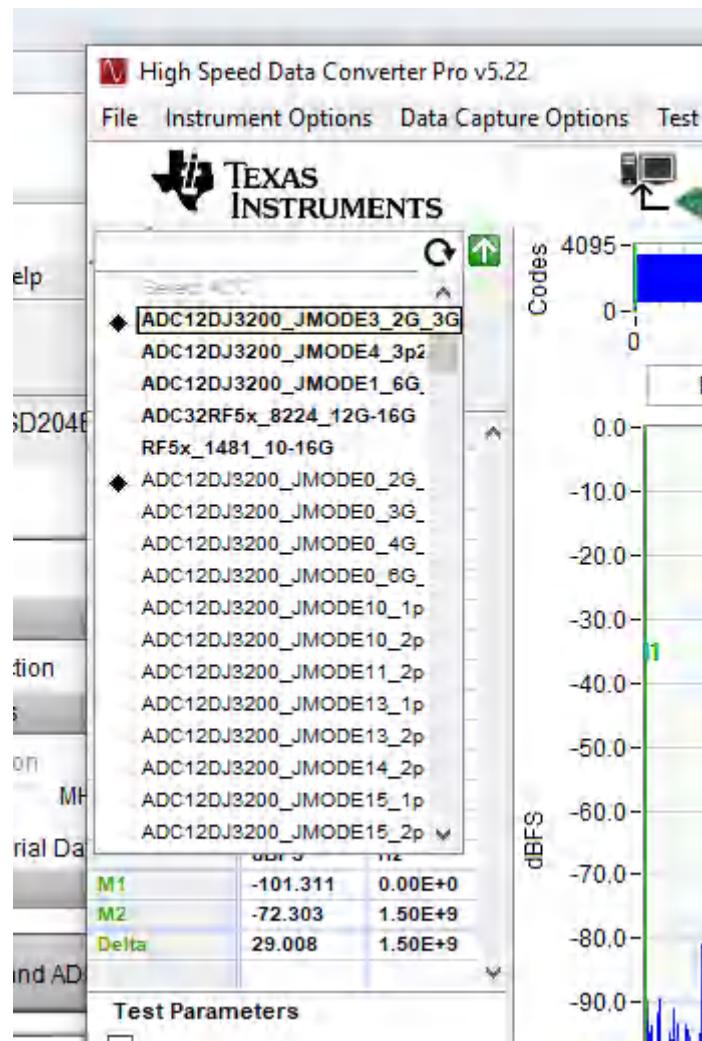


图 6-3. 在 HSDC 专业版 GUI 程序中选择 **ADC12DJ3200_JMODE3_2G_3G**

3. 当提示 *Load ADC Firmware?* 时，选择“YES”。
4. 在“Test Selection”下选择“Single Tone” FFT 测试。
5. 选择要使用的采样点数（以及生成的 FFT 频段数）。图 6-4 中显示的示例具有 65536 个样本。
6. 输入 ADC12DJ3200 采样率。图 6-4 中显示的示例将采样率设置为 3Gsps。
7. 输入所需的输入频率。图 6-4 中显示的示例在 HSDC 专业版 FFT 图上将滤波输入频率设置为 347MHz 和 -3dBFs。
8. 选择信号发生器连接到的通道（所示为通道 B）。
9. 按下 HSDC 专业版 GUI 上的 *Capture* 按钮。
10. 观察与图 6-4 类似的 FFT 结果。

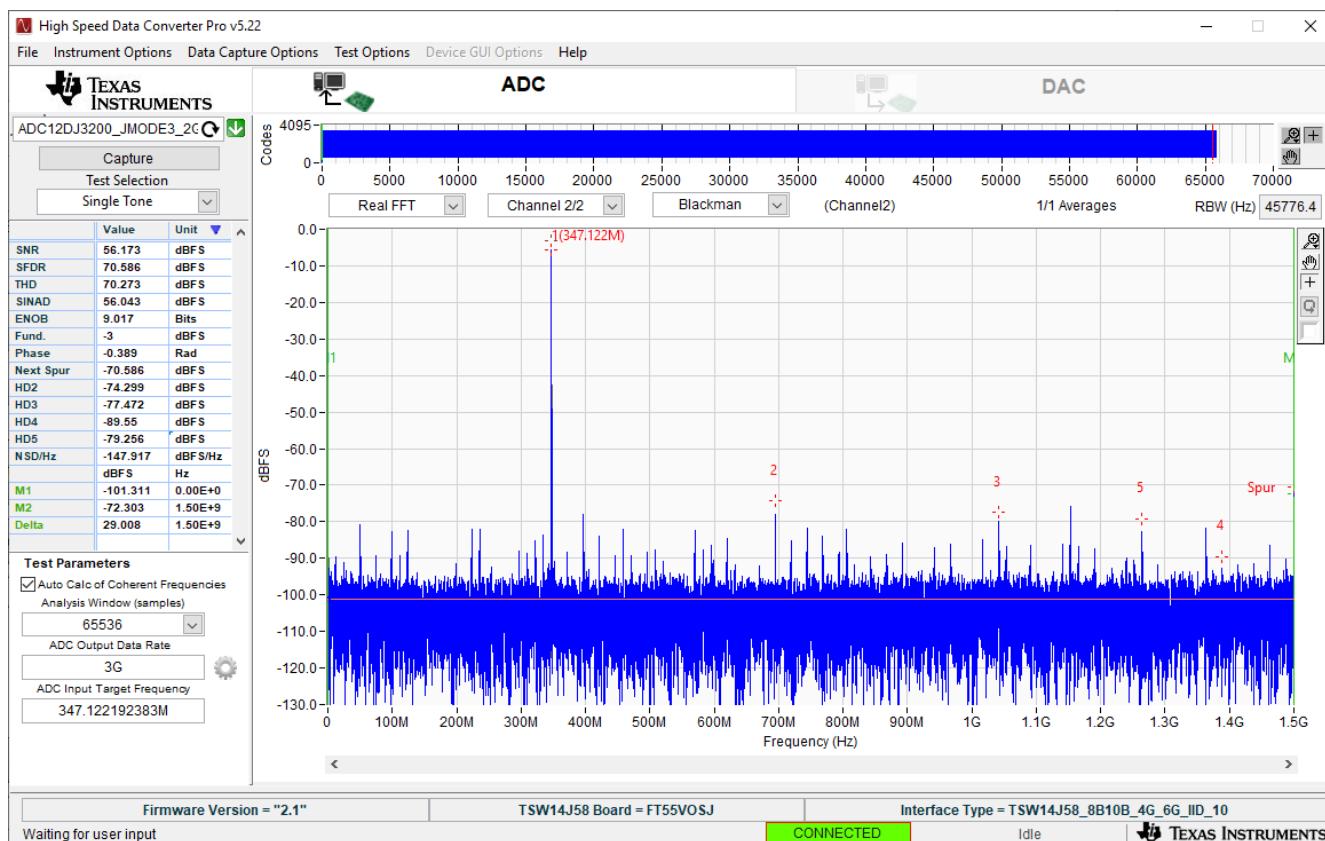


图 6-4. ADC12DJ3200 在 JMODE3 下以 3Gsp/s 采样率和 347MHz 输入信号运行

7 TSW14J57 功能说明

TI TSW14J57 EVM 是具有 JESD204B 串行接口的图形发生器和数据采集卡。TSW14J57 具有 FMC+ 连接器，可用于评估 TI JESD204B 器件系列 ADC 和 DAC 的性能（请参阅图 7-1）。对于 ADC，高速串行数据由 Intel PSG® Arria® 10 FPGA 进行采集、解串行化和格式化，然后存储在板载 DDR4 SDRAM 中，从而允许 TSW14J57 存储多达 1G 的 16 位样本。此外，还通过一个固件版本在 1 至 16 个通道支持 2Gbps 至 15Gbps 的通道速度。结合附带的 HSDC 专业版 GUI，这套完整的系统从 ADC EVM 采集数据样本并进行评估，然后生成所需的测试图形并发送至 DAC EVM。

为了在主机 PC 上获取数据，FPGA 从存储器中读取数据，并在 SPI 上发送数据。一个板载高速 USB 转 SPI 转换器会将 FPGA SPI 接口与主机 PC 和 GUI 桥接在一起。

在图形发生器模式下，TSW14J57 为受测的 DAC EVM 生成所需的测试图形。这些图形通过 USB 接口从主机 PC 发送到 TSW14J57。FPGA 将接收到的数据存储到板载 DDR4 存储器模块中。然后，存储器中的数据由 FPGA 读取，并通过 JESD204B 接口连接器发送到 DAC EVM。

在 GUI 的“Instrument Options”选项卡中，名为“Dynamic Configuration”的选项允许用户更改某些 JESD204B 参数，而无需将新固件加载到 FPGA 中。ini 文件根据所选的 ADC 或 DAC 以及所选的工作模式来加载这些参数的默认值。在大多数情况下，用户不必在该选项卡中更改这些值。如果更改了任何值，则会覆盖 ini 文件的默认值。任何更改都会影响 JESD204B 接口的运行，并且必须在接口的接收端和发送端都进行。

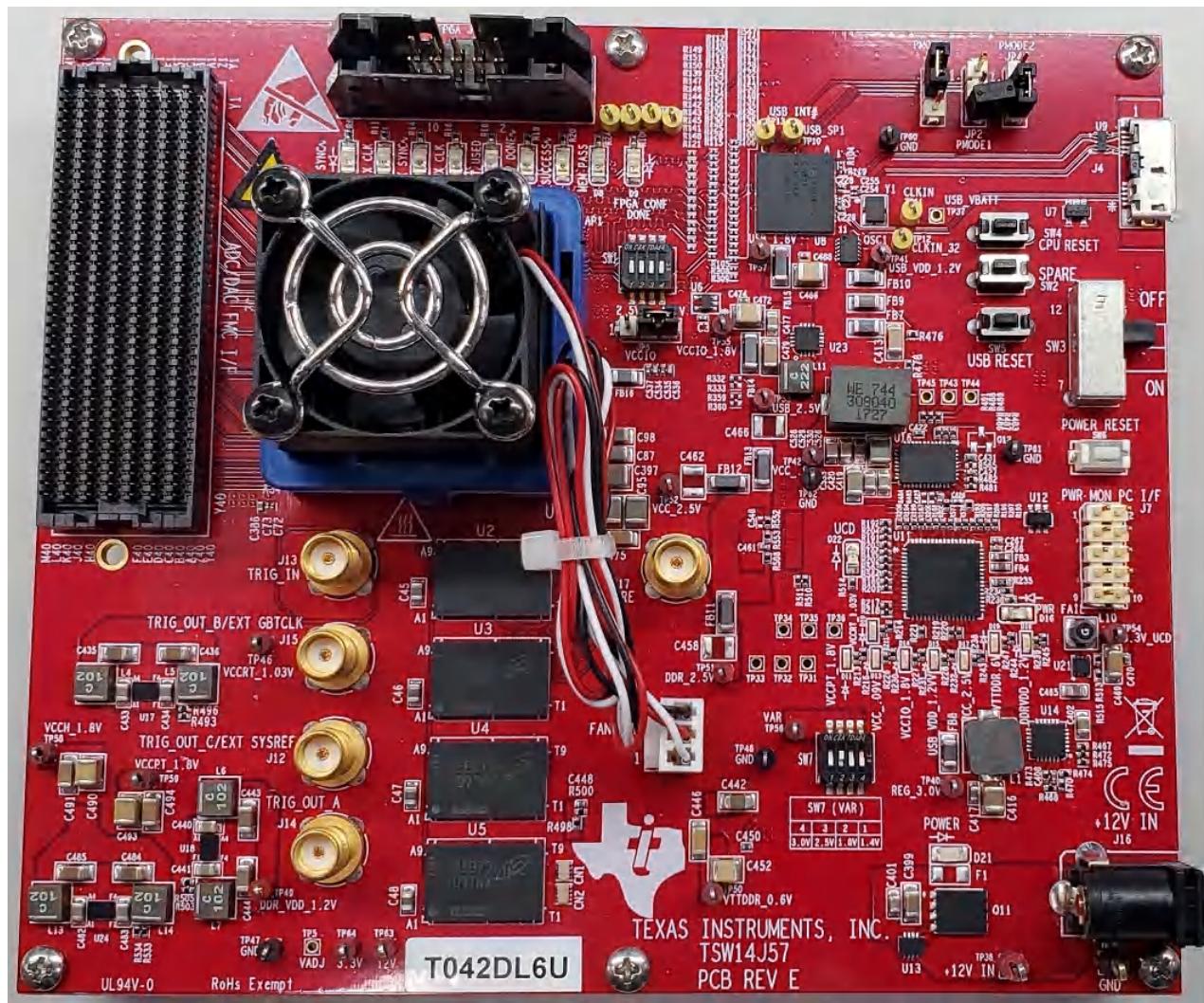


图 7-1. TSW14J57 EVM

7.1 使用 ADC34J45 EVM 测试 TSW14J57 EVM

本节介绍使用具有 JESD204B 输出接口的 ADC34J45 EVM 进行测试时的操作。

- 如果未安装 ADC EVM，请将 TSW14J57 断电。
- 将 ADC34J45 EVM 的 J17 连接到 TSW14J57 的连接器 J2。
- 向 ADC34J45 EVM 的 J20 提供 +5VDC 连接，向 TSW14J57 EVM 的 J16 提供 +12VDC 连接。
- 将一根 USB 3.0 电缆连接到 TSW14J57 EVM 的 J4，将一根 USB 2.0 电缆连接到 ADC34J45 EVM 的 J18。
- 给 TSW14J57 上电，然后给 ADC EVM 上电。
- 图 7-2 展示了连接到 ADC34J45 EVM 的 TSW14J57 EVM。

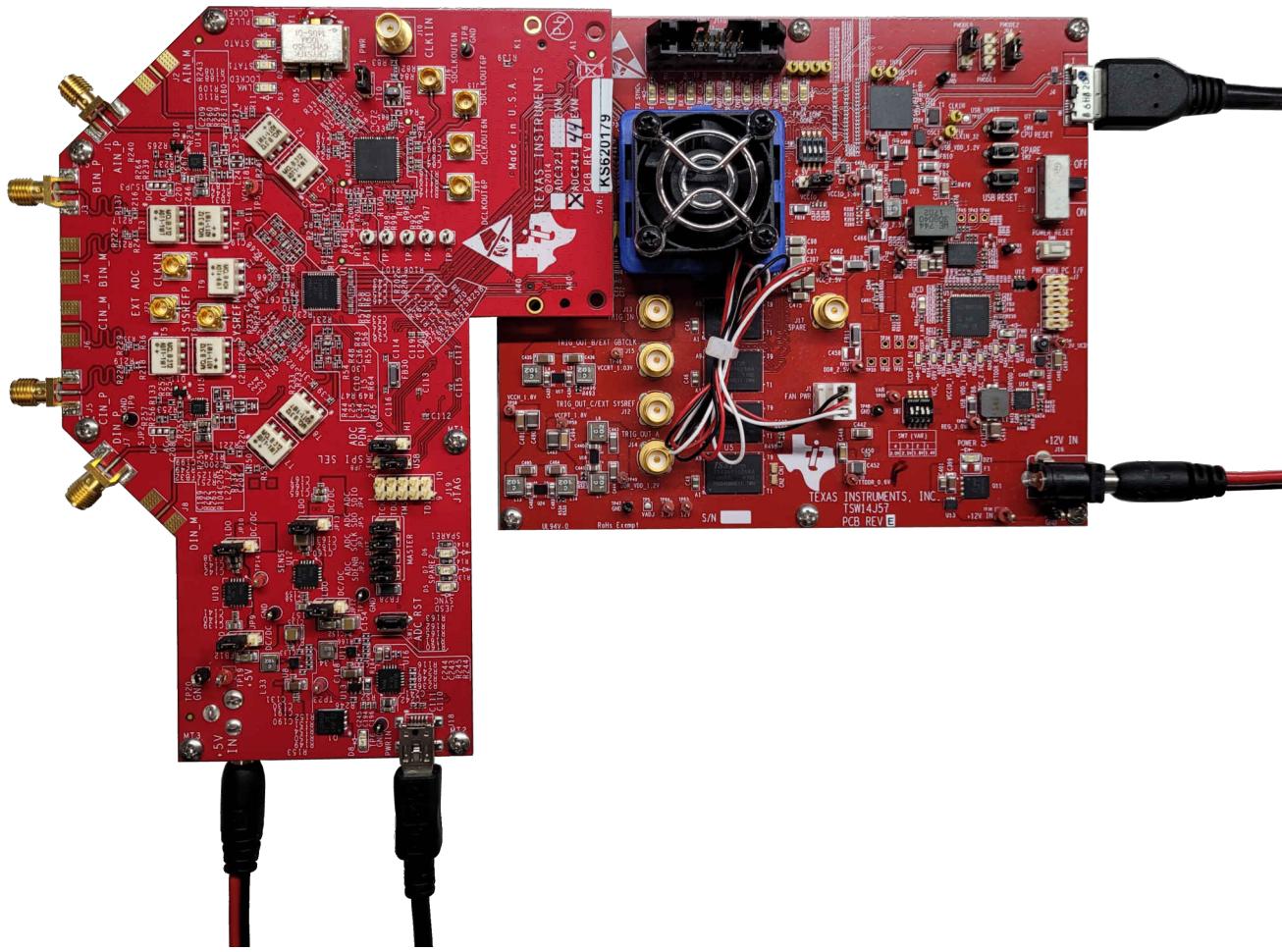


图 7-2. TSW14J57 EVM 连接到 ADC34J45 EVM

单音 FFT 测试

1. 要评估 ADC34J45 EVM，必须使用正确的 PLL 设置对 LMK04828 时钟源进行编程，以便提供 160Msps 时钟。
 - 打开 ADC3000 GUI 并连接到 ADC34J45 EVM
 - 转至“Low Level”选项卡，然后点击 **Load Config**
 - 浏览并找到 *ADC3xJxx_160MSPS_Operation_LMK_Setting.cfg*
 - 确认 ADC34J45 EVM 上的 PLL2 LED D4 点亮 - 这表明 PLL 已正确编程并且正在生成正确的时钟
2. 启动 HSDC 专业版 GUI 程序。程序启动时，请选择“ADC”选项卡，然后在 **Select ADC** 下拉菜单中选择 *ADC34J4x_LMF_442* 器件，如图 7-3 所示。

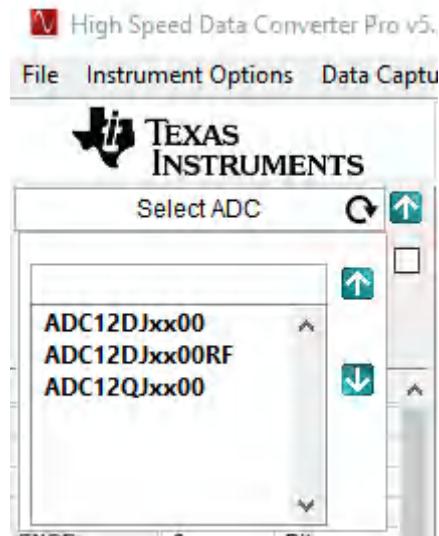


图 7-3. 在 HSDC 专业版 GUI 程序中选择 ADC34Jxx

3. 当提示 *Load ADC Firmware?* 时，选择“YES”。
4. 在“Test Selection”下选择“Single Tone” FFT 测试。
5. 选择要使用的采样点数（以及生成的 FFT 频段数）。图 7-4 中显示的示例具有 65536 个样本。
6. 输入 ADC34J45 采样率。图 7-4 中显示的示例将采样率设置为 160Msps。
7. 输入所需的输入频率。图 7-4 中显示的示例在 HSDC 专业版 FFT 图上将滤波输入频率设置为 25MHz 和大约 -1dBFS。
8. 根据信号发生器所连接的通道选择通道 1、2、3、4。
9. 按下 HSDC 专业版 GUI 上的“Capture”按钮。
10. 观察与图 7-4 类似的 FFT 结果。

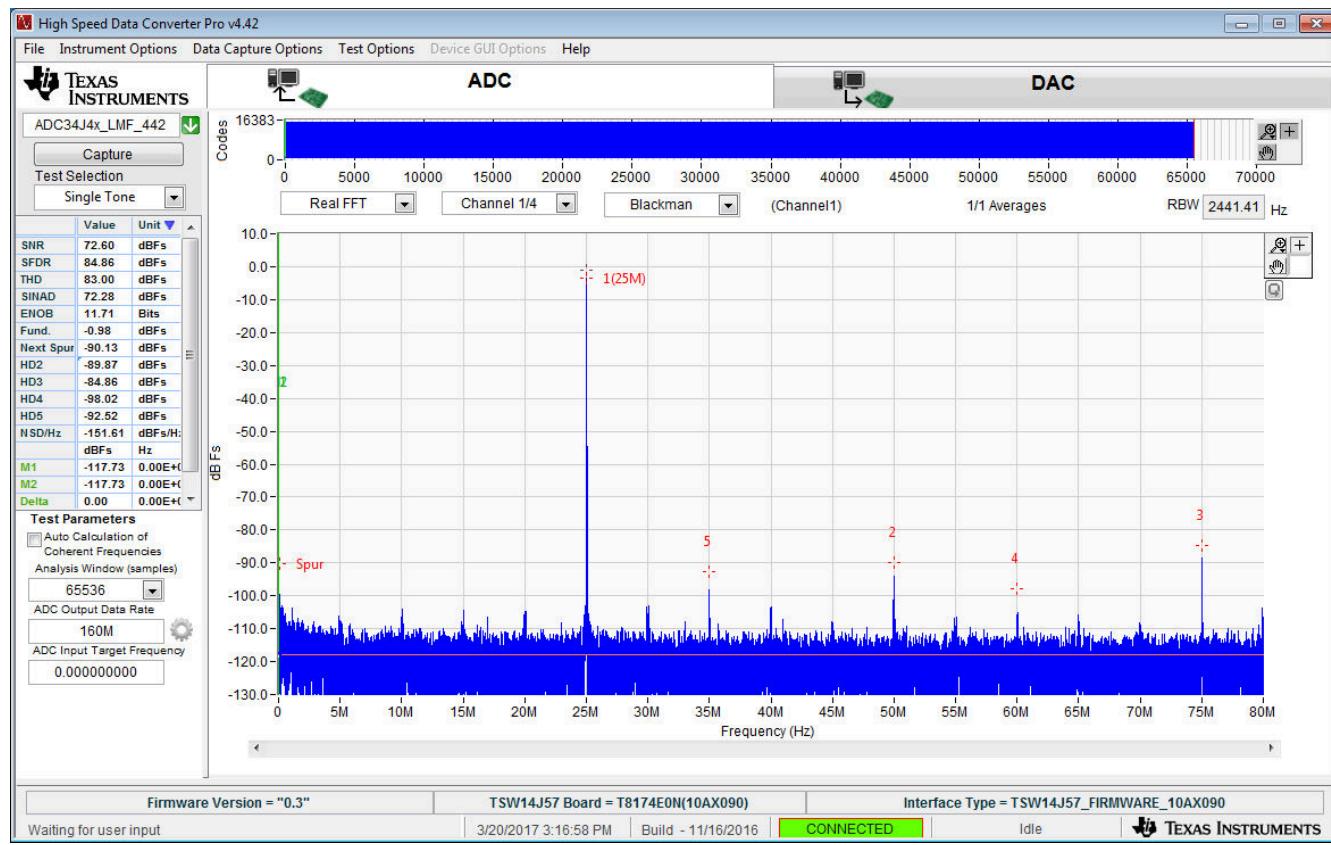


图 7-4. ADC34J45 在 14 位模式下以 160Msps 采样率和 25MHz 输入信号运行

如果此时的基本采集正确，则可以根据需要更改 ADC3000 SPI GUI 的前面板选项和高速数据转换器专业版 GUI 的前面板选项，以便测试不同的器件 SPI 选项。

8 TSW14J56 功能说明

HSDC 专业版 GUI 与 JESD204B 串行接口数据采集/图形发生器平台 TSW14J56 EVM 配合使用。该 EVM 具有一个业界通用 FMC 连接器，可直接与所有 TI JESD204B ADC 和 DAC EVM 连接（请参阅图 8-1）。与 ADC EVM 配合使用时，高速串行数据由 Intel PSG® Arria® V GZ FPGA 进行采集、解串行化和格式化，然后存储到外部 DDR3 存储器组中，使 TSW14J56 能够存储多达 512MB 的 16 位数据样本。为了在主机 PC 上获取数据，FPGA 从存储器中读取数据，并在 SPI 上发送数据。一个板载高速 USB 转 SPI 转换器会将 FPGA SPI 接口与主机 PC 和 GUI 桥接在一起。

在图形发生器模式下，TSW14J56 为受测的 DAC EVM 生成所需的测试图形。这些图形通过 USB 接口从主机 PC 发送到 TSW14J56。FPGA 将接收到的数据存储到板载 DDR3 存储器模块中。然后，存储器中的数据由 FPGA 读取，并通过 JESD204B 接口连接器发送到 DAC EVM。

在 GUI 的“Instrument Options”选项卡中，名为“Dynamic Configuration”的选项允许用户更改某些 JESD204B 参数，而无需将新固件加载到 FPGA 中。ini 文件根据所选的 ADC 或 DAC 以及所选的工作模式来加载这些参数的默认值。在大多数情况下，用户不必在该选项卡中更改这些值。如果更改了任何值，则会覆盖 ini 文件的默认值。任何更改都会影响 JESD204B 接口的运行，并且必须在接口的接收端和发送端都进行。

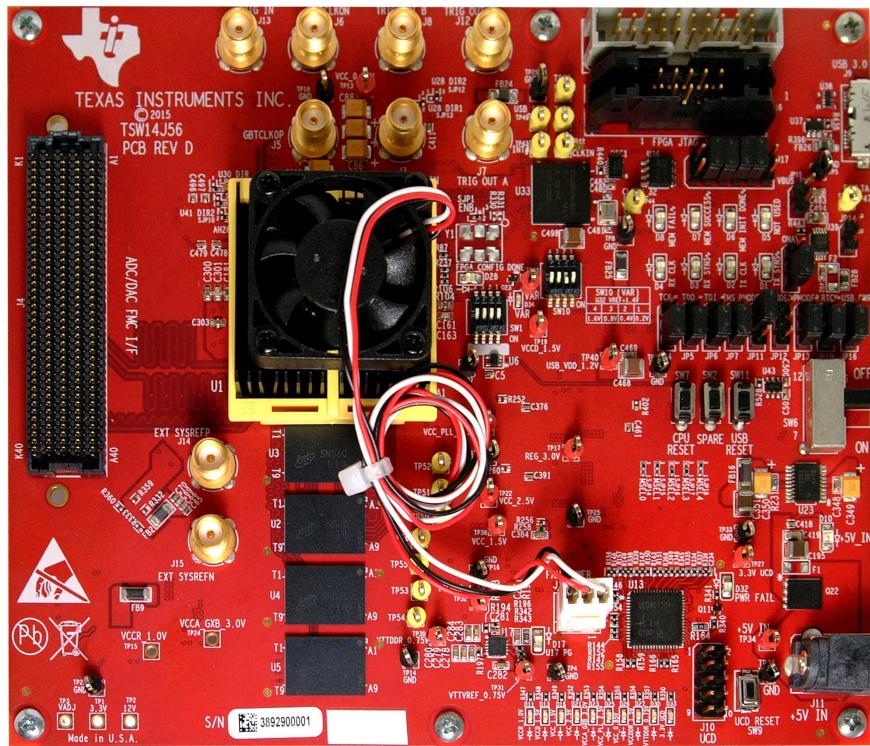


图 8-1. TSW14J56 EVM

8.1 使用 ADC34J45 EVM 测试 TSW14J56 EVM

本节介绍使用具有 JESD204B 输出接口的 ADC34J45 EVM 进行测试时的操作。

- 如果未安装 ADC EVM，请将 TSW14J56 断电。
- 将 ADC34J45 EVM 的 J17 连接到 TSW14J56 的连接器 J4。
- 向 ADC34J45 EVM 的 J20 和 TSW14J56 EVM 的 J11 提供 +5VDC 连接。
- 将一根 USB 3.0 电缆连接到 TSW14J56 EVM 的 J9，将一根 USB 2.0 电缆连接到 ADC34J45 EVM 的 J18。
- 给 TSW14J56 上电，然后给 ADC EVM 上电。

- 图 8-2 展示了连接到 ADC34J45 EVM 的 TSW14J56 EVM。

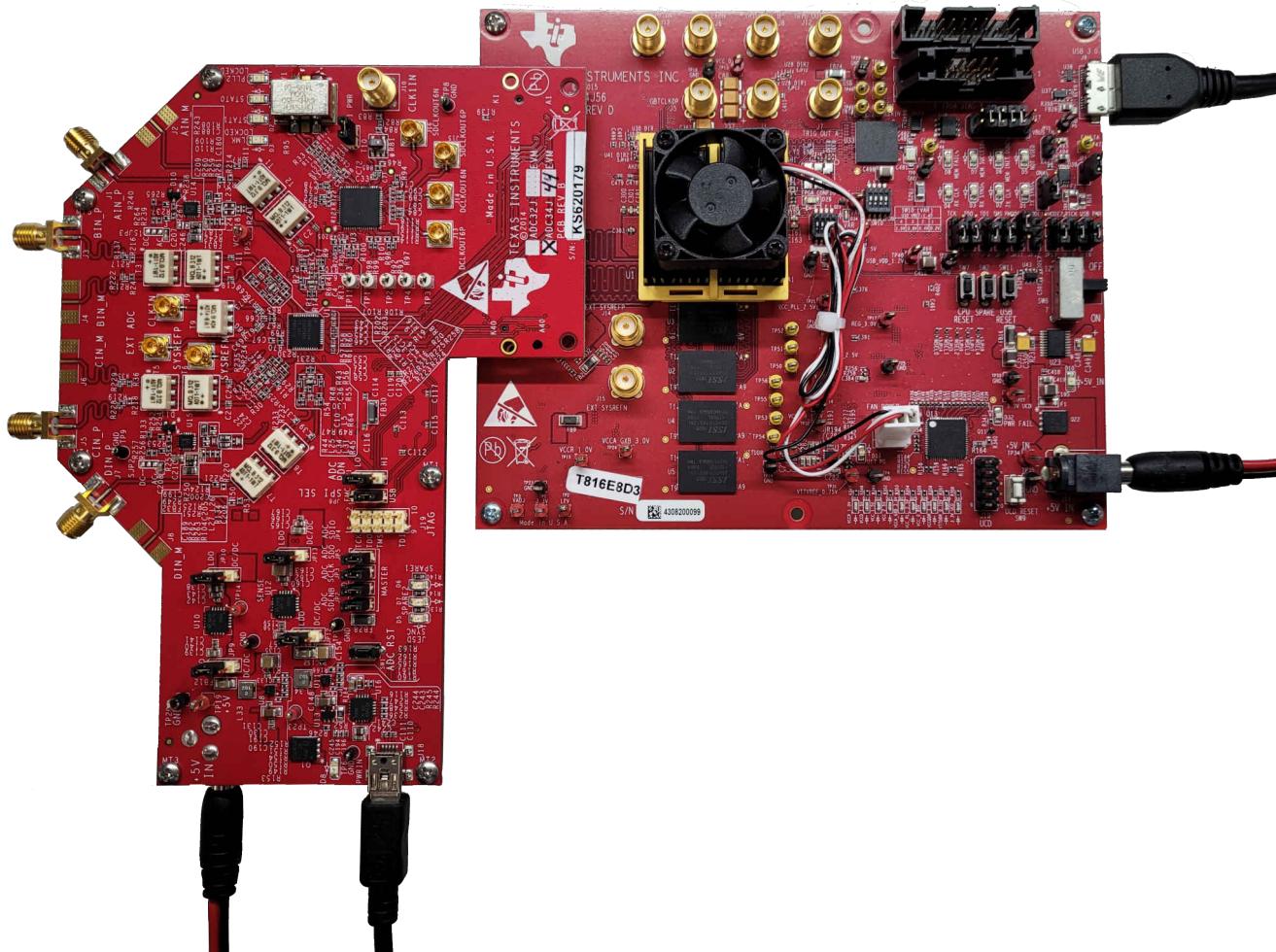


图 8-2. TSW14J56 EVM 连接到 ADC34J45 EVM

单音 FFT 测试

- 要评估 ADC34J45 EVM，必须使用正确的 PLL 设置对 LMK04828 时钟源进行编程，以便提供 160Msps 时钟。
 - 打开 ADC3000 GUI 并连接到 ADC34J45 EVM
 - 转至“Low Level”选项卡，然后点击 **Load Config**
 - 浏览并找到 *ADC3xJxx_160MSPS_Operation_LMK_Setting.cfg*
 - 确认 ADC34J45 EVM 上的 PLL2 LED D4 点亮 - 这表明 PLL 已正确编程并且正在生成正确的时钟
- 启动 HSDC 专业版 GUI 程序。程序启动时，请选择“ADC”选项卡，然后在 **Select ADC** 下拉菜单中选择 *ADC34J4x_LMF_442* 器件，如图 8-3 所示。

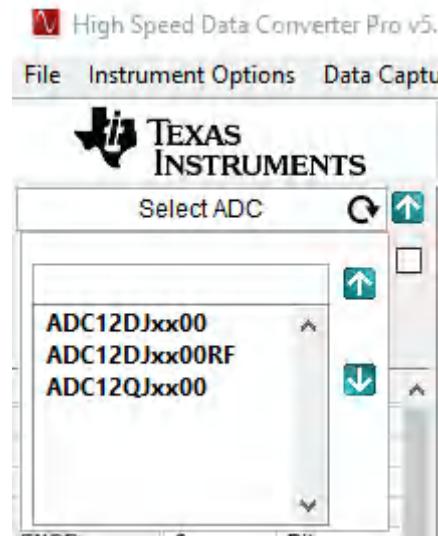
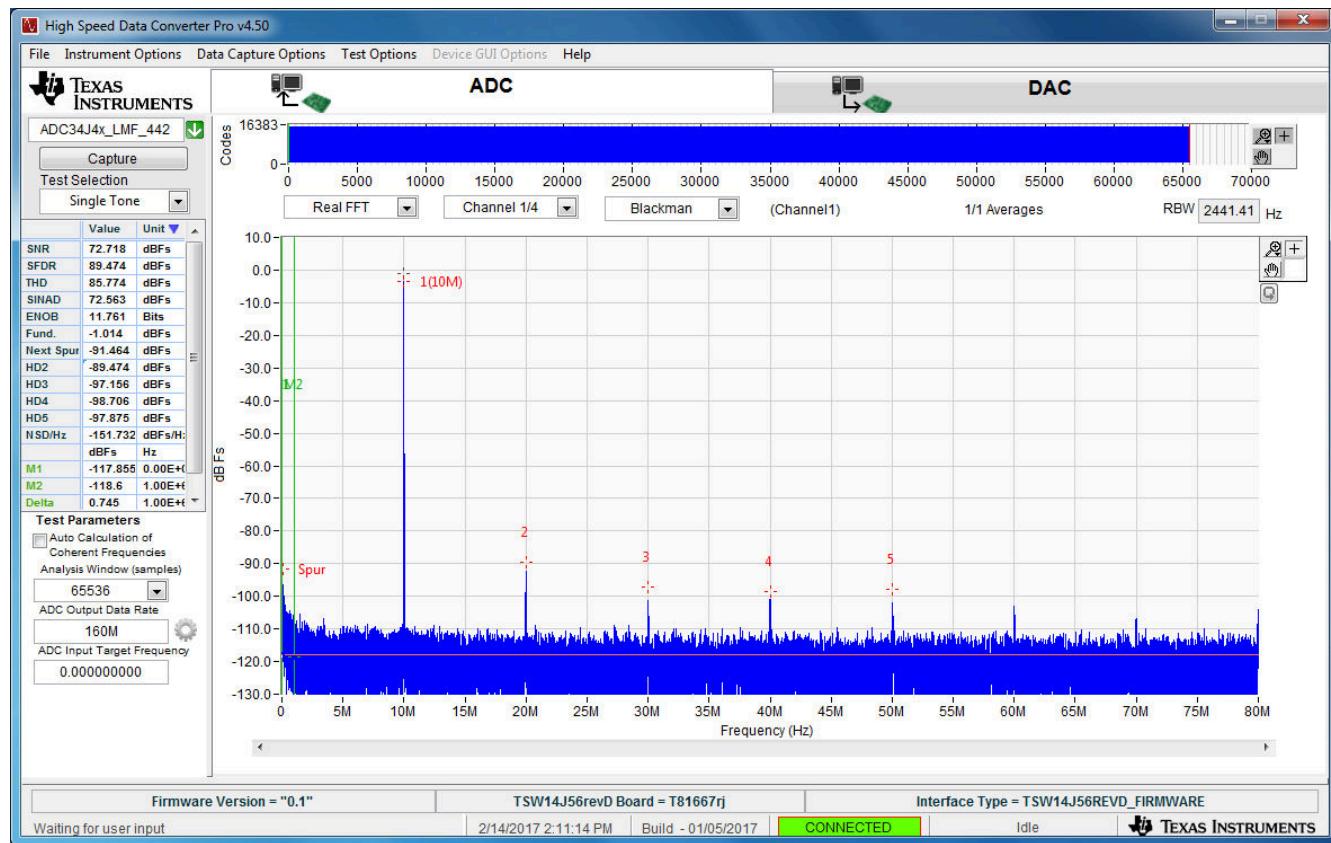


图 8-3. 在 HSDC 专业版 GUI 程序中选择 ADC34Jxx

3. 当提示 *Load ADC Firmware?* 时，选择“YES”
4. 在“Test Selection”下选择“Single Tone”FFT 测试
5. 选择要使用的采样点数（以及生成的 FFT 频段数）。图 8-4 中显示的示例具有 65536 个样本。
6. 输入 ADC34J45 采样率。图 8-4 中显示的示例将采样率设置为 160Msps。
7. 输入所需的输入频率。图 8-4 中显示的示例在 HSDC 专业版 FFT 图上将滤波输入频率设置为 10MHz 和 -1dBFs。
8. 根据信号发生器所连接的通道选择通道 1、2、3、4。
9. 按下 HSDC 专业版 GUI 上的“Capture”按钮。
10. 观察与图 8-4 类似的 FFT 结果。



Copyright © 2017, Texas Instruments Incorporated

图 8-4. ADC34J45 在 14 位模式下以 160Msps 采样率和 10MHz 输入信号运行

如果此时的基本采集正确，则可以根据需要更改 ADC3000 SPI GUI 的前面板选项和高速数据转换器专业版 GUI 的前面板选项，以便测试不同的器件 SPI 选项。

9 TSW14J50 功能说明

HSDC 专业版 GUI 与 JESD204B 串行接口数据采集/图形发生器平台 TSW14J50 EVM 配合使用。该 EVM 具有一个业界通用 FMC 连接器，可直接与所有 TI JESD204B ADC 和 DAC EVM 连接（请参阅图 9-1）。与 ADC EVM 配合使用时，高速串行数据由 Intel PSG Arria V GX FPGA 进行采集、解串行化和格式化，然后存储到外部 DDR3 存储器组中，使 TSW14J50 能够存储多达 256MB 的 16 位数据样本。为了在主机 PC 上获取数据，FPGA 从存储器中读取数据，并在 SPI 上发送数据。一个板载高速 USB 转 SPI 转换器会将 FPGA SPI 接口与主机 PC 和 GUI 桥接在一起。

在图形发生器模式下，TSW14J50 为受测的 DAC EVM 生成所需的测试图形。这些图形通过 USB 接口从主机 PC 发送到 TSW14J50。FPGA 将接收到的数据存储到板载 DDR3 存储器模块中。然后，存储器中的数据由 FPGA 读取，并通过 JESD204B 接口连接器发送到 DAC EVM。

在 GUI 的“Instrument Options”选项卡中，名为“Dynamic Configuration”的选项允许用户更改某些 JESD204B 参数，而无需将新固件加载到 FPGA 中。ini 文件根据所选的 ADC 或 DAC 以及所选的工作模式来加载这些参数的默认值。在大多数情况下，用户不必在该选项卡中更改这些值。如果更改了任何值，则会覆盖 ini 文件的默认值。任何更改都会影响 JESD204B 接口的运行，并且必须在接口的接收端和发送端都进行。

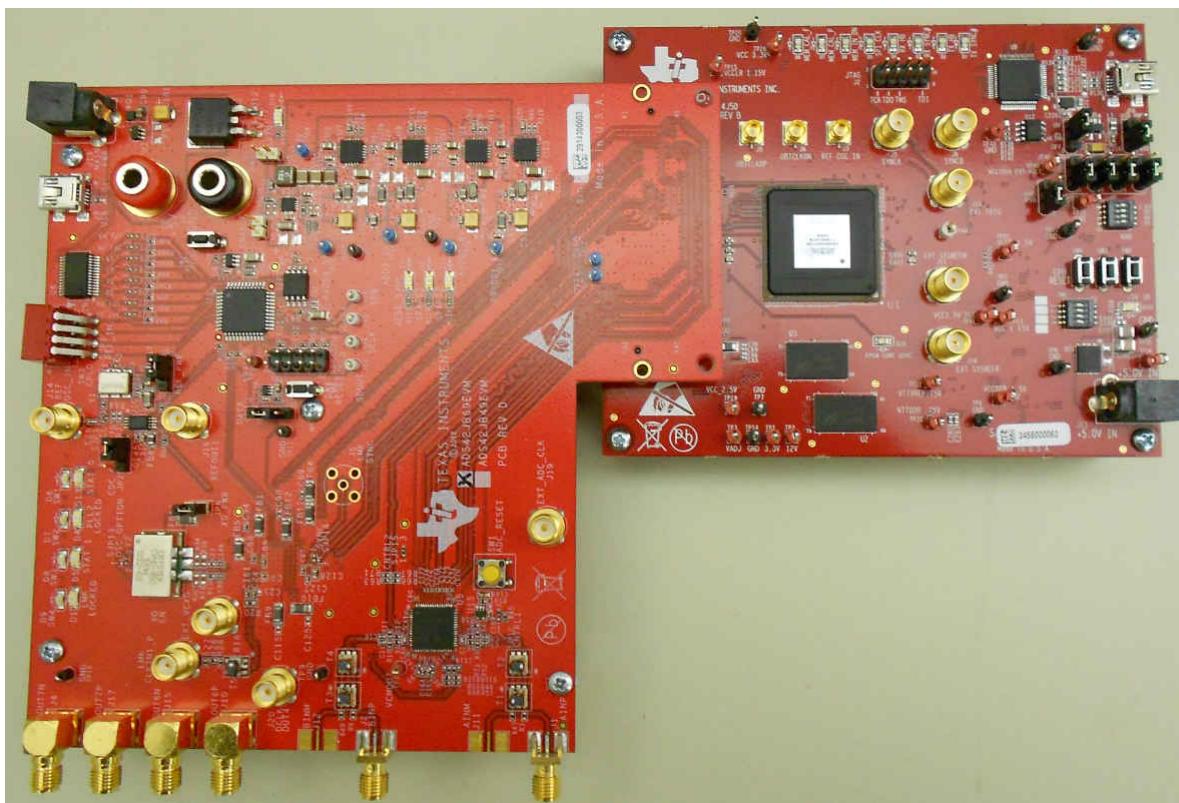
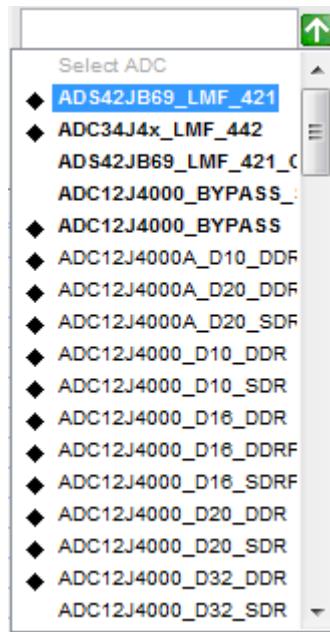


图 9-1. TSW14J50 EVM 连接到 ADS42JB69 EVM

9.1 器件选择

设置电路板模式后，从器件选择下拉菜单中选择要测试的器件。如果 GUI 处于 ADC 模式，点击下拉箭头将会显示可用的 ADC 选项，如图 3-26 所示。如果处于 DAC 模式，该列表将显示可用的 DAC。TSW14J50 器件列表在名称本身中提供了 JESD204B 接口的说明。例如，如果选择了“ADS42JB69_LMF_421”（请参阅图 9-2），则 FPGA 中加载的接口参数会将通道数设置为 4，将转换器数设置为 2，并将每帧八位位组数设置为 1。



Copyright © 2017, Texas Instruments Incorporated

图 9-2. ADS42JB69_LMF_421

10 TSW14J10 功能说明

TI 的 TSW14J10 评估模块 (EVM) 允许在某些在包含 FMC 连接器的 Xilinx® 和 Intel PSG 开发套件上运行高速数据转换器专业版图形用户界面 (HSDC 专业版 GUI) 软件。该 FMC-FMC 适配器具有一个四条总线的 FTDI USB 转 GPIO 器件，当该器件连接到 PC 时，可提供一个接口以连接到开发平台上的 FPGA，从而使 HSDC 专业版 GUI 能够像连接到 TI 开发板一样运行。TSW14J10 与所有基于 TI ADC 和 DAC JESD204B 的 EVM 均兼容。目前，该软件支持通过 TSW14J10 将有限数量的 ADC 和 DAC EVM 连接到 Kintex® KC705 或 Virtex® VC707 开发卡。

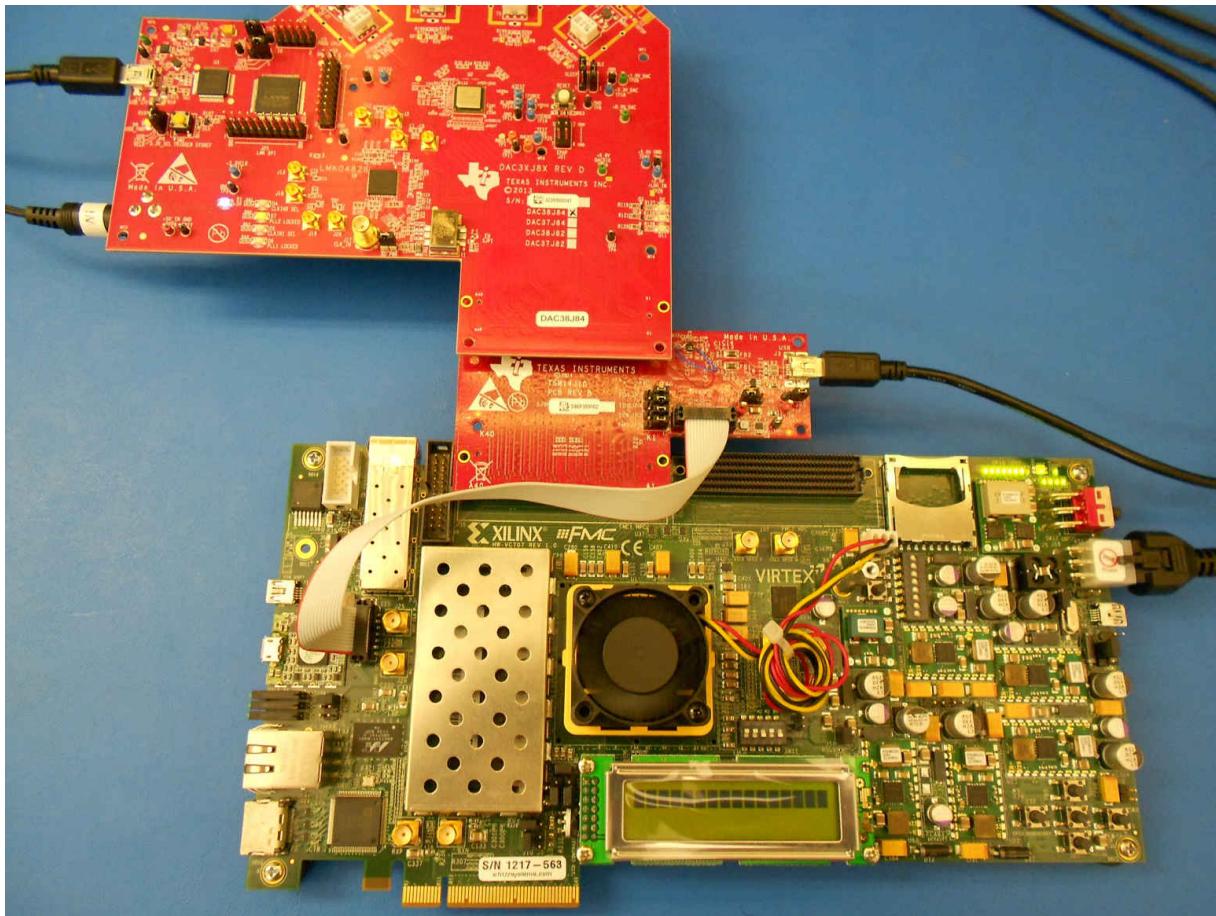


图 10-1. TSW14J10EVM、DAC38J84EVM 和 Virtex VC707 开发卡

10.1 使用 Xilinx 开发平台时的 DAC 和 ADC GUI 配置文件更改

TI ADC 和 DAC EVM GUI 随附的配置文件适用于基于 Intel 的 TSW14J5xEVM。当使用 Xilinx 平台时，这些文件可用于 TSW14J10EVM，但需要对 LMK04828 寄存器的设置进行一些更改。Xilinx 开发平台的固件对 REFCLK 和内核时钟使用单独的时钟输入。在某些情况下（当这些时钟都大于 80MHz 且小于 165MHz 时），这些时钟可以是相同的时钟，但默认情况下，固件使用这两个时钟来提供最大的灵活性并支持单个设计中的所有线路速率。

REFCLK 和内核时钟由以下通道速率条件决定：

当通道速率介于 1G 和 3.2G 之间时，REFCLK = 通道速率/10，内核时钟 = 通道速率/10

当通道速率介于 3.2G 和 10.3G 之间时，REFCLK = 通道速率/20，内核时钟 = 通道速率/40

ADC 和 DAC GUI 并不总是为这两个时钟使用相同的 LMK04828 输出。连接到 FMC 连接器引脚 D4 和 D5 的 LMK04828 的输出将是 REFCLK。连接到 FMC 连接器引脚 G6 和 G7 的 LMK04828 的输出将是内核时钟。请参阅 EVM 原理图来验证输出。

10.2 DAC38J84EVM GUI 设置示例

以下示例显示了必须在 DAC3XJ8X GUI 中为使用 4 个通道、1x 插值和 368.64M DAC 采样率的设置修改的内容。

打开 DAC GUI 后，输入图 10-2 所示的参数。

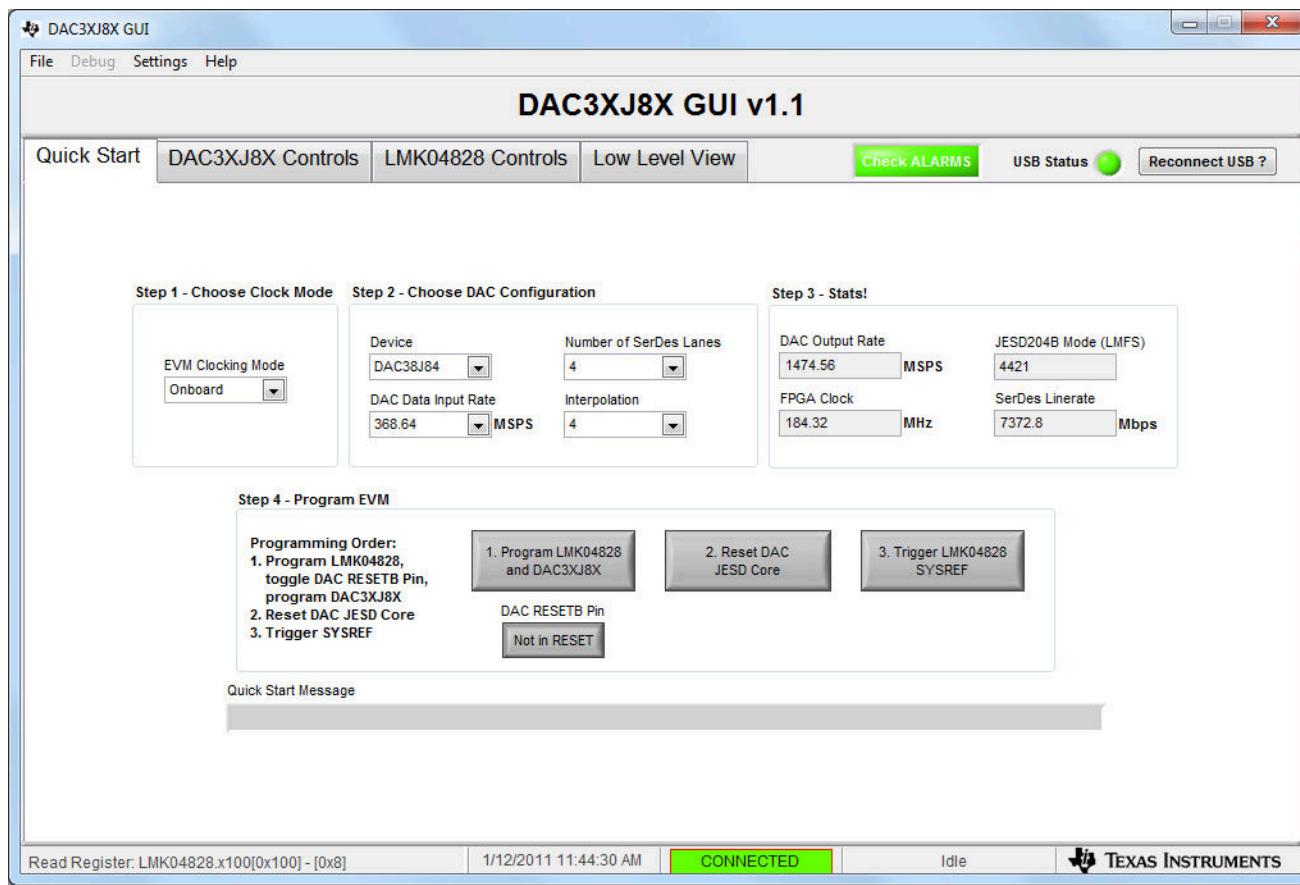
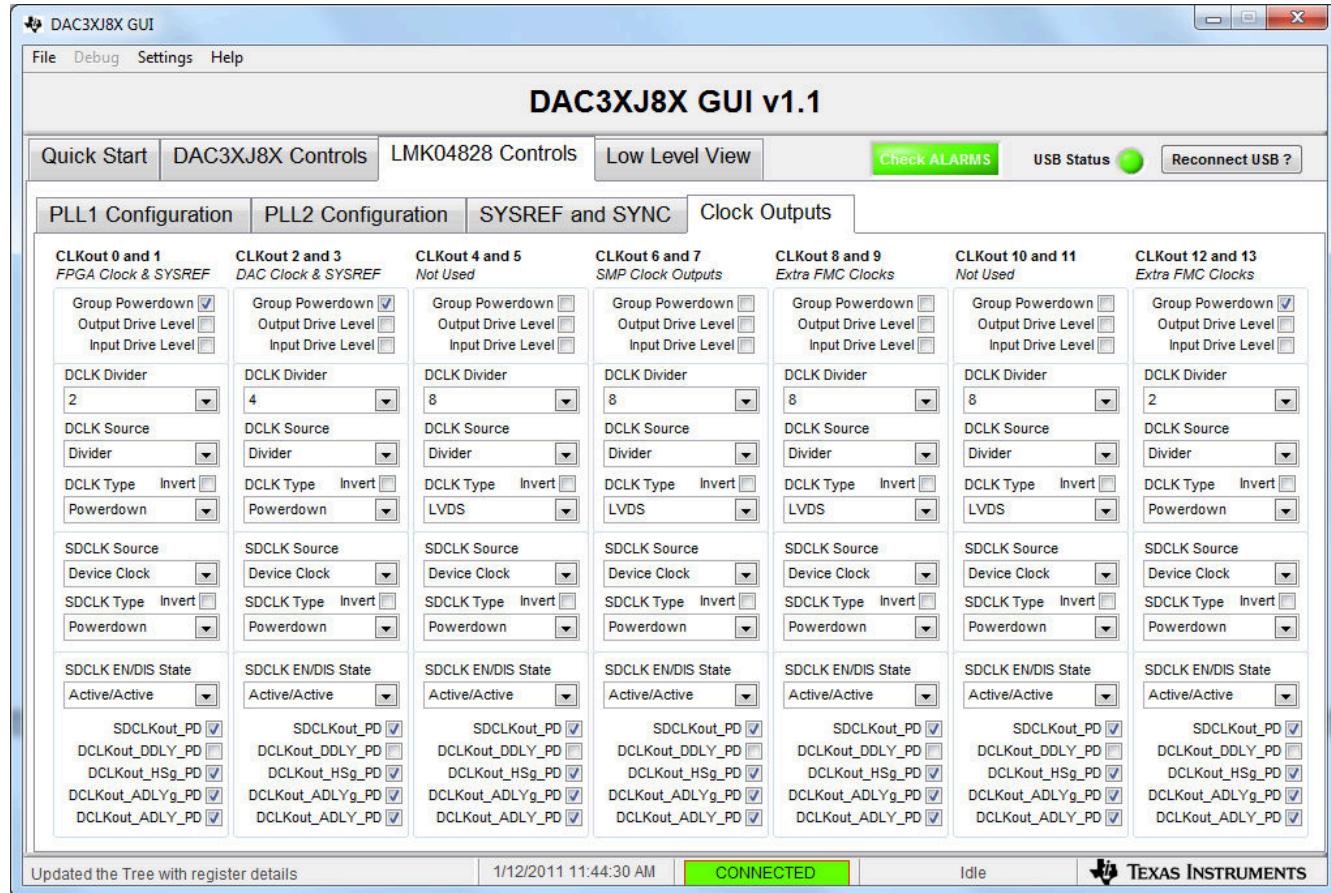


图 10-2. “Quick Start” 菜单

GUI 会计算通道速率并将其显示在名为 **SerDes Linerate** 的框中。该示例中的通道速率为 7372.8Mbps。按照节 10.1 中的通道速率条件，REFCLK = 368.64MHz，内核时钟 = 184.32MHz。

点击 **Program LMK04828 and DAC3XJ8X** 按钮。编程完成后，点击 **LMK04828 Controls** 选项卡。接下来点击 **Clock Outputs** 选项卡。

对于 DAC3XJ8X GUI，REFCLK 由 **CLKout 0** 提供，内核时钟由 **CLKout 12** 提供。请注意，**CLKout 12** 的默认设置为 **Group Powerdown**，如图 10-3 所示。

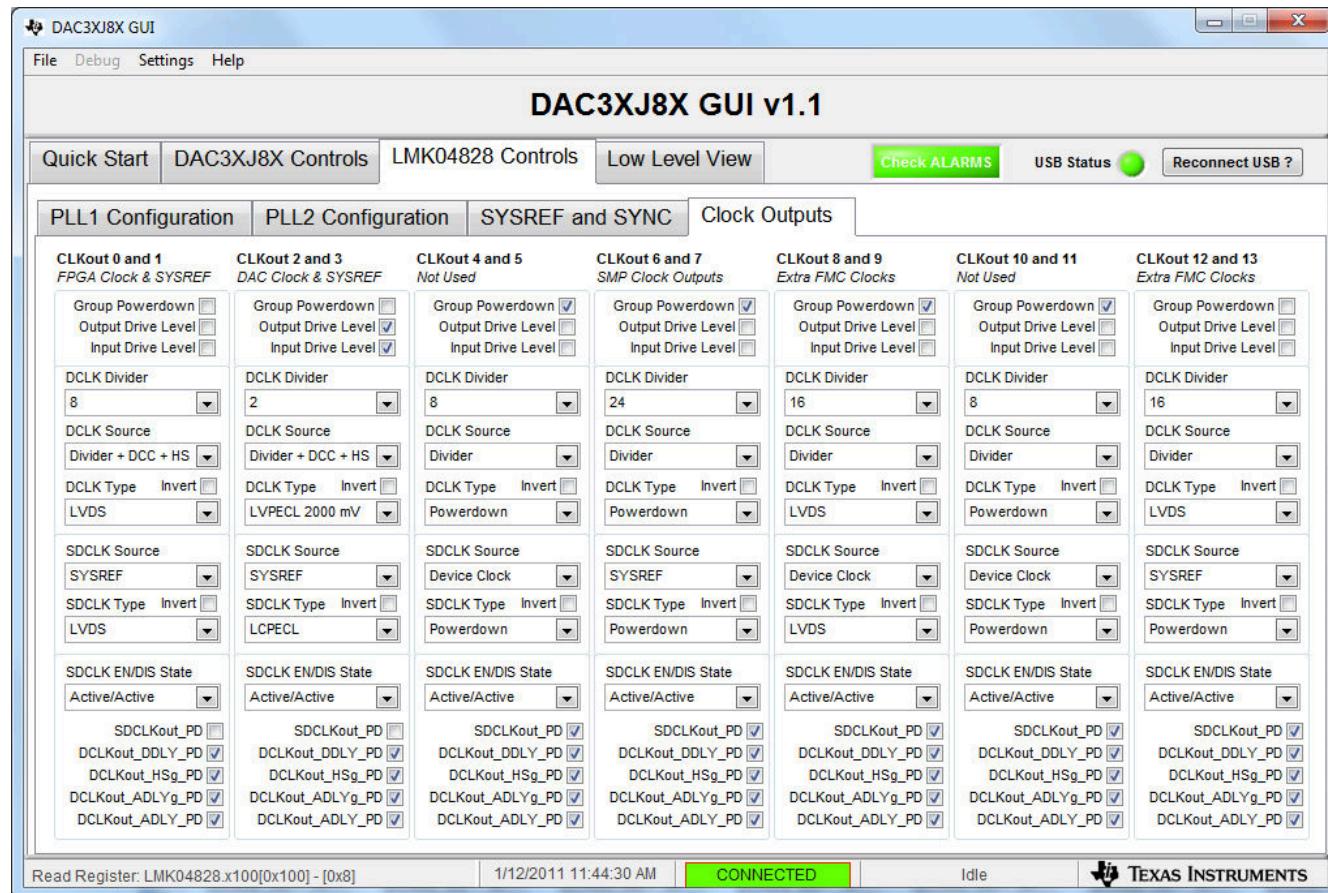


Copyright © 2017, Texas Instruments Incorporated

图 10-3. LMK04828 的“Clock Outputs”菜单

由于 DAC 时钟为 368.64MHz，因此若要提供 368.64MHz 的 REFCLK，请将 **CLKout 0** 的 **DCLK Divider** 更改为“8”。

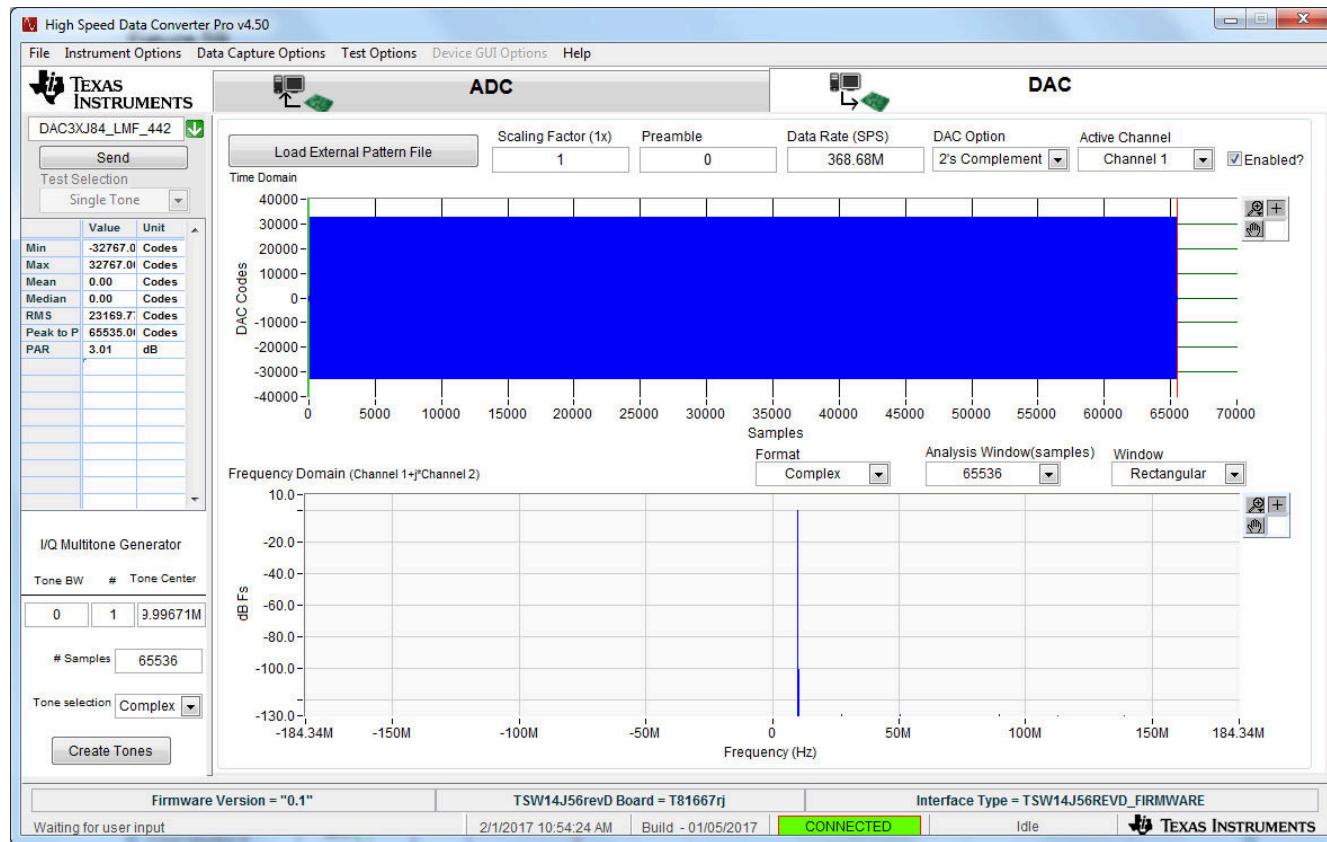
要生成 184.32MHz 的内核时钟，请将 *CLKout 12* 的 *DCLK Divider* 设置为“16”。此外，请删除 *Group Powerdown* 框中的复选标记以启用该输出。Clock Outputs 菜单现在如图 10-4 所示。



Copyright © 2017, Texas Instruments Incorporated

图 10-4. LMK04828 的“Clock Outputs”菜单

打开 HSDC 专业版 GUI，选择 *DAC* 选项卡，然后在器件按钮中选择 *DAC3XJ84_LMF_442*。加载固件后，在 *Data Rate (SPS)* 窗口中输入 368.64M，在 *DAC Option* 窗口中选择“2's Complement”，然后使用 GUI 左下角的 *IQ Multitone Generator* 生成 10MHz 测试音调。点击 *Create Tones* 按钮。显示界面如图 10-5 所示。



Copyright © 2017, Texas Instruments Incorporated

图 10-5. HSDC 专业版 GUI

点击 *Send* 按钮。随即打开一个新窗口，其中显示接口的通道速率和所需的 REFCLK 频率，如图 10-6 所示。

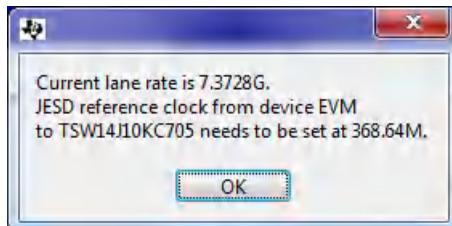


图 10-6. HSDC 专业版 GUI：通道速率和 REFCLK 设置

返回到 DAC GUI Quick Start 选项卡，然后点击 *Reset DAC JESD Core*。点击 *Trigger LMK04828 SYSREF*。现在所有四个 DAC EVM 输出都应存在 10MHz 音调。

A 高速数据转换器专业版中的信号处理

A.1 引言

以下几节将介绍高速数据转换器专业版 v2.20 开始提供的信号处理计算。

A.2 根据时域数据计算 FFT

计算实数 FFT 时会将当前通道的时域数据以及 FFT 窗口技术 (Hamming、Hanning、Blackman 和 Rectangular) 提供给 Intel® 信号处理 DLL 来计算 FFT。

计算复数 FFT 时会按顺序将通道进行两两一对分组。考虑到通道编号从 1 开始，奇数通道的时域数据作为实部通道数据，而偶数通道的时域数据则用于虚部，以便使用 Intel 信号处理 DLL 来计算复数 FFT。

A.2.1 FFT 窗口校正因子

根据 FFT 窗口技术，校正因子应用于整个 FFT，如下所示：

1. Hamming - 4.01dB
2. Hanning - 4.26dB
3. Blackman - 5.17dB
4. Rectangular - 0dB

A.3 FFT 滤波

具有最大功率的频率被视为基频。为了确定谐波的位置和功率，需在 $(2 \times n + 1)$ 任一侧的近似谐波频率周围搜索最大功率值，其中 “n” 是谐波数。

根据 HSDC 专业版菜单选项 *Notch frequency bins* 中由用户指定的以下值，对 FFT 应用滤波。

1. Number of bins to remove on either side of fundamental (基频任一侧要移除的频段数)
2. Number of bins to remove on either side of harmonics (谐波任一侧要移除的频段数)
3. Number of bins to remove after DC (DC 之后要移除的频段数)
4. Number of harmonics (谐波数)
5. Harmonic/Spur Power Calculation method (Integrate/Don't Integrate) (谐波/杂散功率计算方法 (积分/不积分))
6. Custom Notch Frequencies (自定义陷波频率)

根据 FFT 窗口技术，基频频段任一侧的一些相邻频段均排除在陷波范围之外。

根据 FFT 窗口技术排除的基频频段任一侧的相邻频段数如下：

1. Hamming - 2
2. Hanning - 2
3. Blackman - 4
4. Rectangular - 0

当 *Harmonic/Spur Power Calculation method* 为 *Integrate* 时，上述相邻频段也会应用于谐波频率的任一侧，并排除在陷波范围之外。该设置还控制是否在计算 RMS 噪声时排除谐波周围的这些相邻频段。

RMS 噪声根据 FFT 计算得到，不包括基频频段及其相邻频段（基于 FFT 窗口）、谐波及其相邻频段（基于 GUI 菜单选项和 FFT 窗口）以及自定义陷波频率。

RMS Noise = Square Root (Average of, Sum of Squares of each FFT value excluding the notching)

A.4 单音参数

A.4.1 每个 FFT 窗口的相邻频段数

频率任一侧的相邻频段数取决于 FFT 窗口技术，如下所示：

1. Hamming - 2
2. Hanning - 2
3. Blackman - 4
4. Rectangular - 0

对于基频，始终包含这些相邻频段。

对于谐波和杂散，用户可在 HSDC 专业版菜单选项 *Notch frequency bins* 中进行配置。如果 *Harmonic/Spur Power Calculation method* 为 *Integrate*，则会为谐波和杂散包括相邻频段。

如果 *Harmonic/Spur Power Calculation method* 为 *Don't Integrate*，则为谐波和杂散排除相邻频段。

A.5 基频功率

具有最大功率的频率被视为基频。基频功率等于基频频段及其相邻频段的功率之和。

从基频功率中减去根据时域数据计算 FFT 时应用的 FFT 窗口校正因子。

A.5.1 谐波失真

根据基频可确定谐波失真的近似位置。为了确定各个谐波的位置和功率，需在近似谐波频率任一侧的 $(2 \times n + 1)$ 范围内搜索最大功率值，其中“n”是谐波数。

当 *Harmonic/Spur Power Calculation method* 为 *Integrate* 时，各个谐波周围的相邻频段会包含在谐波功率计算中。

当 *Harmonic/Spur Power Calculation method* 为 *Don't Integrate* 时，各个谐波周围的相邻频段不会包含在谐波功率计算中。

A.5.2 SNR

SNR 的计算方法为积分的基频功率 (基频功率 , 包括其相邻的频段) 与噪声功率之间的差值。

需要计算噪声功率 , 不包括基频频段及其相邻频段、谐波和自定义陷波频率。如果 GUI 菜单选项 - *Notch frequency bins - Harmonic/Spur Power Calculation method* 为 *Integrate* , 则不包括谐波的相邻频段。

A.5.3 SFDR

SFDR 是根据最大功率值计算的 (不包括基频 , 但包括谐波) 。

如果 *Harmonic/Spur Power Calculation method* 为 *Integrate* , 则会根据积分的基频功率 (包括基频的相邻频段) 进行计算。

如果 *Harmonic/Spur Power Calculation method* 为 *Don't Integrate* , 则会根据单个基频频段的功率进行计算。

A.5.4 THD

总谐波失真 (THD) 等于基频功率与谐波功率平方和的平方根之比。

如果 *Harmonic/Spur Power Calculation method* 为 *Integrate* , 则基频和谐波功率计算中均包括相邻的频段。

如果 *Harmonic/Spur Power Calculation method* 为 *Don't Integrate* , 则基频和谐波的 THD 计算中不包括相邻频段。

A.5.5 SINAD

SINAD 是根据滤波 FFT 数据计算得出的 , 表示为积分基频功率 (即包括基频周围的相邻频段) 与滤波 FFT 数据平方和的平方根之比。

A.5.6 ENOB

根据 SINAD 的 dBFS 值计算 ENOB 的公式为 $(\text{SINAD} - 1.76) / 6.02$ 。

A.5.7 下一个杂散

“下一个杂散”是根据最大功率值计算的 (不包括基频和谐波) 。

如果 *Harmonic/Spur Power Calculation method* 为 *Integrate* , 则会根据积分的基频功率 (即包括基频的相邻频段) 计算下一个杂散为杂散及其相邻频段的功率之和。

如果 *Harmonic/Spur Power Calculation method* 为 *Don't Integrate* , 则会根据单个基频频段的功率来计算单个频段的下一个杂散。

A.6 双音参数

对于双音参数，用户提供的“Input Target Frequency-1”和“Input Target Frequency-2”用于搜索频率 F1 和 F2 (预期频率任一侧的 50 个频段)。

结果频率用于计算双音参数，方法是搜索预期结果频率之前的一个频段和之后的两个频段。

A.7 计算平均 FFT

从 HSDC 专业版 v2.20 开始，平均 FFT 等于“平均功率”(均方根法)。计算方法是对 FFT 数组平方和的平均值取平方根 (每个 FFT 数组代表一次采集)。

在以前的版本中采用正态平均法计算平均 FFT (“n” 个 FFT 数据数组的算术平均值)。

A.8 NSD 计算

噪声频谱密度根据 FFT 计算得到，不包括基频频段及其相邻频段 (基于 FFT 窗口)、谐波及其相邻频段 (基于 GUI 菜单选项和 FFT 窗口) 以及自定义陷波频率。

NSD = Square Root (Average of, Sum of Squares of each FFT value excluding the notching)

B 历史记录说明

HSDC 专业版 GUI 用户指南 (2013 年 11 月)

创建了新的“高速数据转换器专业版 GUI”用户指南文档 (SLWU087)，将取代“TSW140x 高速数据采集/图形发生器卡”用户指南 (SLWU079B) 的软件和操作部分。

HSDC 专业版 GUI 软件 5.22 版 (自 3.1 版)

1. 添加了通过“Instrument Options”菜单重新加载器件 INI 文件的功能。
2. 添加了 IO 延迟/校准功能来调整 TSW14DL3200EVM 各个通道上的延迟。
3. 添加了 JESD204B 错误注入调试功能。
4. 添加了使用“FPGA Registers Write/Read”选项写入和读取 FPGA 固件寄存器的选项。
5. 新增了将采集的数据写入二进制文件的功能。
6. 添加了触发器自动重新布防功能。
7. 添加了相位图以便在 FFT 窗口上查看以弧度 (或度) 为单位的相位。
8. 在“Additional Device Parameters”菜单下为兼容器件添加了第二个输入目标频率。
9. 添加了“# NCO Bits”字段以支持用户定义的 NCO 精度。
10. 新增的直方图功能允许用户查看记录的最大和最小代码以及某次采集的任何代码的命中数。
11. 添加了在窗口中突出显示陷波 FFT 频段的功能。

HSDC 专业版 GUI 软件 3.1 版 (自 3.0 版)

1. 添加了通过反向通道通信方式从 HSDC Pro EXE 与器件 GUI EXE 进行通信的功能 (需要更新器件 GUI EXE 以包含必要的更改)。
2. 实现了新的杂散搜索算法，该算法使用 NCO 和抽取设置以及 Fs 和 Fin 值。
3. 更新了 14J50 ADC INI、固件和 DLL 以支持 Megacore IP。TSW14J50 DLL 现在以 3MHz SPI 波特率运行 (未来版本将使其增加到 30MHz)。
4. 在测量表中添加了单位选择选项以便在 dBFS、dBc 和 Hz 之间切换。
5. 添加了将时域 Y 刻度显示为电压的选项。默认情况下，电压范围为 -2V 至 2V。通过在器件 INI 中添加参数 “Y Scale Voltage Range= -2V to 2V” 可以指定该值。
6. 为实数 FFT 图添加了右键点击快捷方式选项以便将 X 刻度显示为对数刻度。
7. 时域图 X 轴已更新为仅显示整数，即使在缩放时也是如此 (之前显示的是浮点数)。
8. 添加了在 DAC 页面的显示区域中加载最多 512K 数据的选项 (之前为 64K)。
9. 测量表中的 NSD 参数已更新为以 dBFS/Hz 为单位显示 (之前为 dBFS/频段)。
10. 添加了用于启用或禁用 NSD 标记的菜单选项。
11. 更新了 TSW14J56 DLL 和固件以支持基于 Sysref 的触发器 (用于测试)。
12. 为 TSW1400 添加了 AFE5801、AFE5803、AFE5804、AFE5805、AFE5807、AFE5808、AFE5809、AFE5851_12X、ADS52J90 器件和模式支持。
13. 为 TSW14J56 添加了 ADS54J54、ADS58J8x、ADC14X250、ADC31JB68、ADC32RF45、ADS42B4、ADC12J4000_D10_SDR、ADC12J4000_D20_DDR、ADC12J4000_D32_DDR 和 RFDAC 器件和模式支持。
14. 从安装程序中删除了 14J01 文件夹。
15. 从安装程序中删除了 TSW1400 和 TSW1405 API 文档。
16. 取消了在通道或图形类型之间切换时图形中 X 轴的自动缩放。
17. 在 ADC 和 DAC 时域中使用“峰峰值 = (最大代码 - 最小代码) + 1 ”更新了测量表中的峰峰值计算。
18. 修复了通过反向通道通信处理从器件 GUI 导出的参数时出现的错误。
19. 修复了在移动上下文图中的光标时使用正确数据更新“Codes”页面时出现的错误，X 刻度为时间。
20. 修复了移动光标时在 DAC 页面中显示标记 M1 和 M2 时出现的错误。
21. 修复了在 ADC 和 DAC 选项卡之间切换时显示测试参数 (“Two Tone” 和 “Channel Power”) 时出现的错误。
22. 修复了 TSW1400 同步图形搜索中的错误。
23. 修复了在 DLL 中应用位打包图形时出现的错误 (TSW14J56、KC705、VC707 平台)。
24. 修复了处理从插件 GUI 导出的参数时出现的错误。
25. 修复了在“Dynamic Configuration”弹窗中更新 JESD 参数的当前值时出现的错误。

HSDC 专业版 GUI 软件 3.0 版 (自 2.70 版)

1. 更新了 TSW14J56 固件、DLL 和 INI 文件以支持 Megacore IP。
2. 添加了允许 TSW14J10 连接到 Xilinx Virtex VC707 板的功能。
3. FFT 显示更改 (a) 显示复数 FFT 中的 -fs/2 和 fs/2 分量 (b) fs/2 和 DC 不会在实数 FFT 中求和。
4. 添加了用于“Import Data File”、“Import Binary File”和“DAC Scaling Factor”的自动化功能。
5. 添加了用于参数“GUI Channels to Disable”、“Channel Display Strings”和“Device GUI Tab Name”的导出功能。
6. 修复了大量采集出现的平均 FFT 内存累积问题。
7. 修复了当要采集的样本数发生更改时不会在下一次立即采集中进行更新的触发模式问题。
8. 添加了保存 ADC 所有通道的屏幕截图的功能。
9. 为所有电路板添加了对 DAC 位屏蔽的支持。
10. 在创建音调时保留 DAC 比例因子值 (之前重置为 1)。
11. 根据电路板中的固件在 ADC 和 DAC 选项卡之间切换时保留最后选择的 ADC 和 DAC 器件名称。
12. 修复了通道图形不相等的情况下时域 X 轴刻度显示为时间的问题。
13. 支持在 TSW1400 v1.0 DLL 中跳过同步图形。
14. 添加了 HSDC 专业版清单文件 – SRAS 批准的 HTML 格式。

HSDC 专业版 GUI 软件 2.70 版 (自 2.40 版)

1. 添加了允许 TSW14J10 连接到 Xilinx KC705 板的功能。
2. 修复了连接到 USB3 端口 PC 时的“JTAG 断链问题”。
3. 添加了 FFT 峰值分析功能，可从菜单 - Test Options -> Other Frequency Options 中启用该功能。启用后，出现的虚线表示峰值频率分析的阈值。
4. HSDC 专业版 UI 调整了大小以适合 768 分辨率的 PC。
5. 添加了禁用基频搜索功能的选项。该选项将禁用基频搜索，并允许用户使用输入目标频率来设置基频。该选项位于菜单 - Test Options -> Other Frequency Options 下。
6. 更新了双音 FFT 计算以支持两个间隔很近的音调。用于频率功率计算的附近频段的积分现在也适用于双音频率参数，具体根据菜单设置而定。
7. 修复了复数 FFT 计算中的错误，其 FFT 结果之前存在偏移。
8. 添加了用于 FFT 峰值分析和导出时域参数的自动化功能。
9. FFT 图中的基频指针已取代为单个标记，该标记代表积分的基频。
10. 更改了 TSW14J56 DLL 以修复连续采集模式下的随机 FTDI 错误。缩短了 TSW14J56 板的采集时间。
11. 输入目标频率现在支持负频率输入。
12. 修复了在双通道显示模式下更新 FFT 图的问题。
13. 修改了从图中导出 FFT 数据的快捷菜单选项 (右键点击 FFT 图 -> Export -> Export Data to Excel)，使 X 轴频率值以浮点形式显示 (之前采用的是 SI 表示法，因此很难使用其他软件进行后期处理)。
14. 修改了 TSW14J56 基准时钟弹窗，使其在 ADC 数据速率发生变化时 (而不是在按下“Capture”按钮时) 出现。

HSDC 专业版 GUI 软件 2.40 版 (自 2.30 版)

1. 修改了 DAC 比例因子，该因子现在应用于数据文件和音调生成的数据。删除了 DAC 音调生成附近存在的比例因子。
2. 实现了 ADC 和 DAC 器件的器件搜索。支持部分搜索：对于给定的输入字符串，GUI 将列出在器件名称的任何部分中包含该字符串的所有器件。在搜索时，按 Enter/Return 键将自动选择搜索结果中列出的第一个器件。
3. 在 TSW1400 DAC 中实现了软件和硬件触发。
4. 添加了自动化功能：要以二进制文件的形式读取 ADC 时域数据，请设置 ADC 第二输入目标频率以及用于 DAC 硬件和软件触发的功能。
5. 修改了自动化功能架构，以便在开始执行队列中的下一条自动化 DLL 命令之前执行每个案例及其调用的案例。
6. 插件 GUI 卸载现在仅在选择下一个器件 (ADC/DAC) 时发生。如果未选择有效的器件，插件 GUI 选项卡将隐藏。
7. 添加了 TSW14J56 ADC 中对位打包数据 (无填充零) 进行解码的支持。

8. TSW14J56 DAC 中支持 0s 和样本重新排序。
9. GUI 为 TSW1405 中的 16 通道器件提供支持。
10. 修复了 TSW1405 中的上下文图更新问题，该问题在某些通道被禁用时发生。

HSDC 专业版 GUI 软件 2.3 版 (自 2.2 版 , 2013 年 11 月)

添加了对 TSW14J56 板的支持。

对于所有 FFT 窗口，谐波周围陷波的默认值已更改为 0。

更新了“单音参数”表以显示配置的谐波值数量。

移动标记 M1 和 M2 时将显示其对应的频率值。

在 HSDC 专业版安装程序中添加了 .NET 2.0 自动检查和安装的功能。

修复了最新 FTDI 驱动程序的问题，该问题导致在 TSW1405 和 TSW1406 EVM 中下载固件后 GUI 挂起。

为 TSW14J56 添加了电路板动态配置菜单项，以动态更改器件 ini 参数值。为 TSW14J56 添加了包含基准时钟值的用户消息，当按下采集/发送按钮时在通道速率变化时将显示该消息。

更新了 TSW14J56 的 ini/固件文件。TSW14J56 DAC 现在使用 MPSSE 模式。

更新了 TSW14J56 通道图形以接受 0 (这将丢弃数据) 。

使用“Reset”选项更新了电路板动态配置，该选项将从器件 ini 文件重新加载值。

为 TSW14J56 添加了包含基准时钟值的用户消息，当按下采集/发送按钮时在通道速率变化时将显示该消息。

在 TSW14J56 的 GUI 中添加了选择通道编号以在其中显示通道数据的功能。例如，如果 DDR 仅包含 2 个通道的数据，但数据需要显示在通道 1、3 中，则会使用 1 和 3 设置通道图形，通道数将设置为 4。从 DDR 读取的数据将显示在通道 1 和 3 中，通道 2 和 4 不会有任何数据。

修改了通道速率计算方法，使其基于“通道数”而不是 JESD 参数 M。

修复了在一款 Windows XP PC 中报告的 DSPLib 错误问题。

在“单音参数”表中显示配置的谐波并带有滚动条。

添加了用于设置 ADC 分析窗口的起始样本的自动化功能。

修复了切换到样本数量较少的通道时 (与分析窗口长度 (FBRX 模式) 相比) FFT 图中的错误。

HSDC 专业版 GUI 软件 2.2 版及更早版本

版本 2.2

平均 FFT 现在通过均方根法计算。

GUI 经过优化以缩短采集时间。

添加了用于“ADC FFT Averaging”、“Setting Bandwidth Integration Markers”和“Channel Power Settings”的自动化功能。

补丁 2.10.01

1. 添加了用于 TSW1400 和 TSW1406 的 DAC31x1 和 DAC31x4 ini 文件，以及用于 TSW1405 的 ADS5401-09 文件。

2. 为插件 GUI 添加了读取/写入寄存器的自动化功能。

版本 2.10

为 ADC 添加了复数 FFT。

添加了 HSDC 专业版自动化 DLL，可用于从位于“\High Speed Data Converter Pro\HSDCPro Automation DLL”中的另一个应用程序与 HSDC 专业版 GUI 进行通信。

修订历史记录

为位于 “\High Speed Data Converter Pro\HSDCPro Automation DLL” 中的自动化 DLL 添加了 LabVIEW、C 和 Matlab 示例。

删除了 DAC 音调生成中的负音调频率。

将 “ADC 采样率” (ADC Sampling Rate) 重命名为 “ADC 输出数据速率” (ADC Output Data Rate)。

将鼠标悬停在相应控制项上可以查看确切的频率值。

C 修订历史记录

注：以前版本的页码可能与当前版本的页码不同

Changes from Revision * (November 2013) to Revision A (February 2014)	Page
• 将所有 GUI 图像更改为软件 v4.50.....	7
• 更改了 DAC 显示模式 GUI 图像，现为软件版本 2.491.....	42
• 将 “Load File to Transfer into TSW14xxx” 按钮部分第一段中的 Load File to transfer into TSW1 更改为 Load External Pattern File	42
• 更改了 DAC 测试图形显示图像，现为软件版本 2.491.....	43
• 删除了 I/Q 多音发生器部分中的 “Scaling Factor(1x)” 参数.....	44
• 更改了 TSW1400EVM GUI DAC 模式首页 图像，现为软件版本 2.491.....	50
• 在配置 TSW1400 以生成图形部分中添加了 Scaling Factor 为 1 参数.....	52
• 在配置 TSW1400 以生成图形部分中将 Load File to transfer into TSW1400 按钮更改为 Load External Pattern File	52
• 更改了 TSW1400 输出数据到 DAC EVM 图像，现为软件版本 2.491.....	52
• 在加载测试文件后的 GUI 之前紧挨着的部分中添加了 Scaling Factor 为 1 作为参数.....	53
• 将加载测试文件后的 GUI 前面相邻部分中的 Load File to transfer into TSW1400 按钮更改为 Load External Pattern File	53
• 更改了 “加载测试文件后的 GUI” 图像，现为软件版本 2.491.....	53

Changes from Revision A (February 2014) to Revision B (October 2014)	Page
• 更改了所有对话窗口，将 HSDCPro 版本号更改为 vx.xxx.....	7
• 更改了数据采集选项部分.....	20
• 添加了采集选项部分.....	20
• 添加了 TSW14J50 功能说明部分.....	70
• 添加了 TSW14J10 功能说明部分.....	72
• 添加了 HSDC 专业版 GUI 软件从 v3.0 回溯到 v2.40 的修订版本说明.....	81

Changes from Revision B (October 2014) to Revision C (July 2015)	Page
• 更改了 TSW14xxx EVM 序列号和固件与所选器件不匹配 图像.....	7
• 更改了 TSW14xxx EVM GUI 首页 和将 GUI 连接到 EVM 图像.....	7
• 更改了硬件设备管理器 图像.....	7
• 更改了图 3-1	12
• 添加了用户配置文件部分.....	13
• 更改了仪器选项 图像.....	14
• 更改了图 3-9	20
• 更改了触发选项 图像.....	21
• 更改了连接到一台 PC 的两个 TSW14J56 EVM 图像.....	23
• 更改了从板触发设置 图像.....	24
• 更改了主板触发设置 图像.....	24
• 更改了测试选项 图像.....	26
• 更改了删除陷波频率频段 图像.....	26
• 更改了双通道显示 图像.....	28
• 更改了分析窗口标记示例 图像.....	29
• 更改了 “Other Frequency Options” 菜单 图像.....	30

• 更改了 中心状态窗口 图像.....	32
• 更改了 <i>ADC</i> 器件选择窗口 图像.....	33
• 更改了 单音 <i>FFT</i> 显示 图像.....	34
• 向参数控制 部分添加了 资料 (从 测试参数 图像开始)	35
• 更改了 <i>DAC</i> 显示模式 <i>GUI</i> 图像 , 现为软件版本 3.11.....	42
• 更改了 器件选择 部分中的 电路板照片 的 图像 和 标题.....	66
• 向附录中 添加了 <i>NSD</i> 计算 部分.....	80
• 添加了 <i>HSDC</i> 专业版 <i>GUI</i> 软件自 v3.0 以来的 修订版本 说明.....	81

Changes from Revision C (July 2015) to Revision D (March 2017)	Page
• 向此 UG 中全局 添加了 <i>TWS14J57</i> 的 支持 文档.....	4
• 向 仪器选项 图像 和 部分 添加了 “ <i>SERDES Test Options</i> ” 功能.....	14
• 添加了 <i>TWS14J56</i> 和 高速 数据 转换器 (<i>HSDC</i>) 专业版 眼图 质量 分析 部分.....	15
• 更新了 测试 选项 部分 : 删除了 <i>dFBs</i> 部分 , 将 带 宽 积 分 标记 部分 替换 为 分析 窗口 标记 部分.....	26
• 向 帮助 部分 中 添加了 <i>Version History</i> 选项.....	31
• 在 参数 控制 部分 的 末尾 添加了 <i>Remember for this session</i>	35
• 添加了 单位 选择 部分.....	38
• 更改了 时域 部分.....	39
• 更新了 参数 控制 部分.....	43
• 添加了 <i>TWS14J57</i> 功能 说明 部分.....	62

Changes from Revision D (March 2017) to Revision E (June 2023)	Page
• 向此 UG 中全局 添加了 <i>TWS14J59</i> 的 支持 文档.....	4
• 更改了 <i>C:\Program Files (x86)</i> 文件.....	6
• 更改了 图 2-1 后面 的 段落.....	7
• 更改了 图 2-4	7
• 更改了 图 3-1	12
• 添加了 图 3-2	13
• 添加了 调整 窗口 大小 部分.....	14
• 更改了 图 3-9	20
• 添加了 以下 句子 : 与 平均 <i>FFT</i> 类似 ,	20
• 删除了 通道数 部分.....	20
• 更改了 测试 选项 部分.....	26
• 更改了 双通道 显示 图像.....	28
• 更改了 分析 窗口 标记 示例 图像.....	29
• 添加了 <i>HSDC</i> 专业版 (精简 版) 部分.....	31
• 添加了 <i>HSDC</i> 专业版 (精简 版) 部分.....	31
• 更改了 模式 选择 部分.....	32
• 更改了 器件 选择 部分.....	33
• 添加了 跳过 配置 部分.....	33
• 添加了 多通道 显示 部分.....	38
• 添加了 以下 句子 : 标记 <i>M1</i> 和 <i>M2</i> 的 位置 ... 到 时域 部分	39
• 更改了 图 3-38	42
• 更改了 “ <i>Load File to Transfer into TSW14xxx</i> ” 按钮 部分 中的 <i>C:\Program Files\</i>	42
• 更改了 图 3-39	43
• 删除了 <i>TSW1405</i> 功能 说明 部分.....	53
• 删除了 <i>TSW1406</i> 功能 说明 部分.....	53

重要声明和免责声明

TI“按原样”提供技术和可靠性数据（包括数据表）、设计资源（包括参考设计）、应用或其他设计建议、网络工具、安全信息和其他资源，不保证没有瑕疵且不做出任何明示或暗示的担保，包括但不限于对适销性、某特定用途方面的适用性或不侵犯任何第三方知识产权的暗示担保。

这些资源可供使用 TI 产品进行设计的熟练开发人员使用。您将自行承担以下全部责任：(1) 针对您的应用选择合适的 TI 产品，(2) 设计、验证并测试您的应用，(3) 确保您的应用满足相应标准以及任何其他功能安全、信息安全、监管或其他要求。

这些资源如有变更，恕不另行通知。TI 授权您仅可将这些资源用于研发本资源所述的 TI 产品的应用。严禁对这些资源进行其他复制或展示。您无权使用任何其他 TI 知识产权或任何第三方知识产权。您应全额赔偿因在这些资源的使用中对 TI 及其代表造成的任何索赔、损害、成本、损失和债务，TI 对此概不负责。

TI 提供的产品受 [TI 的销售条款](#) 或 [ti.com](#) 上其他适用条款/TI 产品随附的其他适用条款的约束。TI 提供这些资源并不会扩展或以其他方式更改 TI 针对 TI 产品发布的适用的担保或担保免责声明。

TI 反对并拒绝您可能提出的任何其他或不同的条款。

邮寄地址 : Texas Instruments, Post Office Box 655303, Dallas, Texas 75265

Copyright © 2023, 德州仪器 (TI) 公司