

Logic Design Lab Report: Week 2

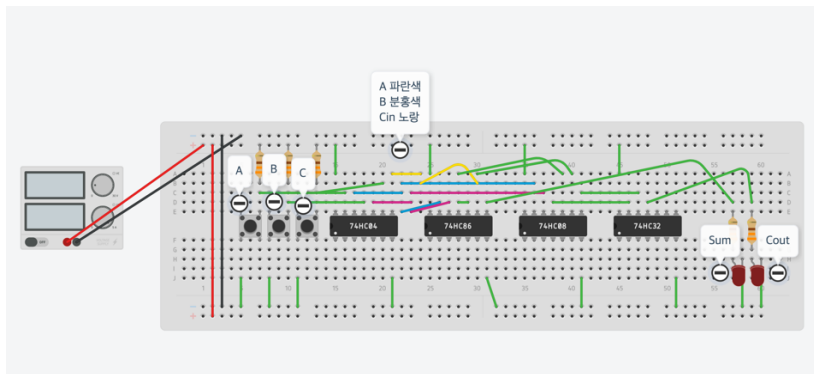
2013-12815 Dongjoo Lee

1. Introduction

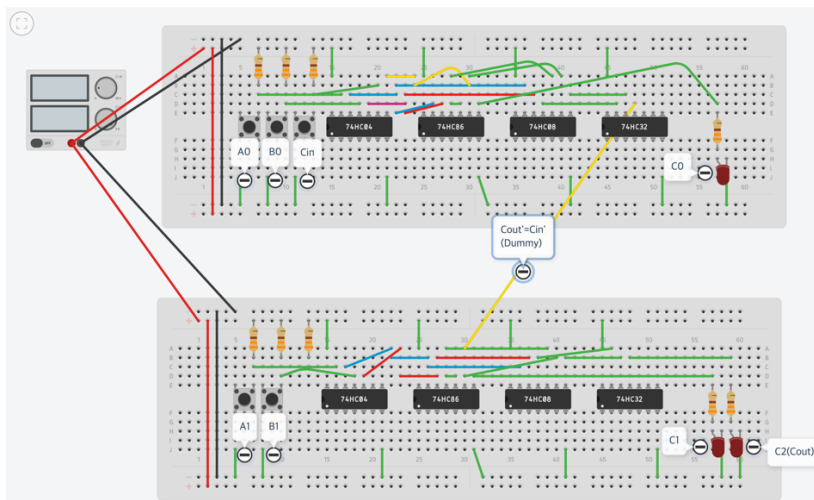
1) 1, 2 번에 대해서는 Practice 를 통해 구현했던 Half Adder 를 두개 이어붙여 우선, 1-bit Full adder 를 만들었다. 만들어진 전가산기를 두개 이어붙이되, 첫 번째 1-bit Full Adder 를 통해 나온 Cout 을 두 번째 1-bit Full Adder 의 Cin 으로 넣어서 2-bit Full Adder 를 구현하였다.

2) 3, 4 번에 대해서는 식을 우선 단순하게 정리하여 2 개의 AND 게이트와 1 개씩의 OR, NOT 게이트로 F 를 표현했다. Truth Table 은 식을 정리하기 전의 F 와 차이가 없으므로 정리된 식을 이용해 Truth Table 을 그렸다.

2. Implementation



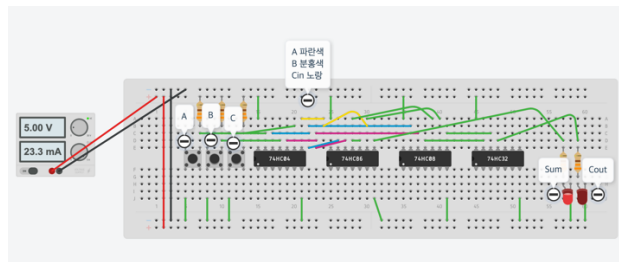
A, B 두개의 인풋만을 다루는 Half adder와는 달리 Cin 에 대해서도 고려해주었다.



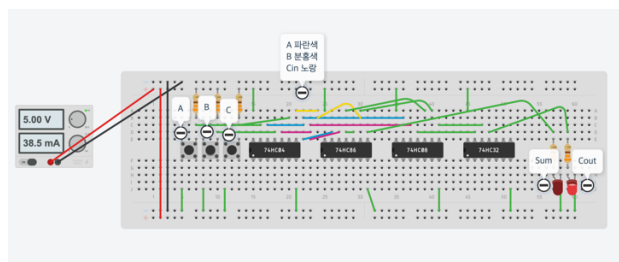
아래 자릿수에서 Full adder 를 통해 계산된 Sum 은 C0 으로 남기고, Carry 가 있다면 다음 자릿수에 대한 Cin 으로 들어가도록 구현했다.

3. Result

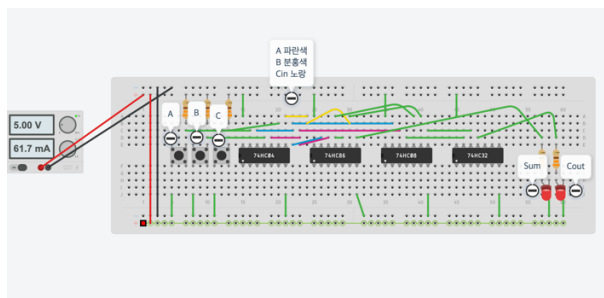
1) 우선 1-bit Full Adder 의 구현 및 동작은 다음과 같다.



a. A, B, C 중 하나만 눌렀을 때

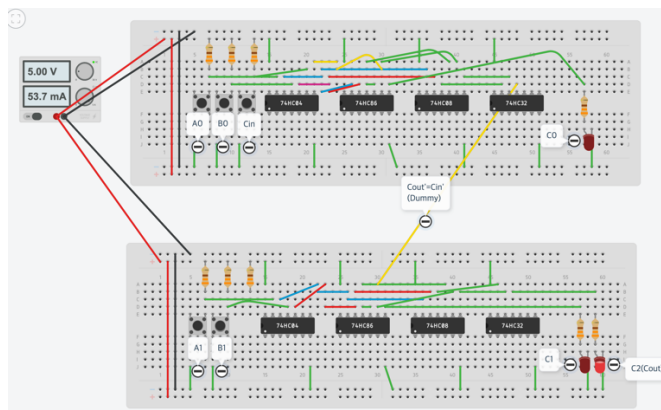


b. A, B, C 중 두개를 눌렀을 때



c. A, B, C 모두를 눌렀을 때

2) 2-bit Full Adder 역시 잘 동작함을 확인하였다.



a. A = 11, B = 1 인 경우에 대해서 C = 100(Cout = 1) 으로 잘 동작하였다.

3) 3, 4 번에 관해서는 다음과 같다.

오후 6:50 4월 1일 수요일 3:28:22 59%

Homework

- 3. Build a truth table for following circuit diagram.
- 4. After that, Draw the circuit diagram of it with 1 NOT gate, 2 AND gates and 1 OR gate.

Handwritten notes and equations:

④

$$F = X.Y.Z + X.Y.\bar{Z} + X.Z$$

$$= X.Y + X.Z$$

③

X	Y	Z	\bar{X}	\bar{Y}	XZ	$\bar{X}Y + XZ = F$
0	0	0	1	1	0	0
0	0	1	1	1	0	0
0	1	0	1	0	0	1
0	1	1	1	0	0	1
1	0	0	0	1	0	0
1	0	1	0	1	1	1
1	1	0	0	0	0	0
1	1	1	0	0	1	1

SNU M1522.000700-002: Logic Design (Spring 2020) Seoul National Univ.

$$\begin{aligned}
 F &= X'YZ + X'YZ' + XZ \\
 &= X'Y(Z+Z') + XZ \\
 &= X'Y + XZ
 \end{aligned}$$