Logic Design Lab Report: Week 3  
2013-12815 Dongjoo Lee

**1. Explain ‘Multiplexer’ and ‘Demultiplexer’.** 1) Multiplexer: 2n개의 Input source 중 n bit의 Control sign을 통해 1개를 선택해서 Output으로 출력한다.  
 2) Demultiplexer : 1개의 Input source를 n bit의 Control sign을 통해 2n개 중 하나의 Output으로 출력한다.

**2. Explain ‘Encoder’ and ‘Decoder’.** 1) Encoder : 2n개의 Input Source를 받아 n bit로 출력한다. 암호화과정으로 이해할 수 있다.  
 2)Decoder : n bit의 Input Source를 받아 2n bit로 출력한다. 반대로, 해석과정으로 이해할 수 있다.

**3. Explain ‘Structural description’, ‘Data-flow style description’, and ‘Behavioral description’.** - 이상 3가지 방식은 HDL의 작성방식으로서 구현의 방식을 달리한다. 1) Structural description : Gate들의 배치를 통해 논리식에 대응하도록 설계할 수 있는 Schematic Design을 코드로 표현한 것이다.   
 2) Data-flow style description : 논리식에 대응하는 Truth table을 코드로 표현한 것이다.  
 3) Behavioral description: 추상화 단계가 가장 높은 방식으로써, 각 모듈의 내부 구조를 구현하지 않고 동작에 관해서 표현한 것이다.