

Práctica No. 4

Sección de Memoria (Prueba de memoria RAM)

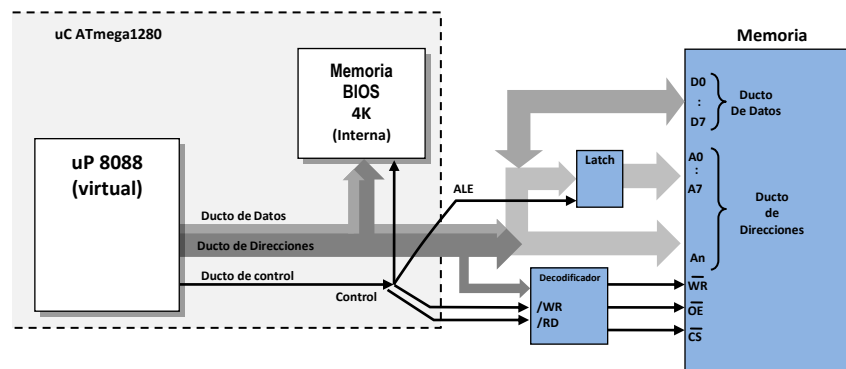
Objetivo: El alumno diseñará e implementará un decodificador para la memoria de la práctica y hará uso de los procedimientos de la práctica 3 para probar la memoria.

Material: - Memoria RAM y Latch para T-Juino.

Equipo:

- Computadora Personal
- Tarjeta T-Juino.
- Protoboard
- Una Memoria RAM (2K u 8K)

Teoría: * * * Decodificadores a Memoria * * *



El enfoque de esta práctica es el análisis y diseño del decodificador. El decodificador solo estará compuesto por compuertas lógicas.

Les recomiendo que revisen el siguiente esquemático [TJuino_sch.pdf](#). El conector de interés es *XIO_HL*, ahí podrán encontrar las terminales de A0-A15, ALE, /RD y /WR; de las cuales varias serán las entradas del decodificador.

Y solo para recapitular, el rango de direcciones queda asignadas de la siguiente forma en la virtualización actual del 8088 sobre el TJuino:

0x00200	MEMORIA INTERNA (SRAM Interna)
...	
0x021FF	MEMORIA EXTERNA DIRECCIONABLE POR EL TJUINO
0x02200	
...	
0x0FFFF	
...	
0xFFFFF	

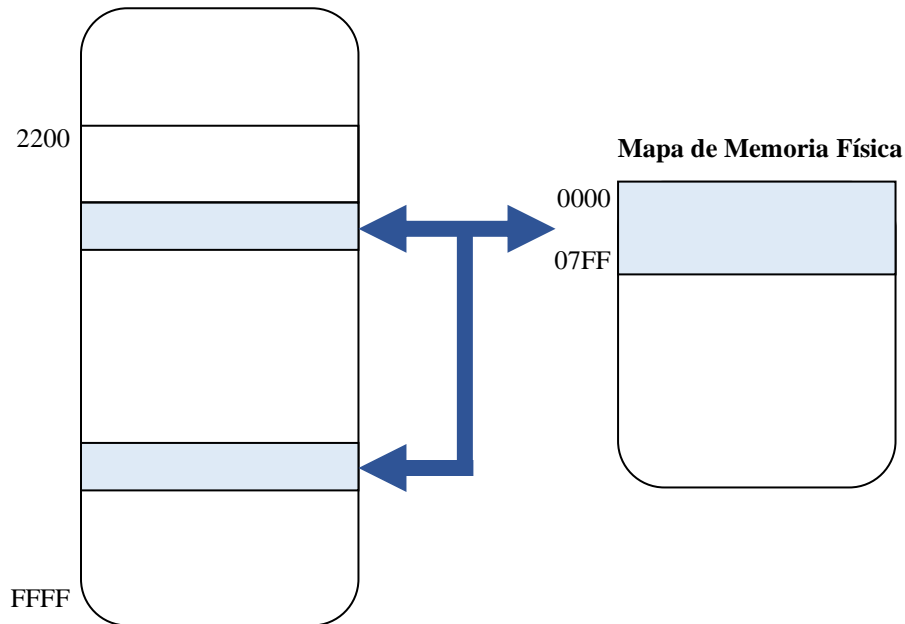
Para esta práctica, se supondrá que la memoria externa que se conectara al decodificador es de **2KB** (en caso de que la memoria que consigan sea de mayor capacidad, se tendrán que aterrizar las terminales de A11 en adelante de la **memoria**, para que funja como una de 2KB). Y también esta memoria tendrá un **rango de direcciones espejo** (de las cuales la longitud también será de 2KB).

Cada alumno es asignado un cierto rango de direcciones (así como direcciones espejo) y son las siguientes:

Dirección Inicial	Dirección Inicial Espejo	Alumno
0x3800	0x7800	Feng / Cota
0x5000	0xD000	Gonzaga / Hong
0x5800	0x7800	Gonzalez / Leal
0x6000	0x4000	Justo / Lizarraga
0x6800	0xE800	Moncivais / Medina
0x7000	0x5000	Morales / Parra
0x7800	0xF800	Quevedo / Robledo
0x9000	0xB000	Quintero / Tapia
0x9800	0xB800	Saavedra / Adame
0xA000	0x8000	Torres / Aguilar C.
0xA800	0x2800	Varela / Aguilar V.
0xB000	0x3000	Viruete / Arce
0xB800	0xA800	Bañuelos
0xC000	0x4000	-

Esto quiere decir que van a existir dos zonas de memorias vistas por el procesador, como una sola región de 2KB en la memoria física. Como lo muestra el siguiente diagrama:

Mapa de Memoria del Procesador



Desarrollo:

- 1) Diseñe e implemente un decodificador de memoria para que una memoria RAM sea vista por el procesador en el rango de memoria que le fue asignado.
- 2) Realice los cambios necesarios al programa de la práctica 3 para realizar la prueba de la nueva memoria.
 - a) Probar el rango correspondiente de la RAM. ¿Qué es lo que resulta de la prueba?
 - b) Probar un rango no correspondiente. ¿Qué es lo que resulta de la prueba?

Conclusiones y Comentarios.**Bibliografía**