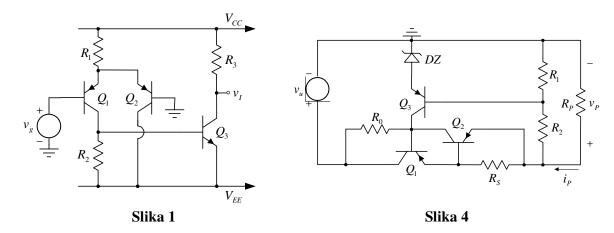
ODSEK ZA TELEKOMUNIKACIJE I INFORMACIONE TEHNOLOGIJE ODSEK ZA SIGNALE I SISTEME

- 1. U kolu pojačavača sa slike 1, upotrebljeni su tranzistori sa  $\beta_F = \beta_0 = 100$ ,  $V_T = kT/q = 25 \text{mV}$ ,  $V_A \to \infty$ ,  $|V_{BE}| = 0.6 \text{V}$  i  $|V_{CES}| = 0.2 \text{V}$ , a poznato je i  $V_{CC} = -V_{EE} = 5 \text{V}$ . Odrediti:
- a) [3] otpornosti nepoznatih otpornika tako da u mirnoj radnoj tački bude  $I_{C2} = I_{C3} = 1 \text{mA} \text{ i } V_I = 0 \text{V}$ ;
- b) [3] naponsko pojačanje  $a = v_i / v_g$ ;
- c) [2] ulaznu i izlaznu otpornost pojačavača;
- d) [2] maksimalnu amplitudu simetričnog neizobličenog napona na izlazu.
- **2.** Izračunati i prikazati tabelarno sledeće parametre pojačavača sa zajedničkim emiterom i kaskodnog pojačavača u režimu malih signala pri identičnoj struji polarizacije tranzistora:
  - a) [2] Naponsko pojačanje.
  - b) [2] Ulaznu otpornost.
  - c) [2] Izlaznu otpornost.
  - d) [4] Probojni napon.
- **3.** a) [4] Nacrtati direktno spregnut pojačavač bez sprežnih kondenzatora sa negativnom povratnom spregom koja povećava ulaznu impedansu i povećava izlaznu impedansu, napajan iz dve baterije za napajanje. Na raspolaganju su operacioni pojačavači, pnp tranzistori i otpornici.
  - b) [2] Napisati opšte izraze za izračunavanje ulazne i izlazne impedanse pojačavača iz tačke a).
  - c) [4] Nacrtati vremenske dijagrame napona na invertujućem ulazu operacionog pojačavača i svim priključcima pnp tranzistora za sinusoidalni napon pobudnog generatora.
- **4.** Za stabilizator sa slike 4 je poznato:  $V_{EB} = 0.7 \text{ V}$ ,  $\beta_{F1} = 100$ ,  $\beta_{F2} = \beta_{F3} >> 1$ ,  $V_u = -12 \text{ V}$ ,  $R_1 = 5 \text{ k}\Omega$ ,  $V_Z = 3.3 \text{ V}$ , struja inverzne polarizacije Zener diode  $I_Z \ge 2 \text{ mA}$ , a maksimalna dozvoljena snaga disipacije rednog tranzistora  $P_{DO1\text{max}} = 9.04 \text{ W}$ .
- a) [2] Odrediti otponost  $R_2$  tako da se na izlazu dobija stabilisani napon  $V_P = -5 \text{ V}$ .
- b) [3] Odrediti i nacrtati karakteristiku stabilizatora  $v_P(i_P)$ .
- c) [3] Kolika je maksimalna struja stabilizatora na izlazu, imajući u vidu dozvoljenu disipaciju rednog tranzistora? Odrediti otpornost  $R_S$  u tom slučaju.
- d) [2] Kolika je maksimalna otpornost  $R_{0 \text{max}}$  za koju stabilizator ispravno radi u celom opsegu izlaznih struja?



Studenti koji polažu drugi kolokvijum rade zadatke 3 i 4 u trajanju do 2 sata. Studenti koji polažu kompletan ispit rade sve zadatke u trajanju do 3 sata.