

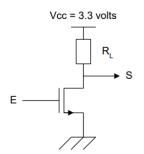
Rapport de projet ESA(CAO) Morteza Kazem Dehdashti 28705777 02/02/2021

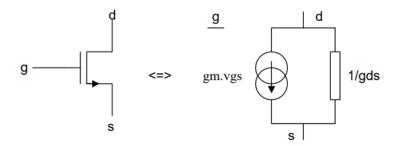
Gerarde sou

Systèmes électroniques analogiques

# Séance 1 simulations électriques

- Etude de l'amplificateur :
- Théorie:

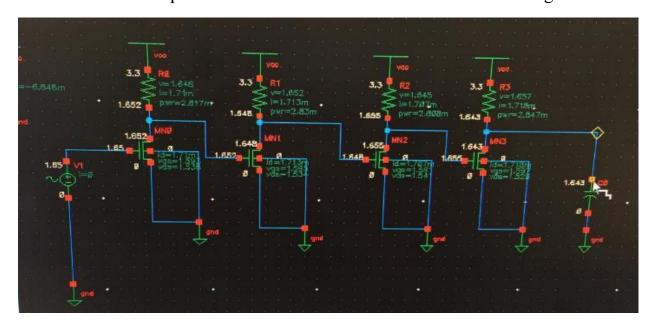




1) Dc polarisation: 
$$|V_{GS}| - |V_{th}|^2 |V_{DS}|$$
1,65-1,65 -> saturation

$$\int = \left| \int_{Sat} | = \frac{kw}{2} \left( vg_S - v_{th} \right)^2 = \frac{135 \times 1.66}{2} \times \frac{1. \times 1.6}{2.35 \times 1.66} \times \frac{1. \times 1.6}{2.35 \times 1.66} \times \frac{1. \times 1.6}{2.35 \times 1.66} \times \frac{1. \times 1.66}{2.35 \times 1.66} \times \frac{1. \times 1.66}{2.3$$

- Etude de l'amplificateur non inverseur. On met en cascade 4 étages

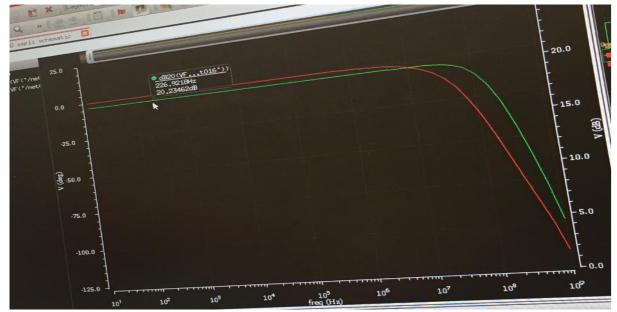


inverseurs.

1-Simulation DC : Effectuez une simulation DC en sauvegardant le point de fonctionnement DC  $gds{=}105/9u$ 

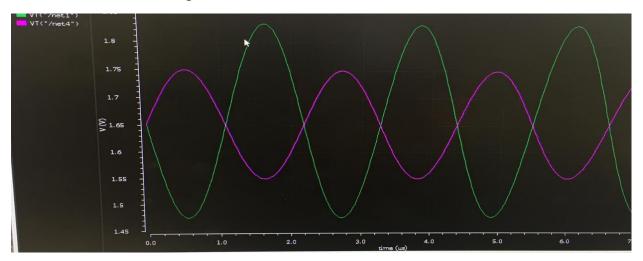
$$gm=2.23m$$

2- simulation AC: Effectuez une simulation AC dans la plage de fréquence 10 Hz 1G Hz.

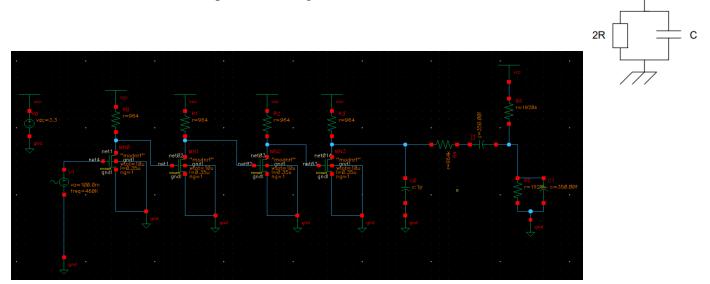


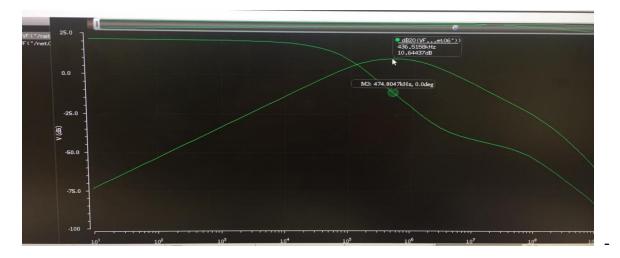
3- simulation transitent: Effectuez une simulation temporelle sur 10 périodes du signal d'entrée. Calculer la valeur de Tstop, le temps maximum des chronogrammes. Tstop=10/(460000)=0.0000217

- On montre le diagramme de la sortie et l'entrée



- Etude de circuit dephasage: on ajoute le circuite de dephasage Dans notre cas, il doit assurer un point de fonctionnement de Vcc/2 en sortie. On choisira donc plutôt la configuration suivante :

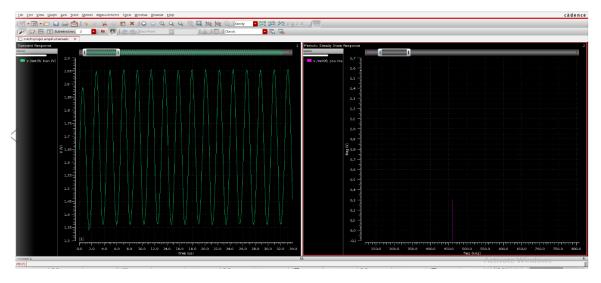




On réalise l'oscillateur complet. On simule l'oscillateur en temporel (sur 100 périodes). Qu'observe t-on ? Est-il possible de simuler la fonction oscillateur en AC ? Pourquoi ?le gain reste stable et l'oscillateur ne demar pas

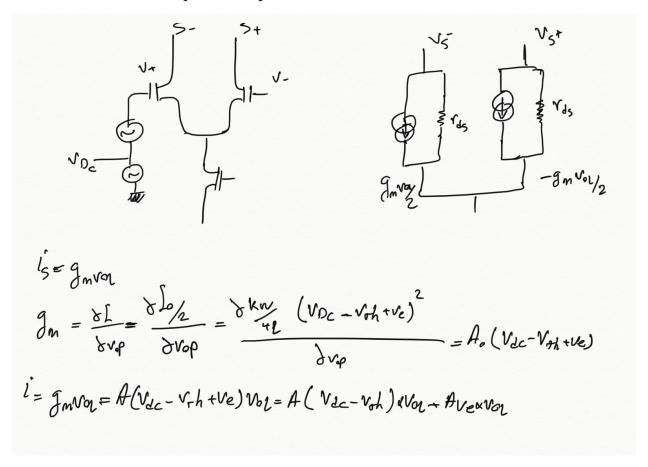
- Demarrage des oscillations:, Appliquer une condition initiale de 1 V sur un des condensateurs du circuit de déphasage et simuler en temporel.

Pour simuler l'oscillateur dans le domaine fréquentiel, on peut effectuer une analyse PSS (Periodic Steady state). On doit préciser qu'il s'agit d'un oscillateur et indiquer le nœud de sortie (la référence sera prise à la masse). La période des oscillations (beat frequency) peut être approximée par 455 kHz. Pour voir la pureté spectrale, on peut analyser 10 harmoniques.



#### séance N°2 réalisation de mélangeurs

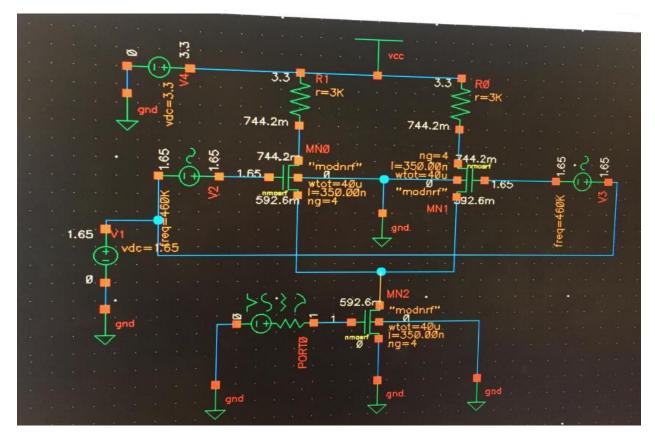
- étude d'un multiplieur simple



### - montage down-converter:

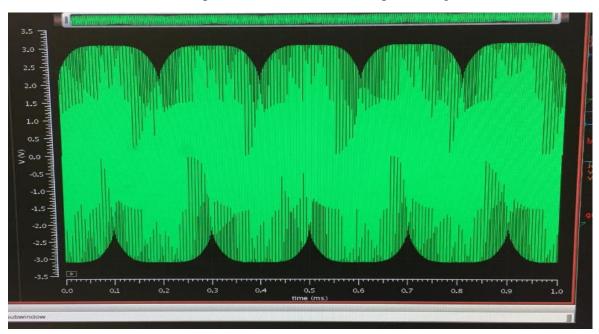
Saisir le schéma du mélangeur ci-après (Down-converter) On veut mélanger un signal à 455 kHz (par exemple un signal de fréquence intermédiaire de radio AM

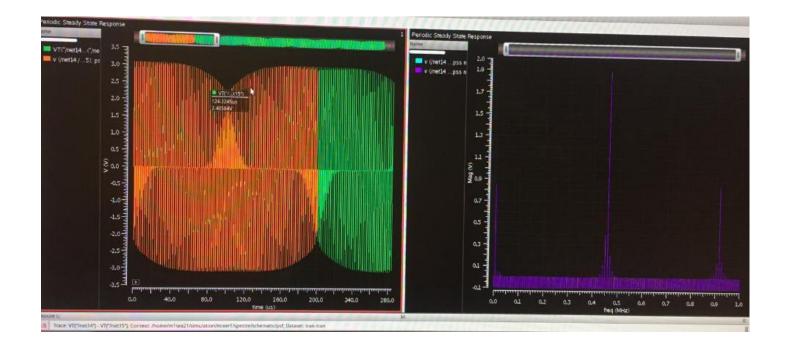
Quel est le courant dans le transistor d'entrée (attaqué par fin) ? Quel courant circule dans les trDans le domaine temporel : Faire une simulation transitoire sur 1 ms. Observer les chronogrammes en sortie (différentielle). ansistors de la paire différentielle ? Déduire le point de fonctionnement en sortie

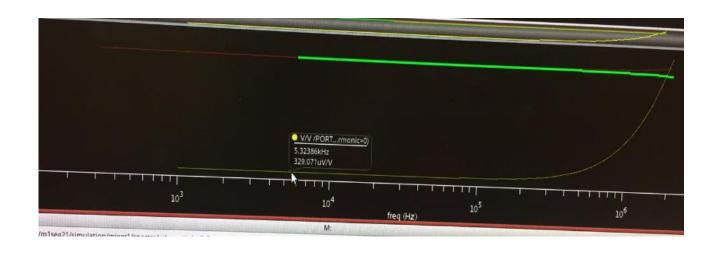


Dans le domaine temporel : Faire une simulation transitoire sur 1 ms. Observer les chronogrammes en sortie (différentielle).

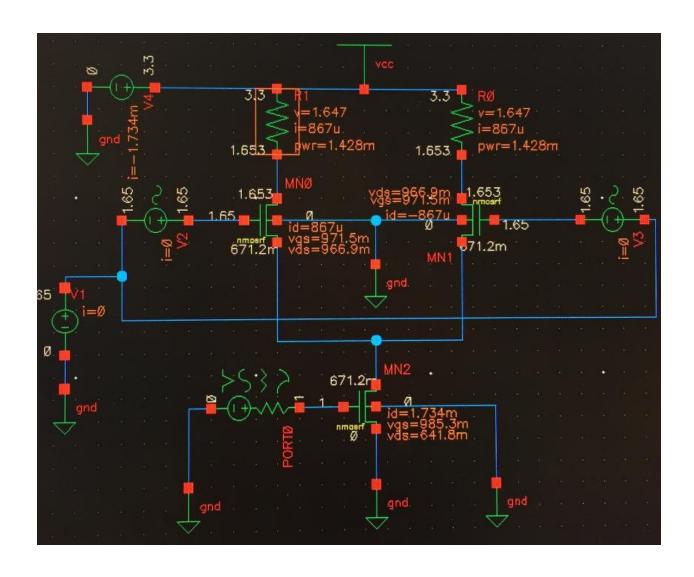
Dans le domaine fréquentiel : Faire une analyse PSS (Periodic Steady State). Demander un calcul automatique des battements et programmer 200 (pour voir Fin+FOL il faut au moins N=(460+455)/5=183 harmoniques du battement) harmoniques (cf figure).





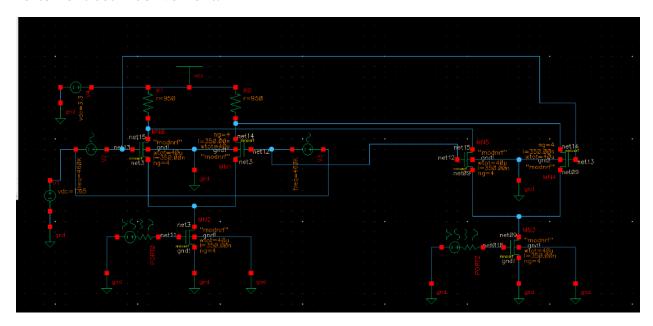


Ajuster la valeur de ces résistances pour avoir un point de fonctionnement en sortie de 1,65 volts.

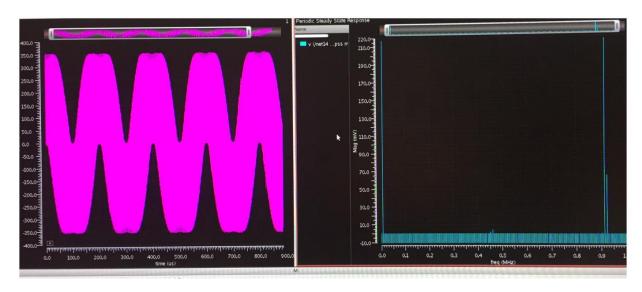


- Mélangeur doublement équilibré : Cellule de Gilbert :

Down-converter Le mélangeur doublement équilibré permet d'atténuer fortement cet inconvénient.



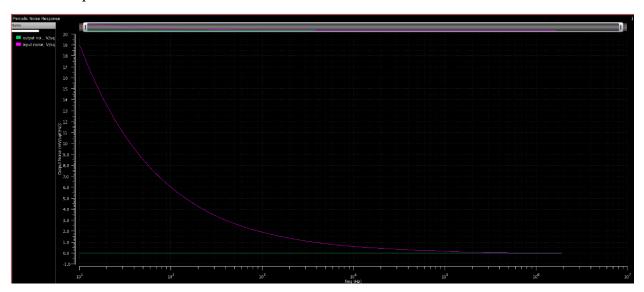
La sortie temporelle et frequencielle : fol+fe=915kHz, fol-fe=5kHz



La sortie trans

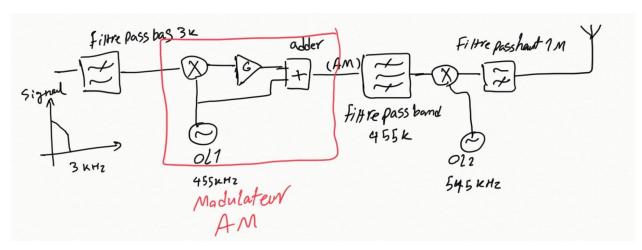
la sortie pss

bruit du mélangeur :
 On va maintenant simuler le bruit du mélangeur, Visualiser les résultats : Input Noise,
 Output Noise

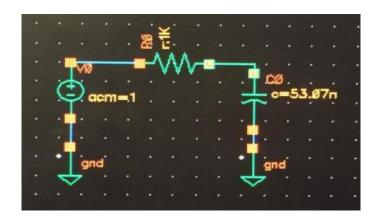


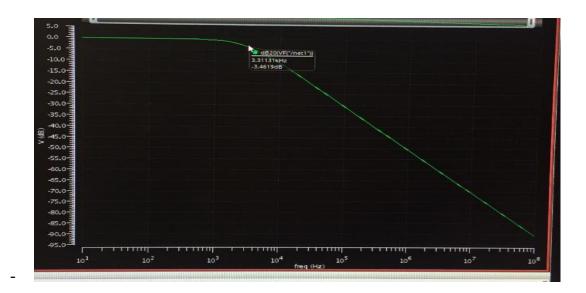
# Projet : séance finale

On se propose d'étudier une émissionréception hétérodyne d'un signal audio vo cal. On choisit une fréquence intermédiaire de 455 kHz (FI de la radio AM). O n considèrera le cas d'un canal d'émission à 1 MHz. En réception, on pourra uti liser un démodulateur cohérent (synchrone) ou un simple détecteur de crête (au choix, voire les 2).

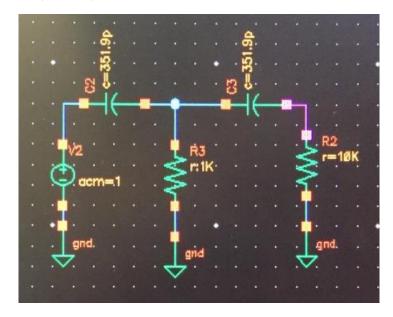


On a besoin de filtre pass bas (3KHz) et la reponse AC:
 Simuler un filtre passe bas d'ordre 1 de fréquence de coupure 5 kHz, d'un passe haut d'or dre 2 à 1 MHz, et un passe bande d'ordre 4 centré sur 455 kHz (passe haut fc = 4 52,5 kHz + passe bas fc = 457,5 kHz). Faire un symbole de chacun des filtres

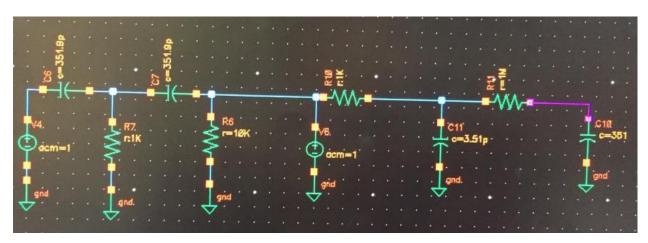


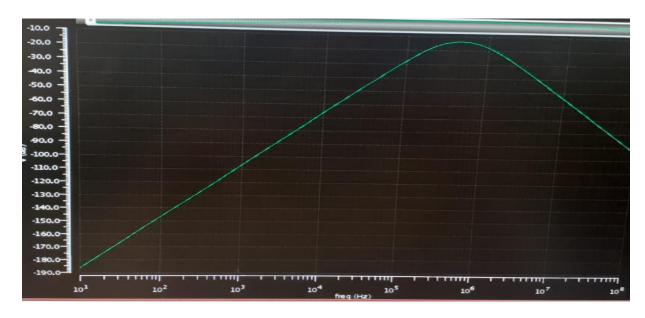


- Filtre pass haut(1MHz)

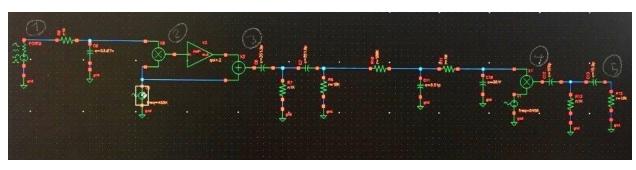


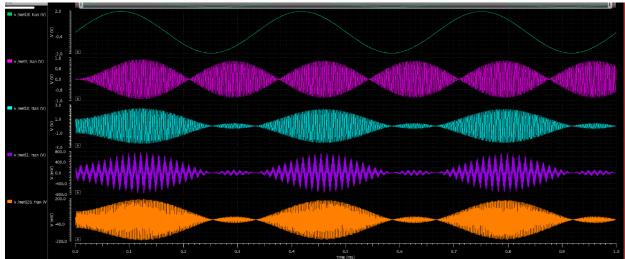
- Filtre pass band (455KHz) et sa reponse

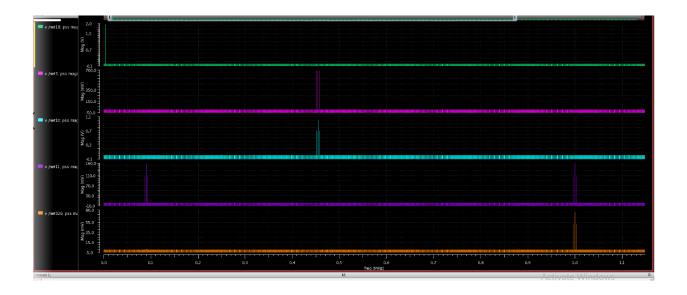




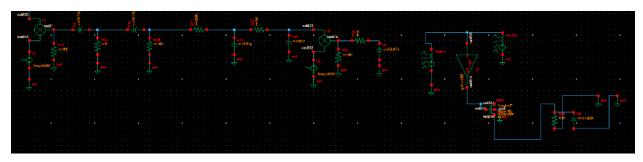
# - Emmeteur : Saisir un schéma de l'émetteur. On placera en entrée une sinusoïde (Port sinusoïdal) à 5 k Hz. Ne pas oublier de définir la valeur de la tension d'alimentation (source DC de 3.3 V entre gnd et Vcc).



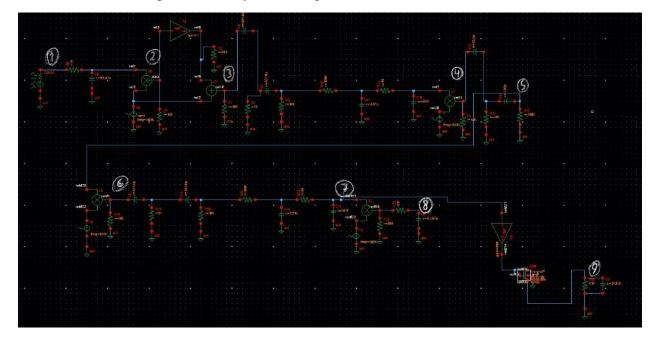




- Recepteur :Saisir le schéma du récepteur (à détection de crête ou cohérent) et véri fier par simulation le fonctionnement du montage.



- une émission-réception hétérodyne d'un signal audio vocal



#### La partie d'émetteur :

1-entree 3khz, 2-sortie de mélangeur avec fol 455KHz, 3- modulation AM, 4-modulation AM passer de filtre passé band 455KHz et mélange avec fol 545KHz, 5- la sortie d'émetteur 1 MHz(r=100k,c=1.5pf)

#### La partie de récepteur :

6- la sortie de mélangeur avec fol 545KHz (1MHz—455KHz), 7- passer de filtre passe bande 455KHz, 8- la sortie de démodulateur (oscillateur 455KHz et filtre passé bas 3KHz)(c=36nf,r=1k), 9- la sortie de détecteur d'enveloppe.

Quelle(s) analyses pourra ton effectuer pour avoir la réponse en fréquence ?PSS et la réponse temporelle ?TRANS avec Tstop=0.001

