

Progetto di Reti Logiche

Cristian Sbrolli

Matricola: 887811

Anno Accademico 2019/2020

**INTRODUZIONE**

Il componente HW da realizzare ha lo scopo di effettuare la codifica di un indirizzo, in base alla sua appartenenza o meno ad alcuni insiemi di indirizzi noti (Working Zones, ognuna di dimensione 4 per questo progetto). La logica di questa codifica è illustrata in figura:

La seconda fase mi ha portato a compiere delle scelte, in quanto le WZ possono essere salvate o meno in dei registri. Salvandole, si migliora l’efficienza del componente in codifiche successive nella stessa esecuzione, dato che le WZ non cambiano a meno del reset, rimettendoci però in area, dato che il salvarle richiede 64 FF aggiuntivi. Non salvandole si migliora l’area occupata dal componente, quindi guadagnando anche in fattore economico, peggiorando però le prestazioni su codifiche successive nella stessa esecuzione. Nella mia implementazione ho scelto la seconda opzione, questo anche perché, per le mie competenze, risulta complicato quantificare l’efficienza temporale di un componente simile, mentre è più immediato verificarne l’area che occupa in termini di FF e LUT. Quindi ho svolto il progetto cercando di ottimizzare il componente in modo da occupare pochi componenti base, comunque ottimizzando al massimo, nei limiti della scelta implementativa, anche l’uso di cicli di clock. Scegliendo quindi di non salvare le WZ in memoria, il processo sopra figurato si può vedere più dettagliatamente:

Codifica indirizzo non appartenente

Si

Fa parte della WZ?

Lettura indirizzo WZ

Lettura indirizzo da codificare

No

Codifica indirizzo non appartenente

Si

Tutte le WZ checkate?

No

**ARCHITETTURA**

**E SCELTE PROGETTUALI**