

Subject: ۱

۸۹.۹ ۱۶

## ARM :

32 bit architecture

Byte = 8 bits

Halfword = 16 bits ( 2 bytes)

Word = 32 bits ( 4 bytes)

Most ARMs implement two instruction sets

≈ 32 bit ARM instruction set

خطیم و قات دستورهای کامپیوئر

≈ 16 bit Thumb instruction set

Jazelle cores can also execute Java bytecodes.

جذب افرا

جذب افرا ۸ بیتی ایل

( استارتا با 32 بیت کامپیوئر ) . Jazelle, Thumb, ARM ( تغییر ماهیت switch CPU

### Processor Modes:

معقولاً اینجا application های دارند اجرا می شوند

ARM has seven basic operating modes:

User: unprivileged mode under which most tasks run.

محصولات CPU در این مدارت (%80 موارد)

### FIQ:

Fast Interrupt Request

سریع و قوه خوب دارد

### IRQ:

Interrupt Request

تأثیر جواب به وقت خطیم محدود است

### Supervisor

Abort: ( MMU ) میگردید از مانند CPU دستبردهای زنگنه قائمی

### Undef:

خطیم ای Instruction Set را ندارد CPU

System: privileged mode IDEA using the same registers as

User mode.

## ARM Registers:

- 16 registers, 32 bits each
- 13 registers are general purpose
- R13 : Stack pointer
- R14 : LR : Subroutine Linker Register : stores return address
- R15 : Program Counter
  - ARM: دویت کم ازین پیش میگیرد
  - Thumb: دلیل است کم ازین پیش میگیرد
  - Jazelle: پست کم ازین پیش میگیرد
- CPSR : Current Program Status Register
  - Contains condition code Flags
- SPSR : Saved program status Register
  - A copy of CPSR

## CPSR :

Condition code flags

- N نیگاتیو Neg
- Z سیگنال زیرو Signal zero
- C بیکری Carry
- V اورفیو Overflow

J : Jazelle State

T : Thumb state

Mode bits : specify the process mode

## ARM Register Set:

مهاری مختلف برای خود را shadow register (دارنده برای استفاده از) بصیرت مهاری (آخوند) تغییر نمیکند. با این رجیسترها یک Shadow زیرنامه برای نظیره در طافظت صورت نمیبرد (back up). هر مردمی برای خود یک SPSR دارد.

Note : system mode uses the user mode registers

Thumb State:

فقط في حالات حجم متغير

## Exception Handling:

When exceptions occur the ARM:

- Copies CPSR into SPSR\_<mode>
- Changes CPSR
- Stores the return address in LR\_<mode>

## Byte Ordering:

ARM operates in two modes : Big Endian (بلیغ پوزیشن تر (محل کم ارزش))  
Little Endian

## Instruction sets :

$MOV <c0> <s>$  Rd, <operands>  
 b2  
 نیافرینیتی فلگ

Mov c s R0, R1 @ if carry is set then R0 := R1

MOV S R0, #0 @ C, V unaffected  
 @ Z=1, N=0

ADD R0, R1, R2	@ $R0 = R1 + R2$
ADC R0, R1, R2	@ $R0 = R1 + R2 + C$
SUB R0, R1, R2	@ $R0 = R1 - R2$
SBC R0, R1, R2	@ $R0 = R1 - R2 + C - 1$
( RSB R0, R1, R2	@ $R0 = R2 - 1$ )

انواع

## Bitwise Logic:

AND R0, R1, R2 @  $R0 = R1 \text{ and } R2$ 

OR @ or

EOR @ xor

BIC @  $R0 = R1 \text{ and } (\neg R2)$ 

جستجوی ریزی کاری R1, R2 با محدودیت

Subject: 4

189 | 9 | 21

CMP R1, R2

(compare)

CMN

(compare negated)

TST

(bit test)

TEQ

@ set CC on R1-R2 : compare

الآن نغير المعاشر لـ R1+R2 لـ R1-R2

@ ... = R1+R2

@ ... = R1 and R2

@ ... = R1 xor R2

### \* Logical Shift left:

MOV R0, R2, LSL #2 @ R0 := R2 << 2

@ R2 unchanged

### \* Logical Shift Right

MOV R0, R2, LSR @ R0 := R2 >> 2

### \* Arithmetic Shift Right

MOV R0, R2, ASR #2 @ R0 := R2 >> 2

### \* Rotate Right

MOV R0, R2, ROR #2

مقدار بیان با اعمال رایجی انجام شود

### 64 Bit Addition

ADDS R2, R2, R0

ADC R3, R3, R1

کوئنڈ:

مقدار بیان 37 در R0 صریح نمایم:

$$37 R0 = 32 R0 + 4 R0 + R0$$

Subject: 5

MOV R1, R0, LSL #2

MOV R2, R0, LSL #5

ADD R3, R1, R2

ADD R0, R0, R3

## Multiplication :

MUL R0, R1, R2 @  $R0 = R1 \times R2$

- R2 can't be immediate

- R0 and R1 can't be the same

MLA R4, R3, R2, R1 @  $R4 = R3 \times R2 + R1$

@ Multiply and accumulate

Multiply with a constant can often be more efficiently implemented using shifts

MOV R1, #35

MUL R2, R0, R1

GR

ADD R0, R0, R0, LSL #2 @  $R0' = 5 \times R0$

RSB R2, R0, R0, LSL #3 @  $R2 = 7 \times R0' = 8R0' - R0'$

@ Reverse Subtract

(جایگزینی دلیل جلو)  $\rightarrow R2 = 7R0' + R0' = 8R0' - R0'$  جایگزینی MLA, MUL

## Data Transfer Instructions :

Moving data between registers and memory.

Three basic forms

- Single register load/store
- Multiple register load / store
- SWP (swap)

LDR R0, [R1] @  $R0 := \text{mem}_{32}[R1]$   
 STR R0, [R1] @  $\text{mem}_{32}[R1] := R0$

table: .word 10  
 ADR R0, table

## Addressing Modes:

Three ways to specify offset:

~ Constant

LDR R0, [R1, #4] @  $R0 := \text{mem}[R1 + 4]$

Constant offset, جزوی از آدرس می باشد که در آدرس R1 اضافه شود

~ Register

LDR R0, [R1, R2] @  $R0 := \text{mem}[R1 + R2]$

~ Scaled

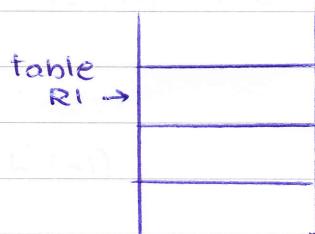
LDR R0, [R1, R2, LSL #2]

LDR R0, [R1, #4]! @  $R1 = R1 + 4, R0 := \text{mem}[R1]$   
 @ No extra time, Fast

Pre-indexed addressing / Post-indexed addressing

(پیش از معرفی R1، پس از معرفی R1، پیش از معرفی R1، پس از معرفی R1)

loop: ADR R1, table



LDM

→ load multiple registers

/ STM

→ Store multiple registers

LDMIA R1, {R0, R2, R5}

Subject:

## suffix:

- IA increase after
- IB increase before
- DA decrease after
- DB decrease before

LDMIA  $R_n, \{R_1, R_2, R_3\}$

LDMDA  $R_n, \{R_1, R_2, R_3\}$

LDMIA  $R_0, \{R_1 - R_3\}$

$R_1 = 10$	add	data
$R_2 = 20$	0x00	10
$R_3 = 30$	0x04	20
$R_0 = 0x10$	0x08	30
	0x0C	40
	0x020	50

LDMIA  $R_0!, \{R_1 - R_3\}$  0x024 60

$R_1 = 10$

$R_2 = 20$

$R_3 = 30$

$R_0 = 0x010$

LDMIB  $R_0!, \{R_1 - R_3\}$

$R_1 = 20$

$R_2 = 30$

$R_3 = 40$

$R_0 = 0x010$

LDMDA  $R_0!, \{R_1 - R_3\}$

$R_1 = 40$

$R_2 = 50$

$R_3 = 60$

$R_0 = 0x018$

LDMDB  $R_0!, \{R_1 - R_3\}$

$R_1 = 30$

$R_2 = 40$

$R_3 = 50$

$R_0 = 0x018$

Subject:

Application: Copy a block of memory (32 bytes/aligned)

loop: LDMIA R9!, {R0-R7}  
STMIA R10!, {R0-R7}  
CMP R9, R11  
BNE loop

@ branch not equal

### Branch Conditions:

B BAL

\* BEQ Equal

\* BNE Not equal

BPL Plus (result was positive or zero)

BMI Minus

BCC Carry clear

\* BGT Greater than

BGE Greater or equal

\* BLE Less or equal

### Branch and Link:

BL instruction saves the return address to R14 (LR) Linker Register

BL sub

;

sub: ---

;

MOV PC, LR

### Stack:

Mode	LDM (POP)	STM (PUSH)
Full Ascending (FA)	LDMDA	LDMA
Full Descending (FD)	LDMIA	LDMD
Empty Ascending (EA)	LDMDB	LDMEA
Empty Descending (ED)	LDMIB	LDMED

189 | 9 | 23 |

ARM9 : DRAM Controller  $\Rightarrow$  رام در وصول میتواند DRAM  
64 Mbyte بینه

درایور : حافظه flash

flash ذخیره اصناف در Sict

USB  $\rightarrow$  host  
 $\searrow$  peripheral

بررسی :  
دستورات زیرا (Assembly) بنویسید 64 بایتی را از آدرس 0x00000000 در آدرس 0x00000000  
مخصوص برده، استفال دهید.

### \* ARM Real View Development Suit . (RVDS)

- تیکلپس . عبئی بر Assembler / Compiler

### \* Keil MDK

### \* IAR Embedded Workbench

### \* Green Hills

\* GCC : GNU C Compiler : Open Source  
ارجع ضمایر پرینت 2 دستگاه از 12 CPU انجام داده  
cross compilation  
براسنده ARM ، اطمینان برگزیده و روی x86 platform cross compile

### \* Windows CE

Microsoft CE

watchdog Timer  
reset بصریت خطا فرازهای مارک و قوتی بین threshold  
(بلای سیاره کار سیکم) میتواند hang را یعنی ماهیت هست و تاب نیافر  
نمایند تا reset شود ولهماریت hang در بایان میور دیده صفتی کو دیابراین بین از

reset بود میلر.

٨٩ | ٩ | ٢٨  
وهي ملحوظة الامر في الـ Initialization لبيانات اين b, c مرتبه ادار برمجه قرار دفع  
بيانات توصي بها

asm MyFunc ( unsigned int \* scrAddr, unsigned int \* dstAddr )  
 label LDMDB R13!, {R0-R10? }  
 LDMIA R0!, {R4-R7? } → MOV R9, #16  
 STMIA R1!, {R4-R7? } label = MyFunc\_loop  
 SUBS R9, #1 → R9, R9, #1  
 BNE MyFunc\_loop  
 LDMIA R13!, {R0-R10? }  
 Mov PC, LR → BX <rn>

int main (void)  
 { int i;  
 unsigned int scrArray[64], dstArray[64];  
 for (i=0, i<64, i++) scrArray[i] = i\*3;  
 MyFunc (scrArray, dstArray);  
 return 0;

## Branch & Link

BL sub1 @ call sub1

sub1: STMD F R13!, {R0-R2, R14? } براديو بروتوكول وحدة الذاكرة  
 BL sub2

LDMFD R13!, {R0-R2, PC? }

sub2: ...

...  
 MOV PC, LR

## Conditional Execution:

CMP R0, #5

BEQ bypass @ if (R0! = 5)

ADD R1, R1, R0 @ R1 = R1 + R0 - R2

SUB R1, R1, R2

bypass:

ابن سينا معاذل ببرامجه فتنا (اردو) اين ببرامجه  
branch دار (ولی اين ببرامجه  
وچھتی و سریع تر است)

CMP R0, #5

ADDNE R1, R1, R0

SUBNE R1, R1, R2

Rule: if the conditional sequence is three instructions or less we use conditional execution.

if ((R0 == R1) && (R2 == R3)) RA ++

: مطالعہ

~

### Instruction Set:

BIC : Bit Clear

RSB : Reverse Subtract (رسانی کو روپا کرنا)

SUB : Subtract (رسانی کو روپا کرنا)

TEQ : Test Equivalence

(اڑھاوا راستھا جو خداوند)

TST : Test

(inf set), losflag AND (احساس)

CMP = Compare

(کوئی CMP کو کھارا با انعام (فیض))

### ARM assembly program

label	operation	operand	comments
-------	-----------	---------	----------

main:	LDR	...	@
-------	-----	-----	---

النحویات	STR	...	
----------	-----	-----	--

	SWI	# 11	
--	-----	------	--

ADR R0, value1 ~ ADD R0, PC, #40

Value 1: .word 0x00000001, 0xF0000000

Value 2: .word 0x00000000, 0x10000000

result: .word 0

## Loops:

for( $i=0$ ;  $i < 10$ ;  $i++$ ) { $a[i] = 0$  ; }

```

MOV R1, #0
ADR R2, a
MOV R0, #0
LOOP: CMP R0, #10
BGE EXIT
STR R1, [R2, R0, LSL #2]
ADD R0, R0, #1
B LOOP

```

EXIT: ---

## while loops:

```

Loop: ---
BEQ EXIT
B

```

EXIT

## Find Larger of Two Numbers:

```

LDR R1, value1
LDR R2, value2
CMP R1, R2
BHI Done
MOV R1, R2

```

Done:

---

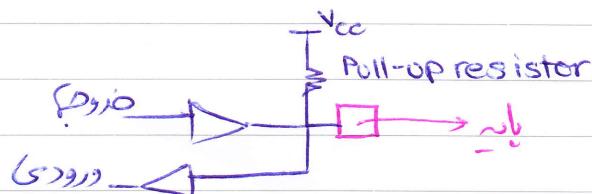
$\curvearrowleft$   $i=j$   $\rightarrow$   $i > j$  or  $j > i$

ما می‌دانیم راهنمایی به دنبال نیز است و فقط طبق اوقات لازم که نیز در آن از استفاده داشتیم assembly (متلاعه) وقتی می‌باشد که قرار است صنعتی تدارکاتی روی کارخانه Optimum نویسندگی نمود. با وقتی نسبتی بین جستجوی خاصی که خواهیم داشتیم) داشتیم.

Parallel Input/Output Controller :

دستگاهی که همه قدر از اطلاعات را روی یکی همان قرار دهد / peripheral

 buffer حالت  
ترسیم جستجوها طرز طرزی مخصوص کرده



Pull-up : وقتی یاری درایوند و یاری صفر (یاری، صفر) ترکیب کنند

Glitch Input Filter Enable Register :

Glitch تغییرات سیگنال  
که عملاً نامطلوب هستند فیلتر کنند.