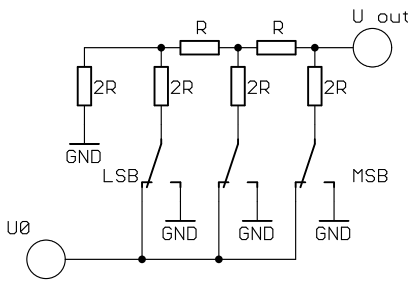
BERGISCHE UNIVERSITÄT WUPPERTAL

Theorie zum R2R-Netzwerk

I. Aufbau eines R2R-Netzwerks

Ein R2R-Netzwerk besteht aus einer Anordnung von Widerständen der Größe R und der doppelten Größe, also $2R$. Dabei gilt (siehe Schaltskizze):

- Es werden n Widerstände der Größe $2R$, über zugehörige Schalter entweder mit einer Referenzspannung U_0 oder mit 0 Volt (Ground, GND, Masse) verbunden.
- Jeder der Schalter wird durch ein bestimmtes Bit eines aus n Bit bestehenden Datenwortes gesteuert.
- Der Schalter ist mit der Referenzspannung U_0 verbunden, wenn das zugehörige Steuerbit 1 ist.
- Der Schalter ist mit GND verbunden, wenn das zugehörige Steuerbit 0 ist.
- Die $2R$-Widerstände sind untereinander über Widerstände der Größe R verbunden.
- Der $2R$-Widerstand des niederwertigsten Bits (LSB) ist außerdem über einen Widerstand $2R$ mit GND verbunden.
- Der $2R$-Widerstand des höchstwertigsten Bits (MSB) stellt an seiner Verbindung mit dem R-Widerstand die Ausgangsspannung U_{out} zur Verfügung.

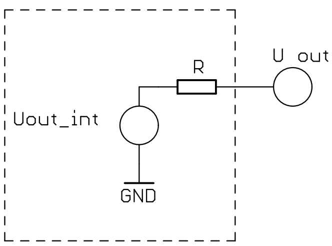


II. Behauptung:

Diese Ausgangsspannung ist (unbelastet)

$$U_{out,int} = U_0 \frac{d}{2^n} \qquad \text{mit dem Datenwort:} \qquad d = 0, \quad \dots \quad , 2^n - 1$$

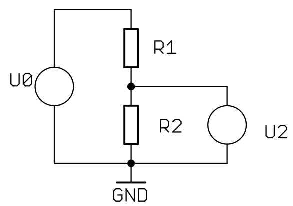
und sie erscheint als U_{out} mit einem Innenwiderstand der Größe $R_i = R$.



III. Beweis

1) Allgemeine Voraussetzungen (Netzwerktheorie)

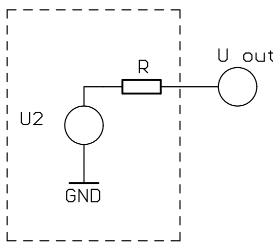
Für einen einfachen Spannungsteiler gilt unbelastet:



Die Ausgangsspannung über R_2 ist unbelastet $U_2 = U_0 \ \frac{R_2}{R_1+R2}$
Ein solcher Spannungsteiler entspricht einer Spannungsquelle mit:

- Quellspannung = unbelasteter Ausgangsspannung = U_2
- und einem Innenwiderstand R_i, der der Parallelschaltung der beiden Teilerwiderstände R_1 und R_2 entspricht, also

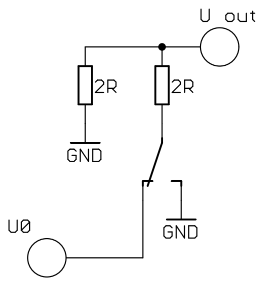
$$R_i = R_1 \| R_2 = \frac{1}{\frac{1}{R_1} + \frac{1}{R_2}} = \frac{R_1 \cdot R_2}{R_1 + R_2}$$



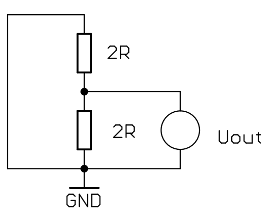
Beweis siehe Anhang

2) Beweis für R2R-Netzwerk mit n = 1

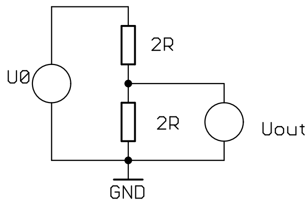
Es gibt nur ein Bit, das Datum kann $d = 0$ oder $d = 1$ sein:



Für $d = 0$ ist $2R$ mit GND verbunden und die Ausgangsspannung offenbar 0. Der Ausgang ist über die Parallelschaltung $2R \| 2R = R$ mit GND verbunden:



Für $d = 1$ ist $2R$ mit U_0 verbunden und die Ausgangsspannung offenbar (trivialer Spannungsteiler!) $\frac{1}{2}U_0$:



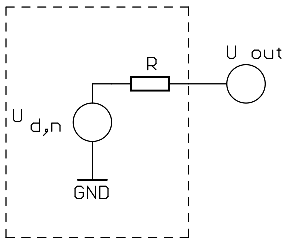
Auch hier ist der Innenwiderstand $R_i = R$.
Damit ist die Behauptung für $n = 1$ bewiesen.

3) Beweis für R2R-Netzwerk für n+1, wenn es für n bewiesen wurde

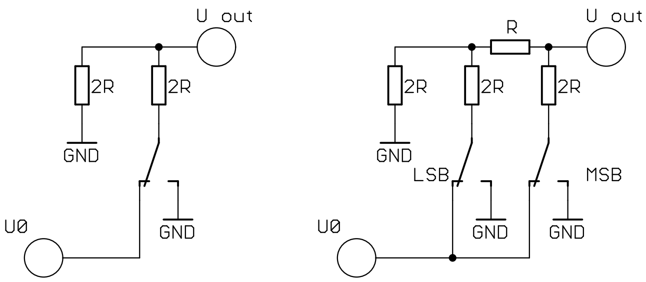
a) Allgemeines

Gegeben sei ein R2R-Netzwerk mit n Stufen. Es sei bewiesen worden, daß

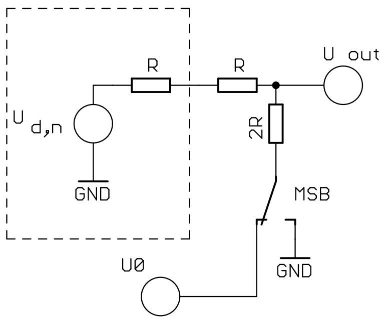
- es die Zustände $d = 0, \quad \ldots\ldots, 2^n - 1$ gibt,
- der Innenwiderstand $R_i = R$ ist,
- die Ausgangsspannung den Wert $U_{d,n} = \frac{d}{2^n}U_0$ hat



Wenn es nun eine Stufe (1 Bit) mehr gibt, so ändert sich die Schaltung wie folgt (Beispiel: von $n = 1$ nach $n = 2$):



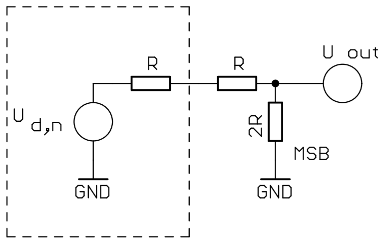
Mit dem bereits bewiesenen R2R-Netzwerk aus n Stufen sieht diese Schaltung so aus:



b) Fallunterscheidung

Jetzt gibt es 2 Fälle:

- Das MSB ist 0. Dann ist der 2R-Widerstand mit GND verbunden und es ergibt sich folgende Schaltung:

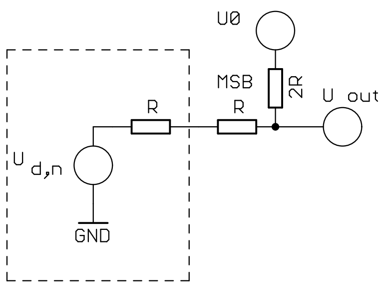


  Offensichtlich ist die Ausgangsspannung:

$$U_{out,n+1,0} = \frac{1}{2} U_{out,n}$$

  und der Innenwiderstand R_i ist R, da der Spannungsteiler offensichtlich über und unter dem Knoten aus jeweils $2R$ besteht (siehe oben, Netzwerktheorie).

- Das MSB ist 1. Dann ist der 2R-Widerstand mit U_0 verbunden und es ergibt sich folgende Schaltung:



  Anwendung der Regeln für den Spannungsteiler liefert für die Ausgangsspannung:

$$U_{out,n+1,1} = U_{out,n} + \frac{1}{2}(U_0 - U_{out,n}) = \frac{1}{2} U_{out,n} + \frac{1}{2} U_0$$

  Auch hier ist der Innenwiderstand R_i wieder R.

Es gibt somit die beiden neuen Gruppen möglicher Spannungswerte:
für MSB = 0: $\frac{1}{2} U_{out,n}$
und für MSB = 1: $\frac{1}{2} U_{out,n} + \frac{1}{2} U_0$

c) Zusammenfassung

- Für n Bit gilt:

$$U_{out,n,d} = U_0 \frac{d}{2^n} \qquad \text{mit dem Datenwort:} \qquad d = 0, \quad \ldots \quad, 2^n - 1$$

- Für $(n+1)$ Bit gibt es die beiden Gruppen (auch hier zunächst mit dem n-Bit Datenwort $d = 0, \quad \ldots \quad, 2^n - 1$)

$$\text{für MSB = 0} \qquad \frac{1}{2} U_{out,n,d} = U_0 \frac{d}{2^{n+1}}$$

$$\text{für MSB = 1} \qquad \frac{1}{2} U_{out,n,d} + \frac{1}{2} U_0 = U_0 \left[\frac{d}{2^{n+1}} + \frac{1}{2} \right] = U_0 \left[\frac{d}{2^{n+1}} + \frac{1}{2} \frac{2^n}{2^n} \right] = U_0 \left[\frac{d + 2^n}{2^{n+1}} \right]$$

- Es gibt im Zähler des Quotienten hinter U_0 demnach zwei Zahlenbereiche:
  Für MSB = 0 gibt es $[0 \quad \dots \quad (2^n - 1)]$
  und für MSB = 1 gibt es $[2^n + 0 \quad \dots \quad 2^n + (2^n - 1)] = [2^n + 0 \quad \dots \quad 2^{n+1} - 1)]$
  zusammen also den Gesamtbereich $d' = [0 \quad \dots \quad (2^{n+1} - 1)]$

Fazit:
Für $n + 1$ gilt:

$$U_{out,n+1,d'} = U_0 \frac{d'}{2^{n+1}} \qquad \text{mit} \qquad d' = [0 \quad \dots \quad (2^{n+1} - 1)]$$

und der Innenwiderstand ist $R_i = R$.
Damit ist der Beweis erbracht.

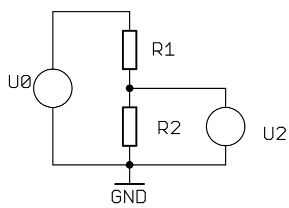
IV. Anhang: Theorie Spannungsteiler

1) Behauptung

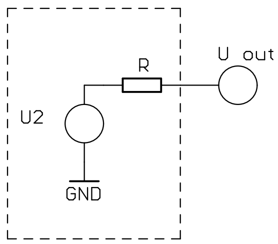
Ein Spannungsteiler aus den Widerständen R_1 und R_2, der an die Spannung U_0 angeschlossen ist, liefert an seinem Knoten (über R_2) eine Spannung

$$U_2 = U_0 \frac{R_1}{R_1 + R_2} \qquad \text{mit einem Innenwiderstand} \qquad R = R_1 \| R_2 = \frac{R_1 R_2}{R_1 + R_2}$$

also:

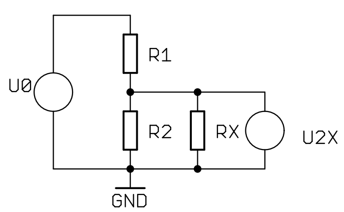


entspricht

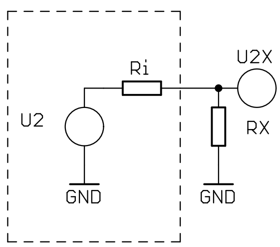


2) Beweis

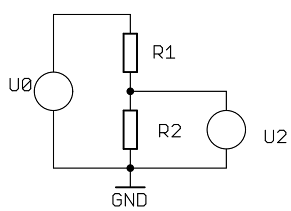
Zeige, daß sich bei Belastung mit einem Widerstand R_x die Ausgangsspannung identisch ändert, beweise also die Äquivalenz der Schaltungen:



und

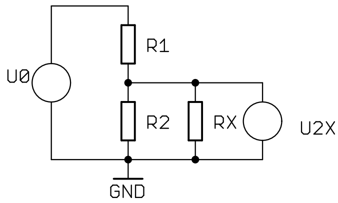


a) Vorbemerkung: Unbelasteter Spannungsteiler



Die Eingangsspannung U_0 liegt an der Serienschaltung der Widerstände R_1 und R_2,
d.h. am Gesamtwiderstand $(R_1 + R_2)$.
Daher fließt ein Strom $I = \frac{U_0}{R_1+R_2}$.
Dieser Strom führt an R_2 zu einem Spannungsabfall $U_2 = R_2 I = R_2 \frac{U_0}{R_1+R_2} = U_0 \frac{R_2}{R_1+R_2}$.

b) Belasteter Spannungsteiler (Rechnung über Parallelschaltung)



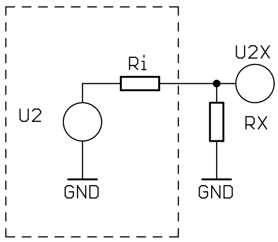
Beim belasteten Spannungsteiler liegt parallel zu R_2 der Lastwiderstand R_X. In der Formel für den Spannungsteiler kann also der bisherige Widerstand R_2 durch den Wert $R_{2X} = R_2 \| R_X = \frac{R_2 \cdot R_X}{R_2+R_X}$ ersetzt werden. Dann ist:

$$U_{2X} = U_0 \frac{R_{2X}}{R_1 + R_{2X}}$$

Auflösen nach R_1, R_2, R_X liefert:

$$U_0 \frac{R_{2X}}{R_1 + R_{2X}} = U_0 \frac{\frac{R_2 R_X}{R_2+R_X}}{R_1 + \frac{R_2 R_X}{R_2+R_X}} = U_0 \frac{\frac{R_2 R_X}{R_2+R_X}}{\frac{R_1(R_2+R_X)+R_2 R_X}{R_2+R_X}} = U_0 \frac{R_2 R_X}{R_1(R_2+R_X) + R_2 R_X} = U_0 \frac{R_2 R_X}{R_1 R_2 + R_1 R_X + R_2 R_X}$$

c) Belasteter Spannungsteiler (Rechnung über Innenwiderstand)



Geht man hingegen von einer Spannungsquelle $U_2 = U_0 \frac{R_2}{R_1+R_2}$ mit Innenwiderstand $R_i = R_1 \| R_2 = \frac{R_1 \cdot R_2}{R_1+R_2}$ aus, die mit dem Widerstand R_X belastet wird, so lautet die Rechnung:

$$U_{2X} = U_2 \frac{R_X}{R_i + R_X} = \left(U_0 \frac{R_2}{R_1 + R_2} \right) \frac{R_X}{R_i + R_X} = U_0 \frac{R_2 R_X}{(R_1 + R_2)(R_i + R_X)} = U_0 \frac{R_2 R_X}{R_1 R_i + R_1 R_X + R_2 R_i + R_2 R_X} =$$

$$= U_0 \frac{R_2 R_X}{R_i(R_1 + R_2) + R_1 R_X + R_2 R_X} = U_0 \frac{R_2 R_X}{\frac{R_1 R_2}{R_1+R_2}(R_1 + R_2) + R_1 R_X + R_2 R_X} = U_0 \frac{R_2 R_X}{R_1 R_2 + R_1 R_X + R_2 R_X}$$

Das stimmt mit dem Ergebnis der Rechnung über Parallelschaltung überein!