

Test curs 1

- Scrieti formulele lui De Morgan.

$$\overline{x \cdot y} = \bar{x} + \bar{y}$$

$$\overline{x + y} = \bar{x} \cdot \bar{y}$$

Test curs 2

- Care este numărul total de funcții booleene de n variabile care pot fi definite pe mulțimea B^n cu valori în mulțimea $B = \{0,1\}$?

$$B = 2^m = 2^{2^n}$$

Test curs 3

- Care sunt formele de dezvoltare standard (canonice) prin care se poate reprezenta analitic o functie booleana?

In algebra booleeana se folosesc doua asemenea forme de dezvoltare:

-forma disjunctiv canonica (FDC), sau sume de produse, care presupune utilizarea unor functii elementare numite constitienti ai unitatii(mintermi);

-forma conjunctiv canonica (FCC), sau produse de sume, care presupune utilizarea unor functii elementare numite constitienti ai lui zero (maxtermi)

Curs 4

Ce reprezinta nivelele logice de intrare pentru un circuit logic?

Cele doua valori 0 si 1 sunt puse in corespondenta cu doua domenii (intervale) disjuncte ale marimii fizice alese (fig. 2.6), deoarece stabilirea unor valori fixe pentru cele doua nivele logice nu este convenabila intrucat circuitul care ar trebui sa realizeze acest lucru ar devin mai complicat.

Ce reprezinta timpul de pregatire (setup time) pentru un circuit logic?

Timpul de pregatire (setup time) reprezinta intervalul de timp cu care semnalul de pe o intrare a unui circuit logic trebuie sa preceada semnalul prezent pe o alta intrare, considerat ca referinta de timp astfel ca functionarea circuitului sa fie corecta.

Lucrare Curs 5

1. Dati exemple de familii de circuite integrate digitale realizate in tehnologie bipolară.

Exemple de familii de circuite integrate digitale realizate in tehnologie bipolară: circuite logice resistor – transistor (RTL), circuite logice diode-transistor (DTL), circuite logice transistor – transistor (TTL).

2. Cum se obtine starea de mare impedanta pentru portile realizate in tehnologie TTL?

Starea de mare impedanta se obtine prin blocarea simultana a tranzistoarelor de iesire. Acest lucru se obtine pentru nivel logic H aplicat intrarii E. Blocarea tranzistorului t_2 se face prin conexiunea suplimentara pe emitorul lui T1 pentru nivelul H pe E, iar blocarea lui T4 se face prin intermediul diodei D1 care transmite nivelul logic coborat de la iesirea inversorului intern in baza lui T4.

Curs
10.11.2020

1. In cazul unor circuite logice apartinand familiei TTL care este numarul maxim de porti standard care se mai pot conecta la o iesire standard daca aceasta este deja legata la o intrare care are fan-in-ul egal cu 3?

Numarul maxim de porti standard ce se mai pot conecta la iesire este de 7.

2. Care sunt principalele avantaje ale circuitelor logice CMOS?

Principalele avantaje ale circuitelor logice CMOS sunt:

- Intrarile sunt de impedanta foarte mare (circuite deschise)
- Consumul de putere este redus
- Imunitatea la perturbatii este foarte mare deoarece caracteristica de transfer comuta la $V_{DD}/2$
- Tensiunea de alimentare poate varia intr-o plaja mare, ceea ce usureaza cuplarea cu multe familii logice
- Circuitele CMOS nu creeaza perturbatii semnificative in montajele in care sunt utilizate

Componente mecatronice digitale Lucrare Curs 7

1. Care sunt etapele sintezei unui circuit logic combinational?

Etapele sintezei sunt urmatoarele:

- definirea functiei (sau a functiilor);
- minimizarea functiei (functiilor);
- desenarea schemei circuitului;
- optimizarea schemei din punct de vedere al performantelor electrice si a costului.

2. Cum se numesc circuitele prin intermediul carora se pot implementa functiile boolene pe baza teoremei de dezvoltare a lui Shannon?

Implementarea unor functii booleene se poate realiza si cu ajutorul asa numitor circuite logice universale care au structura unor multiplexoare.

Lucrare curs 8

1. Ce este un circuit de multiplexare?

Circuitul de multiplexare(selectie) este un circuit logic combinational care permite trecerea datelor de la una din intrari spre o iesire unica. Selectia intrarii se face printr-un cuvânt de cod de selectie(adresa).

2. De cate circuite de demultiplexare cu 3 intrări de selecție și 8 ieșiri, conectate în cascadă pe două nivele, este nevoie pentru a se obtine o demultiplexare pe 64 de ieșiri?

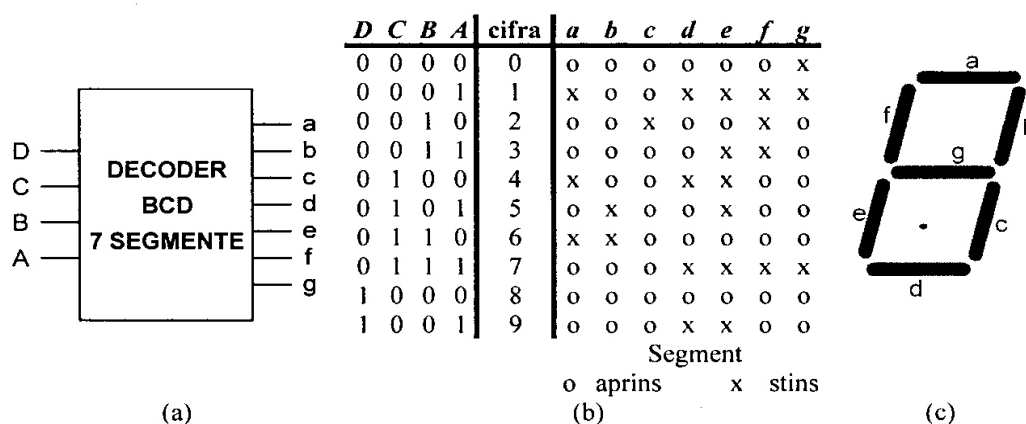
Este nevoie de 8 astfel de multiplexoare.

Componente mecatronice digitale

~ Lucrare Curs 9~

1. Ce este un decodificator BCD-7 segmente?

Decodificatorul BCD-7 segmente este un circuit de decodificare utilizat la comanda sistemelor de afișare numerice realizate din șapte segmente luminoase: becuri, diode electroluminiscente sau cristale lichide. Decodificatorul va fi un CLC cu patru intrări, notate cu D, C, B și A, și cu șapte ieșiri, notate cu a, b, c, d, e, f și g (fig de mai jos).

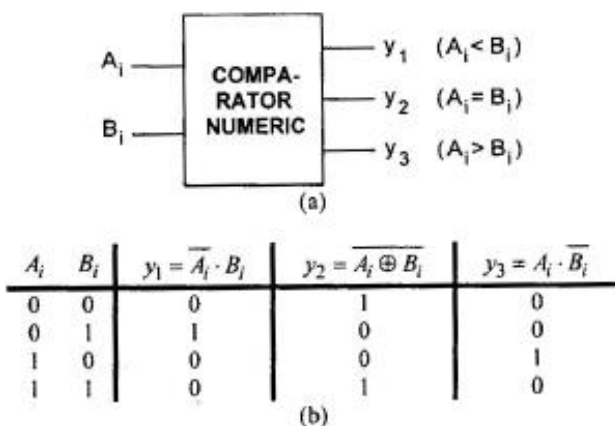


2. Ce este un comparator numeric?

Comparatoarele numerice sunt circuite logice care permit determinarea relației de mai mare, mai mic sau egal între două numere. Ele pot fi de un bit sau de mai mulți biți.

➤ Comparatorul numeric de un bit

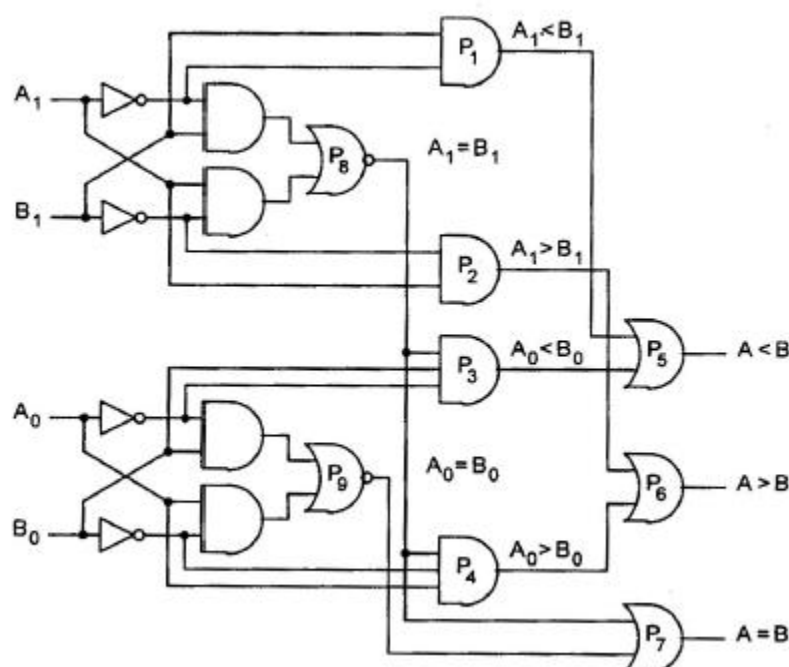
Acest circuit permite compararea a două numere de câte un bit, indicând la ieșire situațiile de mai mare, egal sau mai mic.



Comparator numeric de un bit: a) Schema bloc b) Tabel de adevar

➤ Comparatoare numerice de mai mulți biți

Prin interconectarea a două comparatoare numerice de câte un bit, se poate realiza un comparator numeric de doi biți, așa cum este arătat în fig. de mai jos



Cele două numere de doi biți se scriu astfel:

$$A = A_0 \cdot 2^0 + A_1 \cdot 2^1$$

$$B = B_0 \cdot 2^0 + B_1 \cdot 2^1 \quad (3.12)$$

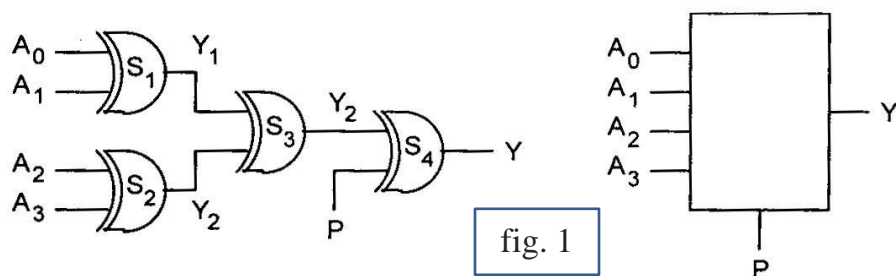
Procesul de comparare începe cu compararea biților cei mai semnificativi A_1 cu B_1 . Dacă avem $A_1 > B_1$ sau $A_1 < B_1$, acest lucru implică și faptul că $A > B$ sau $A < B$, indiferent de valoarea biților A_0 și B_0 . În schemă, acest lucru se materializează prin legarea ieșirilor porților P_1 respectiv P_2 direct la intrările porților P_5 respectiv P_6 .

Componente mecatronice digitale Lucrare Curs 10

1. Care este circuitul care reprezintă detectorul/generatorul elementar de paritate?

În procesul transmiterii informațiilor numerice pot apărea erori. O metodă simplă de detectare a acestora constă în utilizarea codurilor detectoare de erori (cu verificare la paritate sau imparitate). Aceste coduri se bazează pe faptul că la emisie se formează un nou cuvânt de cod prin adăugarea unui bit suplimentar la cei existenți, astfel încât numărul de unitati ("1") din cuvântul nou format să fie par (sau impar). La recepție, se verifică paritatea sau imparitatea numărului de unitati ("1") din cuvântul recepționat. În funcție de rezultatul verificării, se decide asupra corectitudinii cuvântului recepționat.

Cu patru sumatoare modulo doi se poate realiza schema unui generator sau detector de paritate (imparitate) pentru cuvinte de patru biți arătat în fig. 1.



Circuitul din fig. 1 lucrează aici ca generator de paritate pară. La punctul de recepție cei patru biți ai cuvântului recepționat sunt introduși în același circuit reprezentat în fig. 1, care, de această dată, funcționează ca un detector de paritate, validând sau nu, prin bitul său de paritate, recepționarea cuvântului de cod. Astfel, dacă $Y=0$ mesajul a fost transmis corect iar dacă $Y=1$ mesajul a fost transmis cu erori.

2. Care sunt cele trei moduri de reprezentare a numerelor binare cu semn?

Pentru reprezentarea numerelor binare cu semn, se utilizează bitul cel mai reprezentativ b_{n-1} , numit bit de semn, pentru a indica semnul operandului. În funcție de modul în care biții b_{n-1} , b_{n-2} , ..., b_1 , b_0 , b_{-1} , b_{-2} , ..., b_{-m} reprezintă valoarea numerelor negative, există trei moduri de reprezentare a numerelor cu semn.

- Reprezentarea prin semn și valoare absolute
- Reprezentarea în complement față de unu (C1)
- Reprezentarea în complement față de doi (C2)

Componente mecatronice digitale ~ Lucrare Curs 11 ~

1. Care sunt intrările unui circuit basculant bistabil de tip S-R sincron?

Un circuit basculant bistabil de tip S-R sincron va avea două intrări de date, o intrare de tact și două ieșiri. Informația se transmite spre bistabilul propriu-zis numai la sosirea impulsului de tact. În Fig. 1, este prezentată schema unui circuit basculant bistabil de tip S-R sincron, active pe palierul impulsului de tact, realizat cu porți SAU-NU, împreună cu tabela de adevăr care descrie funcționarea sa (fig 1. c).

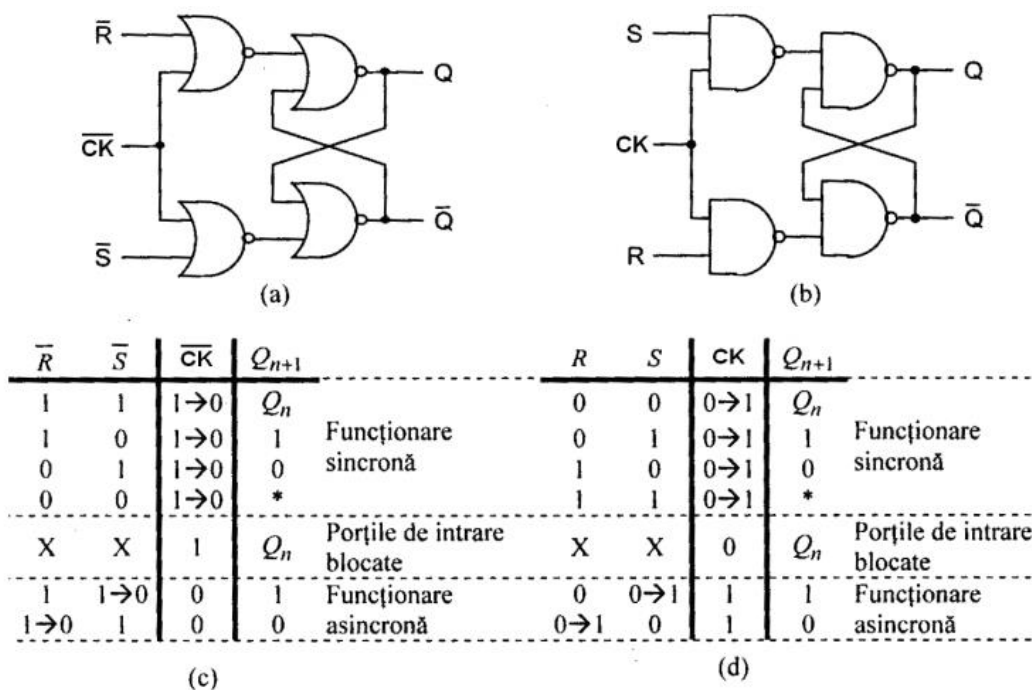


Fig. 1 - CBB de tip S-R sincron: a) Cu porți SAU-NU, b) Cu porți ȘI-NU, c) Tabela de adevăr pentru circuitul de la punctul a d) Tabela de adevăr pentru circuitul de la punctul b

Lucrare Curs 12

Cerinte : 1) După modul în care își modifică conținutul, care sunt tipurile de numaratoare existente?

După modul în care își modifică conținutul, numaratoare existente sunt:

- numaratoare directe caracterizate prin faptul ca isi cresc continutul cu cate o unitate la fiecare impuls aplicat la intrare;
- numaratoare inverse la care continutul scade cu cate o unitate la fiecare impuls aplicat la intrare.;
- numaratoare reversibile care numara in sens direct sau invers in functie de o comanda din exterior.

Lucrare Curs 13. Componente mecatronice digitale

Cerinte : 1) Ce sunt registrele?

Raspuns : Registrele sunt circuite electronice care permit stocarea si/sau deplasarea unor cuvinte de cod binar. Plecand de la aceasta definitie, registrele se pot clasifica in:

- Registre de memorie
- Registre de deplasare
- Registre combinate
- Registre universale