

Projeto e Plano de Simulação Circuito MaxOfThree em VHDL

November 27, 2024

1. Projeto no Papel (Proj)

Diagrama de Blocos

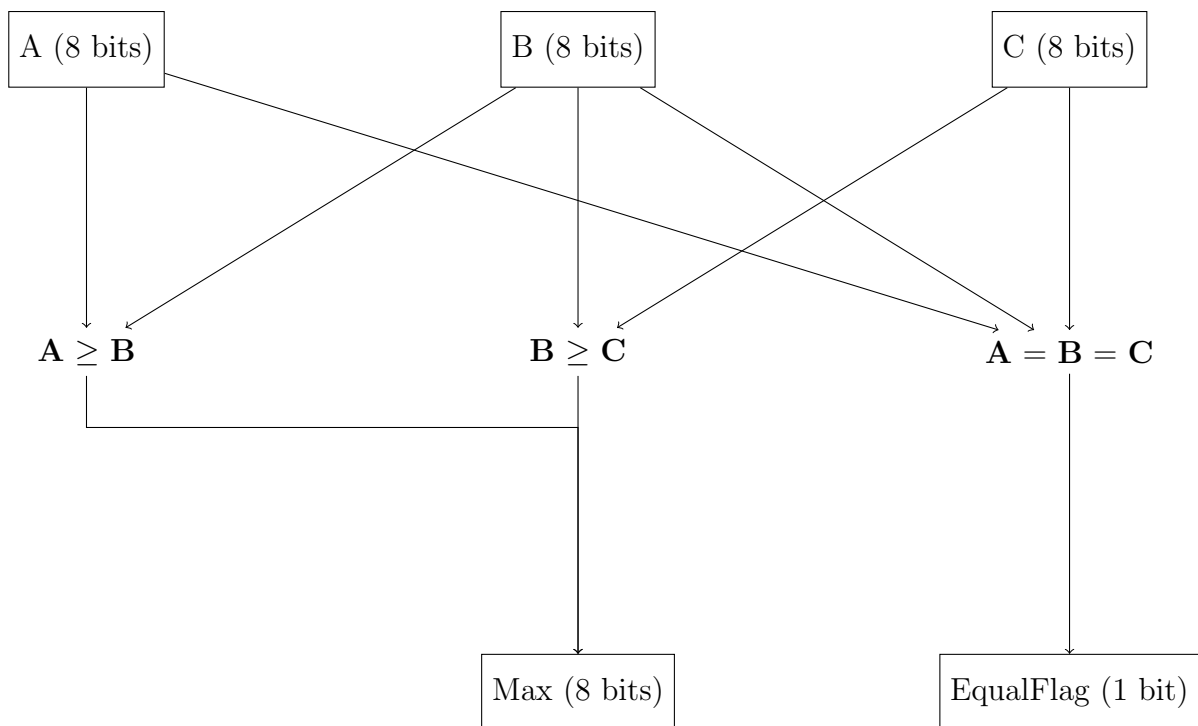


Tabela Verdade para EqualFlag

A (8 bits)	B (8 bits)	C (8 bits)	EqualFlag
00000000	00000000	00000000	1
11111111	11111111	11111111	1
00000001	00000001	00000010	0
10101010	01010101	11111111	0

Expressões Lógicas

$$Max = \begin{cases} A & \text{se } A \geq B \text{ e } A \geq C \\ B & \text{se } B \geq A \text{ e } B \geq C \\ C & \text{se } C > A \text{ e } C > B \end{cases}$$

$$EqualFlag = 1 \text{ se } A = B = C, \text{ caso contrário } 0$$

3. Plano de Simulação (Plan)

Objetivo

Verificar se o circuito identifica corretamente o maior valor entre A, B e C e se o sinal **EqualFlag** é ativado quando os três números são iguais.

Cenários de Teste

Cenário	Entrada (A, B, C)	Saída Esperada (Max)	Saída Esperada (EqualFlag)	Descrição
1	00001111, 00100001, 00011100	00100001	0	Valores diferentes
2	01010101, 01010101, 01010101	01010101	1	Todos iguais
3	11000011, 11000011, 00110011	11000011	0	Dois iguais, um diferente
4	11111111, 00001111, 00000000	11111111	0	A maior

Critérios de Sucesso

O valor de **Max** e o sinal **EqualFlag** devem corresponder ao esperado para cada cenário de teste.