

# Projeto e Plano de Simulação Circuito HexaTo7Seg em VHDL

December 6, 2024

## 1. Projeto no Papel (Proj)

### 1 Descrição do Projeto

A entidade HexaTo7Seg recebe uma entrada `hex_input` de 16 bits e gera uma saída `seg_output` de 28 bits, onde cada bloco de 7 bits representa um dos dígitos convertidos.

#### 1.1 Diagrama de Blocos



#### 1.2 Conversão de Hexadecimal para Binário

A conversão de números em formato hexadecimal para binário é simples, pois cada dígito hexadecimal corresponde a exatamente 4 bits binários. O processo de conversão pode ser realizado substituindo cada caractere hexadecimal pelo seu valor binário equivalente, conforme mostrado na tabela a seguir:

Hexadecimal	Binário	Descrição
0	0000	Zero em hexadecimal
1	0001	Um em hexadecimal
2	0010	Dois em hexadecimal
3	0011	Três em hexadecimal
4	0100	Quatro em hexadecimal
5	0101	Cinco em hexadecimal
6	0110	Seis em hexadecimal
7	0111	Sete em hexadecimal
8	1000	Oito em hexadecimal
9	1001	Nove em hexadecimal
A	1010	Dez em hexadecimal
B	1011	Onze em hexadecimal
C	1100	Doze em hexadecimal
D	1101	Treze em hexadecimal
E	1110	Quatorze em hexadecimal
F	1111	Quinze em hexadecimal

Table 1: Tabela de Conversão de Hexadecimal para Binário

### 1.3 Expressões Lógicas

- **Mapeamento:** A entrada `hex_input` é dividida em quatro nibbles de 4 bits. Cada nibble é convertido por meio da função `HexTo7Seg`.
- **Exemplo de Conversão:**

`hex_input = "0010" ⇒ seg_output = "0100100"` (Exibe o número 2)

## 1.4 Tabela Verdade para HexTo7Seg

Hex	Binário	g	f	e	d	c	b	a
0	0000	1	0	0	0	0	0	0
1	0001	1	1	1	1	0	0	1
2	0010	0	1	0	0	1	0	0
3	0011	0	1	1	0	0	0	0
4	0100	0	0	1	1	0	0	1
5	0101	0	0	1	0	0	1	0
6	0110	0	0	0	0	0	1	0
7	0111	1	1	1	1	0	0	0
8	1000	0	0	0	0	0	0	0
9	1001	0	0	1	0	0	0	0
A	1010	0	0	0	1	0	0	0
b	1011	0	0	0	0	0	1	1
C	1100	1	0	0	0	1	1	0
d	1101	0	1	0	0	0	0	1
E	1110	0	0	0	0	1	1	0
F	1111	0	0	0	1	1	1	0

Table 2: Tabela Verdade de Conversão Hexadecimal para Display de 7 Segmentos

## 3. Plano de Simulação (Sim)

### Objetivo

Validar a correta conversão dos valores hexadecimais para a saída dos displays de 7 segmentos.

### Cenários de Teste

Caso de Teste	Entrada (hex_input)	Saída Esperada (seg_output)	Descrição
Teste 1	1234	1111001 0100100 0110000 0011001	Entrada contendo os dígitos "1", "2", "3", "4"
Teste 2	3F2A	0110000 0001110 0100100 0001000	Entrada contendo os dígitos "3", "F", "2", "A"
Teste 3	Ed56	1001111 0100001 0010010 0000010	Entrada contendo os dígitos "E", "D", "5", "6"
Teste 4	AbCd	0001000 0000011 1000110 0100001	Entrada contendo os dígitos "A", "b", "C", "d"

Table 3: Cenários de Teste para o Conversor Hexadecimal

## **Cr terios de Sucesso**

O circuito deve ser capaz de converter corretamente os valores hexadecimais para a sa da dos displays de 7 segmentos.