

Projeto e Plano de Simulação Controle de Lâmpadas por Votação em VHDL

17 de dezembro de 2024

1. Projeto (Proj)

Nome do Projeto

Controle de Lâmpadas por Votação

Objetivo

Desenvolver um circuito em VHDL que controle duas lâmpadas (VD e VM) com base em quatro entradas de votação digitais (J0, J1, J2, J3). A lâmpada VD é acionada quando há maioria ou empate, e a lâmpada VM é acionada quando há poucos votos.

Descrição Funcional

O sistema conta quantos votos foram recebidos nas entradas digitais:

- Se 3 ou 4 entradas forem '1': VD é acionada e VM é desligada.
- Se exatamente 2 entradas forem '1': ambas, VD e VM, são acionadas.
- Se menos de 2 entradas forem '1': VD é desligada e VM é acionada.

Diagrama de Blocos

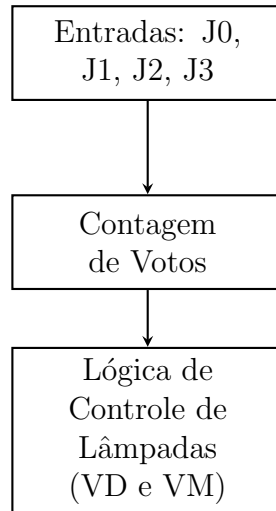


Tabela Verdade

$J0$	$J1$	$J2$	$J3$	VD	VM	Descrição
0	0	0	0	0	1	Sem votos
0	0	0	1	0	1	Único voto
0	0	1	0	0	1	Único voto
0	0	1	1	1	1	Empate
0	1	0	0	0	1	Único voto
0	1	0	1	1	1	Empate
0	1	1	0	1	1	Empate
0	1	1	1	1	0	Maioria
1	0	0	0	0	1	Único voto
1	0	0	1	1	1	Empate
1	0	1	0	1	1	Empate
1	0	1	1	1	0	Maioria
1	1	0	0	1	1	Empate
1	1	0	1	1	0	Maioria
1	1	1	0	1	0	Maioria
1	1	1	1	1	0	Maioria total

Tabela 1: Tabela Verdade para Controle de Lâmpadas por Votação

3. Plano de Simulação (Plan)

Objetivo da Simulação

Testar e validar o comportamento do circuito para diferentes combinações de votos, garantindo que VD e VM respondam conforme o esperado.

Cenários de Teste

Entradas (J0, J1, J2, J3)	Saídas Esperadas (VD, VM)	Descrição
(0, 0, 0, 0)	(0, 1)	Sem maioria
(1, 0, 0, 0)	(0, 1)	Único voto
(1, 1, 0, 0)	(1, 1)	Empate
(1, 1, 1, 0)	(1, 0)	Maioria
(1, 1, 1, 1)	(1, 0)	Maioria total

CrITÉrios para Sucesso do Sistema

O sucesso da implementação será avaliado conforme os seguintes critérios:

- **Comportamento correto das lâmpadas:** A lâmpada VD deve ser acionada quando a maioria ou empate de votos for atingido. A lâmpada VM deve ser acionada quando houver poucos votos.
- **Validação da lógica de controle:** A lógica de controle de lâmpadas deve ser capaz de processar corretamente as 16 possíveis combinações de entradas (J0, J1, J2, J3).
- **Precisão nos resultados da simulação:** As saídas esperadas para cada combinação de entradas devem ser validadas conforme os testes realizados.
- **Desempenho do circuito:** O circuito deve funcionar sem erros de sintaxe ou de comportamento durante a simulação.