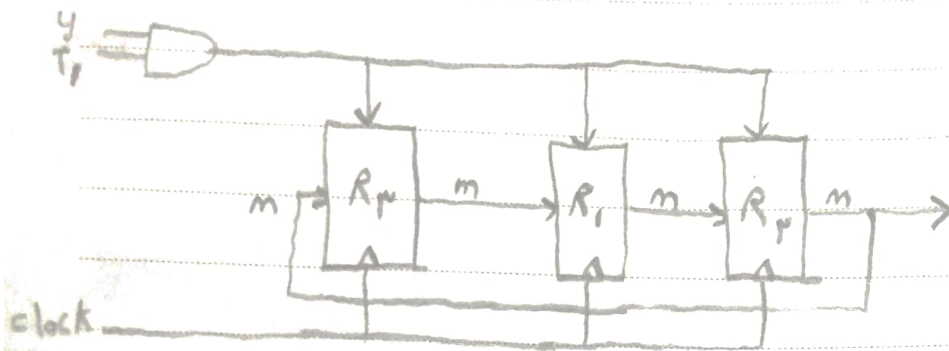
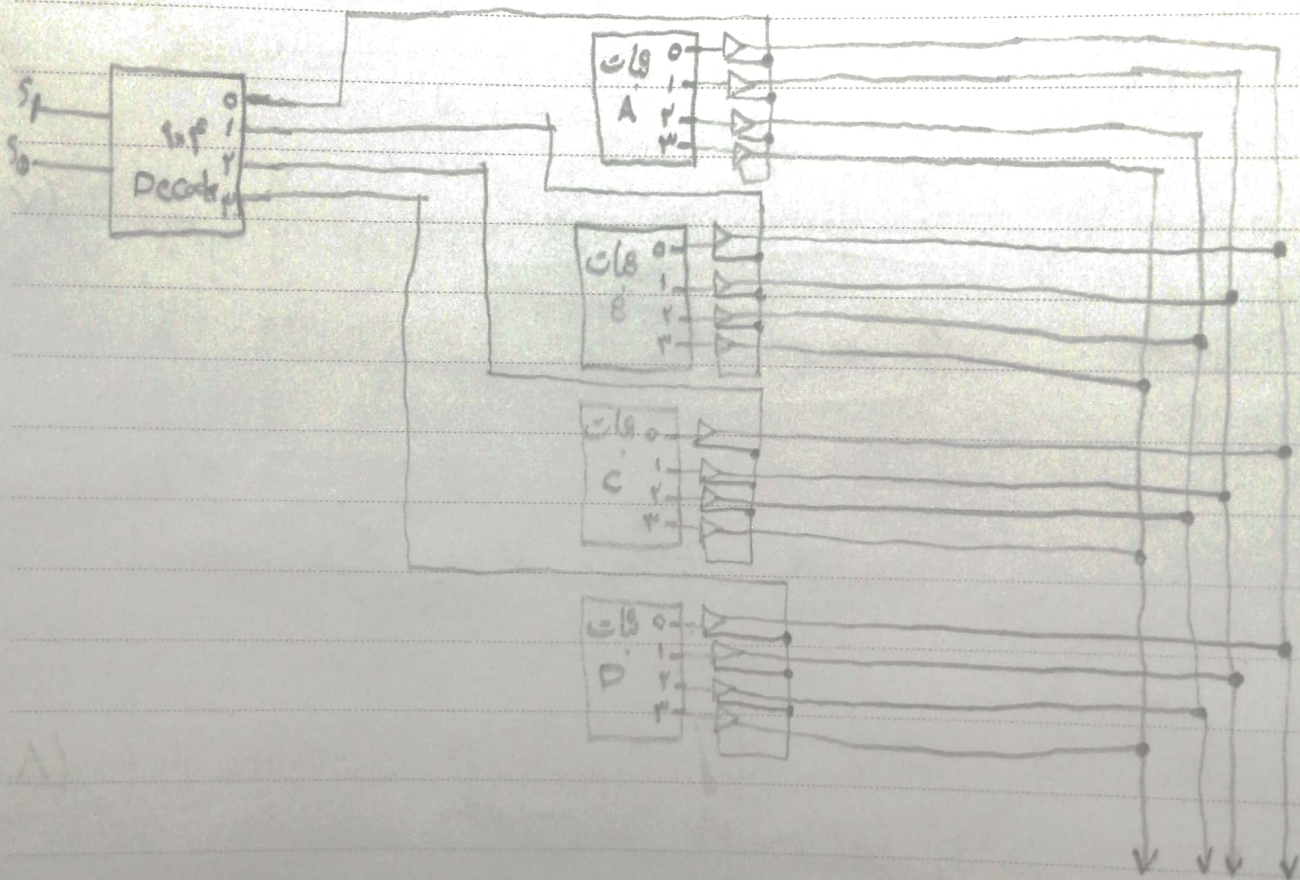


تمرین 1 معماری کامپیوتر



$P: R_1 \leftarrow R_2$

$P'Q: R_1 \leftarrow R_3$



(الف) ۳ تا (ب) $1 \times 8 \text{ mux}$ (ج) ۱۶ تا

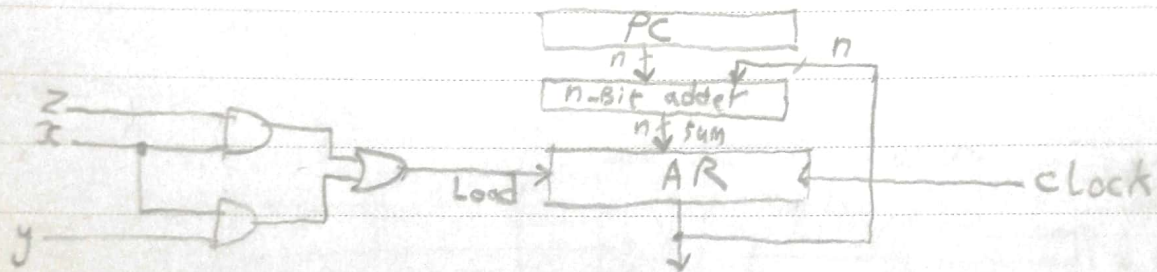
(۵)

(الف) همواری اطلاعاتی که توسط آدرس مشخص شده در AR را در شباهت R_1 ذخیره می شود

(ب) اطلاعات درون PC به آدرس درون AR می رود

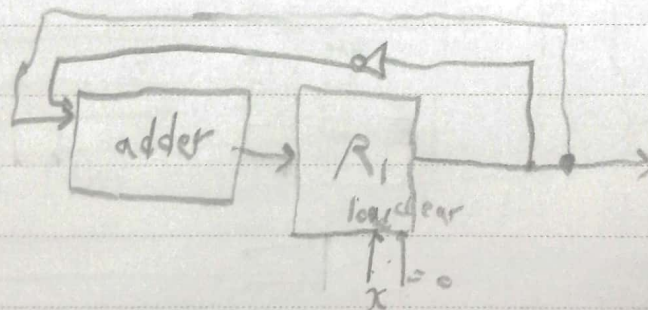
(ج) همواری اطلاعاتی که در آدرس AR است را برمی دارد و محتوای آن را دوباره در AR می ریزد و اینست که با رجیستر

(۶)

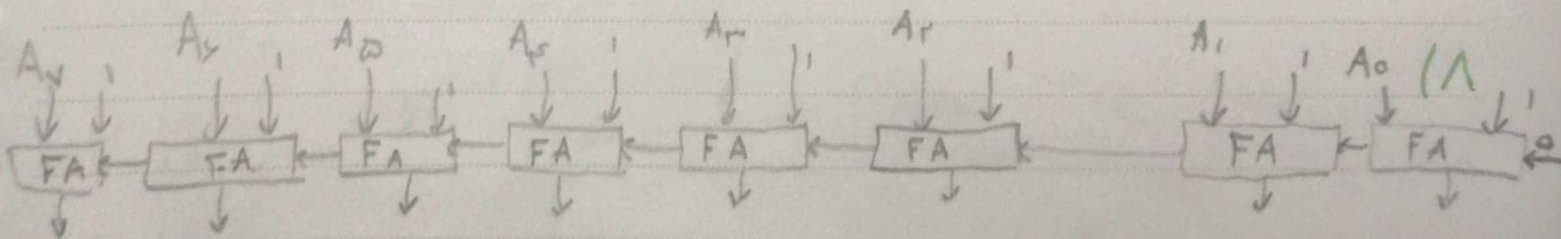


$R_1 \leftarrow R_1 + 1$
 $R_1 \leftarrow R_1$

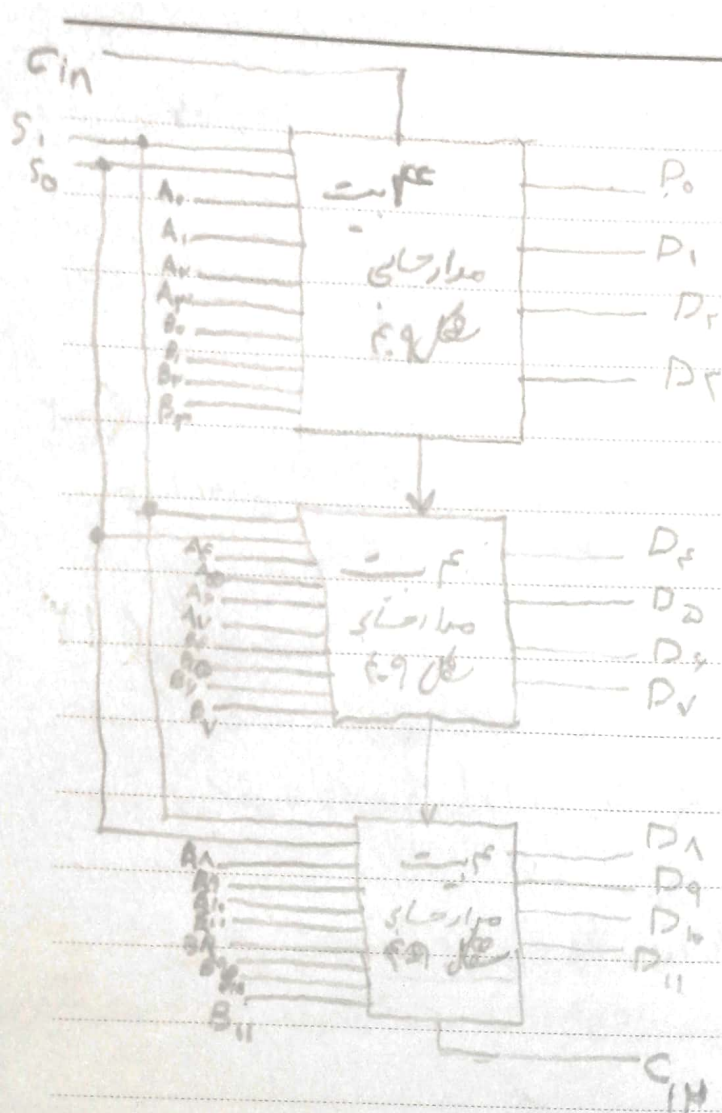
(۷)



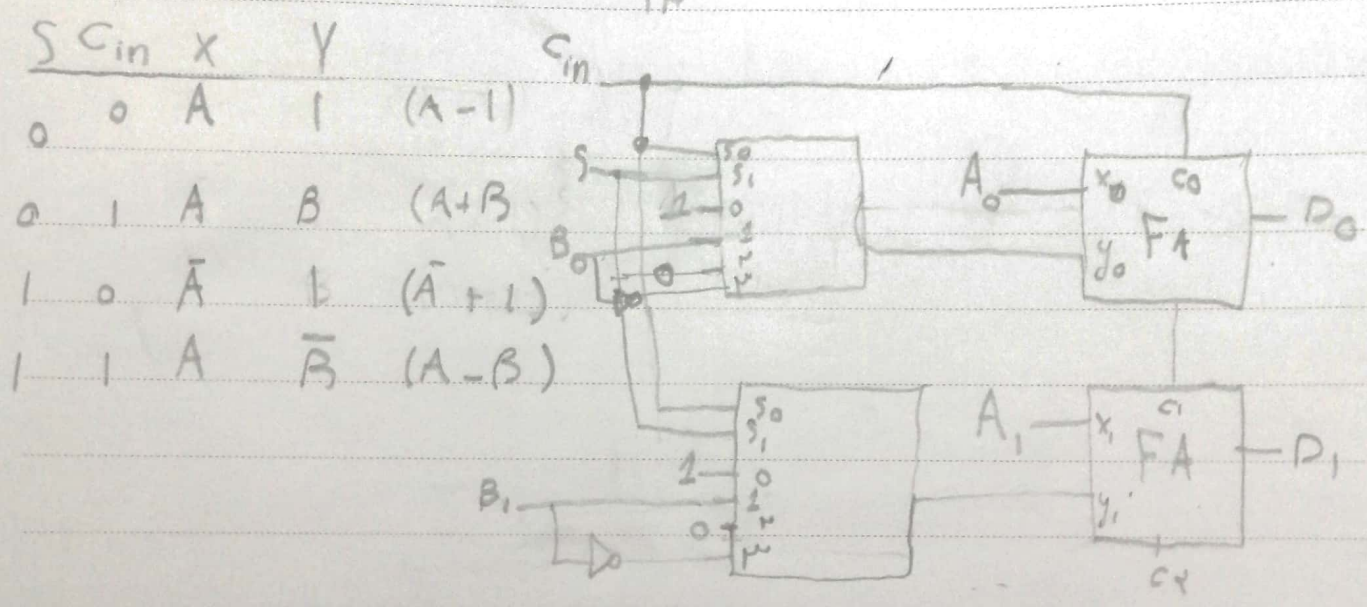
در واقع راه مستمیری این است که متادیر R_1 را inverse می کنیم و با یک جمع می کنیم



(9)



(10)



$$\begin{array}{r}
 A = 11100110 \\
 10101110 \\
 \hline
 01011000
 \end{array}$$

XOR

XOR

A = 11100110

B = 00101010

11001100

(11)

R = 11001100

(12)

10011000

شفقت بهارات
چرخشی

10011000

شفقت بهارات
منطقی

00100110

عینت جیب
چرخشی

10011000

(13)

الف (نمی شود مقدار را از همزمان ببرد و مستقیم هم از آن گرفت) (R)
ب (نمی شود دو مقدار (در اینجا R و R2) همزمان ب یک ثبات در یک زمان برود)

ج (نمی توانیم یک مقدار جدید به ثبات (PC) بفرستیم و همزمان در همان موقع اجرا می کنیم تا آنرا