

使用专业：计算机学院所有专业（重修）

使用班级：20 级

命题教师：闵莉

教研室主任：杨泽雪

黑龙江工程学院课程考试试卷

2021---2022 学年第二学期重修 考试科目：计算机组成原理与体系结构

※ 请将答案答在答题纸上 ※

一、填空题（每空 1 分，计 10 分）

- 计算机硬件唯一能直接执行的语言是（ ）。
- 要组成容量为 $4K \times 8$ 位的存储器，需要（ ）片 $4K \times 1$ 位的芯片并联，或者需要（ ）片 $1K \times 8$ 位的芯片串联。
- CPU 从主存取出一条指令并执行该指令的全部时间叫做（ ），它通常包含若干个（ ），而后者又包含若干个（ ），这就构成了多级时序系统。
- 发出中断请求的功能由（ ）来完成，禁止中断的功能可以由（ ）来完成。
- 程序顺序执行时，后继指令的地址由（ ）形成，遇到转移指令和调用指令时，后继指令的地址从（ ）获得。

二、选择题（每题 1 分，计 10 分）

- 计算机经历了从器件角度划分的四代发展历程，但从系统结构来看，至今为止绝大多数计算机仍是（ ）式计算机。
A. 实时处理 B. 智能化
C. 并行 D. 冯·诺依曼
- 中断向量地址是（ ）。
A. 子程序入口地址 B. 中断服务程序入口地址
C. 中断服务程序入口地址的地址 D. 下一条指令地址
- 浮点加减中的对阶的原则是（ ）。
A. 小阶向大阶看齐 B. 将被加数的阶码调整到与加数的阶码相同
C. 大阶向小阶看齐 D. 将加数的阶码调整到与被加数的阶码相同
- 直接、间接、立即三种寻址方式指令的执行速度，由快至慢的排序是（ ）。
A. 直接、立即、间接； B. 直接、间接、立即；
C. 立即、直接、间接； D. 立即、间接、直接。
- 微程序存放在（ ）中。
A. 控制存储器 B. RAM
C. 指令寄存器 D. 内存储器
- （ ）寻址方式对实现程序浮动提供了支持。
A. 变址寻址 B. 相对寻址
C. 间接寻址 D. 寄存器间接寻址
- 程序访问的局限性是使用（ ）的依据。

- A. 缓冲 B. cache
C. 虚拟内存 D. 进程
8. 某存储器容量为 $32K \times 16$ 位，则（ ）。
A. 地址线为 16 根，数据线为 32 根 B. 地址线为 32 根，数据线为 16 根
C. 地址线为 15 根，数据线为 16 根 D. 地址线为 15 根，数据线为 32 根
9. 计算机中的外围设备是指（ ）。
A. 输入/输出设备 B. 外存储器
C. 输入/输出设备及外存储器 D. 除了 CPU 和内存以外的其它设备
10. 在微程序控制器中，机器指令和微指令的关系是（ ）。
A. 每一条机器指令有一条微指令来执行 B. 一条微指令由若干机器指令组成
C. 每一条机器指令由一段用微指令组成的微程序来解释执行
D. 一段为程序由一条机器指令来执行

三、简答题（每题 5 分，计 15 分）

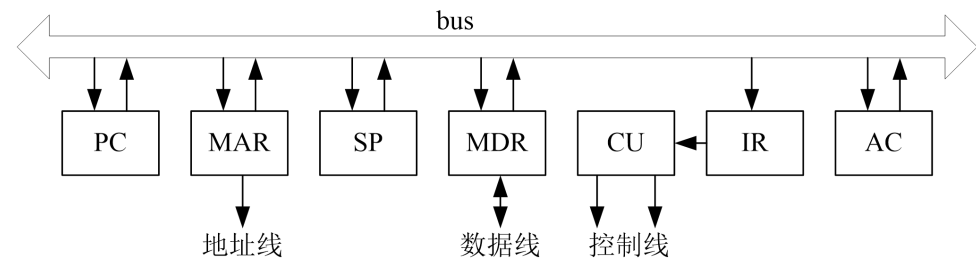
- 为什么要设置总线判优控制，常见的集中式总线控制有几种，各有何特点。
- 比较基址寻址方式和变址寻址方式的异同。
- DRAM 存储器为什么要刷新，有几种常用的刷新方式。

四、计算题（计 20 分）

- 已知 $2[X]_{补} = 1.0101001$ ， $\frac{1}{2}[Y]_{原} = 1.0101100$ ，用变形补码计算 $[X]_{补} + [Y]_{补}$ ，并判断有无溢出。（5 分）
- 已知 $X = -0.1110$ $Y = 0.1101$ 求 $X \cdot Y$ （任何机器算法）（10 分）
- 计算数据 1010 的海明编码的形式（按配偶原则）。（5 分）

五、分析题（计 25 分）

- 如图系统采用单总线结构，CPU 内有下列部件：PC、IR、SP、AC、MAR、MDR 和 CU。（10 分）



- 请画出完成间接寻址的取数指令 LDA@X（将主存某地址单元 X 的内容取至 AC 中）的数据流（从取指令开始）。
- 某机主存容量为 $4M \times 16$ 位，且存储字长等于指令字长，若该机指令系统可完成 108 种操作，操作码位数固定，且具有直接、间接、变址、基址、相对、立即等六种寻址方式，试分析以下问题：（15 分）
(1) 画出一地址指令格式并指出各字段的作用；
(2) 该指令直接寻址的最大范围；
(3) 一次间址和多次间址的寻址范围；
(4) 立即数的范围（十进制表示）；

使用专业:

计算机学院所有专业
(重修)

使用班级:

20 级

命题教师:

闵莉

教研室主任:

杨泽雪

装

订

线

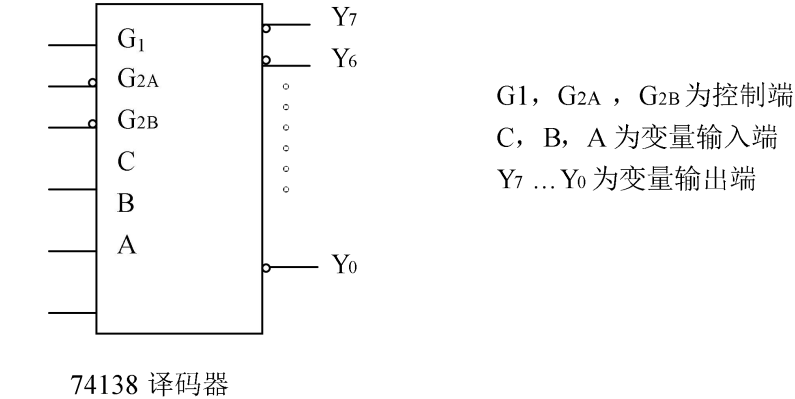
- (5) 相对寻址的位移量（十进制表示）；
- (6)上述六种寻址方式的指令哪一种执行时间最短？哪一种最长？为什么？哪一种便于程序浮动？哪一种最适合处理数组问题？

六、设计题 （计 20 分）

1. 设 CPU 共有 16 根地址线,8 根数据线,并用 \overline{MREQ} 作访存控制信号 (低电平有效),用 \overline{WR} 作读写信号 (高电平为读, 低电平为写)。现有下列存储芯片可供选择:

1K×4 位 RAM;4K×8 位 RAM;8K×8 位 RAM;2K×8 位 ROM;4K×8 位 ROM;8K×8 位 ROM 及 74LS138 译码器和各种门电路, 如图所示。画出 CPU 与存储器的连接图, 要求

- (1)主存地址空间分配:
- 6000H~67FFH 为系统程序区;
- 6800H~6BFFH 为用户程序区。
- (2)合理选用上述存储芯片, 说明各选几片?
- (3)详细画出存储芯片的片选逻辑图。(15 分)



2. 某机有五个中断源, 按中断响应的优先顺序由高到低为 L0,L1,L2,L3,L4, 现要求优先顺序改为 L3,L2,L4,L0,L1, 写出各中断源的屏蔽字。(5 分)

中断源	屏蔽字				
	0	1	2	3	4
L0					
L1					
L2					
L3					
L4					