

Universidad de la República
Facultad de Ingeniería

Proyecto de fin de carrera

Recarga Fácil por Radio Frecuencia
RF²

Daniel Aicardi, Melina Rabinovich, Edgardo Vaz

Tutores: Ing. Juan Pablo Oliver, Ing. Andrés Aguirre

Montevideo, Uruguay

Julio 2011

Recarga Fácil por Radio Frecuencia

Resumen

El presente documento describe el prototipo Recarga Fácil por Radio Frecuencia, RF², realizado como proyecto de fin de carrera de Ingeniería Eléctrica en la Universidad de la República Oriental del Uruguay entre marzo de 2010 y julio de 2011. El mismo consiste en un sistema embebido para recarga y consulta de tarjetas RFID, como las que se utilizan hoy día en el sistema de transporte metropolitano, y fue pensado para operar de forma autónoma interactuando directamente con el usuario.

El hardware fue enteramente diseñado por el grupo de trabajo a excepción de la single board computer. Las herramientas de software utilizadas son open source, así como también las bibliotecas usadas para desarrollar la aplicación final. El diseño, la fabricación, y el armado del prototipo fue realizado en su totalidad en Uruguay.

Agradecimientos

En primer lugar queremos agradecer a nuestras familias y amigos. Agradecemos al grupo mina del INCO, a Leonardo Steinfeld, Nicolás Barabino, Francisco Lanzari, María Eugenia Corti, Santiago Reyes, Viterbo Rodríguez, Christian Gutierrez, Andrés Bergeret, Gonzalo Tabares, Klaus Rotzinger, Marcelo Fiori, Pablo Cancela, Ana y Claudia Rabino. Y a todos los que de alguna forma u otra colaboraron con nosotros.

A nuestras familias.

Prefacio

“El ciudadano Línea saca su billetera, extrae su tarjeta y la introduce en la máquina registradora; una serie de gestos automáticos. Unas mandíbulas de aluminio se cierran sobre ella, unos dientes de cobre buscan la clave magnética, y una lengua electrónica saborea la vida del ciudadano Línea. Lugar y fecha de nacimiento. Padres. Raza. Religión. Historial educativo, militar y de servicios civiles. Estado. Hijos. Ocupaciones, desde el comienzo hasta el presente. Asociaciones. Medidas físicas, huellas digitales, retínales, grupo sanguíneo. Grupo psíquico básico. Porcentaje de lealtad, índice de lealtad en función del tiempo hasta el momento del último análisis... ... El ciudadano Línea se encuentra en la ciudad donde, la noche anterior, dijo que estaría, así que no ha tenido que hacer una corrección. Los nuevos informes se añaden al historial del ciudadano Línea. Toda su vida regresa al banco de datos. Desaparece de la unidad exploradora y la unidad comparativa, para que éstas atiendan la próxima llegada. La máquina ha tragado y digerido otro día. Está satisfecha.”

Sam Hall (1953), Poul Anderson

La narración anterior es parte de un cuento de ciencia ficción llamado “Sam Hall”, escrita por Poul Anderson en 1953. En esta historia el autor describe un mundo donde cada persona tiene asignada una tarjeta conteniendo datos que la caracterizan, y puede ser controlado su accionar a través de una super computadora que almacena y procesa los datos de toda la humanidad. En nuestros días este cuento de ciencia ficción no está tan alejado de la realidad, las tarjetas “inteligentes” (smart cards) son cada vez más usadas en múltiples aplicaciones como ser, pasaporte electrónico, pago electrónico, sistemas de transporte, controles de acceso y sistemas de seguridad, entre otros. El siguiente proyecto se desarrolla con la intención de aprender las bases del mundo de las tarjetas “inteligentes” y que sirva como punto de partida para que otros entiendan su funcionamiento. Los autores no desean que se use el contenido de este documento con fines como los que se indicaban en la narrativa de ciencia ficción, muy por el contrario, el empleo de esta tecnología debe estar en favor de las personas y no en su contra.

Índice general

Título	I
Resumen	II
Agradecimientos	III
Dedicatoria	IV
Prefacio	V
Tabla de contenidos	VI
Índice de figuras	X
Índice de cuadros	XI
I Introducción	1
1. Descripción del proyecto	2
1.1. Definición	2
1.2. Antecedentes	2
2. Objetivo general del proyecto	3
2.1. ¿Qué y para qué?	3
2.2. ¿Por qué cambiar la arquitectura actual?	3
2.3. Alcance	4
2.4. Especificación funcional	4
2.5. Criterios de éxito	5
II Diseño	6
3. Funcionamiento del prototipo	7
3.1. Requerimientos	7
3.2. Descripción del prototipo	7
3.3. Funcionamiento general del prototipo	8
4. Hardware	10
4.1. Arquitecturas estudiadas	10
4.2. Arquitectura seleccionada	13
4.3. Elección de hardware	14

4.3.1.	SBC	14
4.3.2.	VLT - Conversor de Voltajes	15
4.3.3.	SCUI - Lector de tarjetas de contacto e Interfaz de Usuario . . .	16
4.3.4.	Lector/Escritor RFID	17
4.4.	Funcionamiento de módulos	17
4.4.1.	SBC	17
4.4.2.	VLT - Conversor de Voltajes	17
4.4.3.	SCUI - Lector de tarjetas de contacto e Interfaz de Usuario . . .	19
4.4.4.	Lector/Escritor RFID	20
5.	Documentos y esquemáticos del hardware	25
5.1.	Herramientas de diseño	25
5.2.	Esquemáticos y componentes	25
5.2.1.	SBC	27
5.2.2.	VLT - Conversor de Voltajes	28
5.2.3.	SCUI - Lector de tarjetas de contacto e Interfaz de Usuario . . .	30
5.2.4.	Lector/Escritor RFID	35
6.	Software	39
6.1.	Introducción	39
6.2.	Arquitectura de Software	39
6.2.1.	Descripción	39
6.2.2.	Sistema Operativo	41
6.2.3.	Bibliotecas	42
6.3.	Herramientas utilizadas en el desarrollo del sistema	42
6.3.1.	Introducción	42
6.3.2.	Generación de MLO, u-boot.bin y uImage	42
6.3.3.	Generación de FS	43
6.3.4.	Croscopilación	43
6.3.5.	Depuración de código	43
6.3.6.	Bibliotecas	45
6.4.	Desarrollo	45
6.4.1.	MLO	45
6.4.2.	Multiplexado de pines	45
6.4.3.	u-boot	45
6.4.4.	uImage	48
6.4.5.	FileSystem	52
6.4.6.	Bibliotecas	53
6.5.	Ejecución de programa principal	58
6.5.1.	Script para ejecución autónoma	58

III	Ensayos	59
7.	Ensayos	60
7.1.	SBC	60
7.2.	VLT - Conversor de Voltajes	61
7.3.	SCUI - Lector de tarjetas de contacto e Interfaz de usuario	61
7.4.	Lector/Escritor RFID	64
IV	Compras	68
8.	Compras	69
8.1.	SBC	69
8.2.	PCBs	70
8.3.	VLT	70
8.4.	SCUI	71
8.5.	Lector-Escritor RFID	73
V	Anexos	76
A.	Tarjetas “inteligentes” (Smart Cards)	77
A.1.	Clasificaciones	77
A.1.1.	Tipos de tarjetas según su capacidad	77
A.1.2.	Tipos de tarjetas según la estructura de su sistema operativo	78
A.1.3.	Tipos de tarjetas según el formato (tamaño)	79
A.1.4.	Tipos de tarjetas según la interfaz	79
A.2.	ISO 14443	82
A.3.	Mifare	83
A.3.1.	Operación	84
B.	Lector/Escritor RFID	87
B.1.	Reglas y Parámetros de Diseño de una Antena RF	87
B.1.1.	Diseño del inductor	87
B.1.2.	Capacitores del circuito resonante	89
B.1.3.	Sintonizar el circuito resonante	89
B.1.4.	Valor de ITVDD	90
B.1.5.	Factor de calidad Q	91
B.1.6.	Circuito receptor	93
C.	Software	96
C.1.	OpenEmbedded-Bitbake	96
C.2.	uImage	101
C.3.	Depuración remota	104

VI Bibliografía 106

Bibliografía 107

Índice de figuras

3.1. Diagrama de flujo	9
4.1. Solución considerada 1	10
4.2. Solución considerada 2	11
4.3. Solución considerada 3	11
4.4. Solución considerada 4	12
4.5. Solución considerada 5	12
4.6. Diagrama de bloques de la arquitectura seleccionada	14
4.7. Arquitectura de una celda I/O del TXB0108	18
5.1. Esquemático de la placa VLT - Voltage Level Translator	29
5.2. Esquemático de la placa SCUI	32
5.3. Esquemático del lector de tarjetas de contacto, incluido en la placa SCUI	33
5.4. Esquemático de la interfaz de usuario, incluido en la placa SCUI	34
5.5. Esquemático del módulo digital del lector/escritor RFID	37
5.6. Esquemático de la antena RFID, Inductor + Adaptación de impedancia	38
6.1. Sistema RF^2	40
6.2. Memoria SD	41
6.3. Editor de configuración del kernel	50
6.4. Configuración SPI	51
6.5. Configuración USB Gadget	51
6.6. Capas de software de trabajo	55
6.7. Capas de software en una primera etapa	55
A.1. Tarjeta de contacto	79
A.2.	83
A.3. Mifare Classic de 4K	84
B.1. Forma de pulso acorde a la norma ISO 14443	92
B.2. Esquema de una antena, identificando sus principales secciones	94
B.3. Blindaje de una antena en un diseño de 4 capas	95

Índice de cuadros

5.1.	Conector 14x2 Beagleboard – VLT	26
5.2.	Conector 20x2 VLT - SCUI	27
5.3.	SBC y lista de accesorios	27
5.4.	Lista de componentes de la placa de circuito impreso VLT	28
5.5.	Lista de componentes del lector de tarjetas de contacto, SC	30
5.6.	Lista de componentes para la interfaz de usuario, LCD	31
5.7.	Lista de componentes de la antena RF, Inductor + Adaptación de impedancia	35
5.8.	Lista de componentes del lector/escritor RFID, sin la antena RF	36
8.1.	SBC	69
8.2.	PCBs	70
8.3.	VLT	70
8.4.	SC	71
8.5.	LCD	72
8.6.	Inductor + Adaptación	73
8.7.	CL RC632 + filtro EMC	75
B.1.	Duración de los pulsos en μs - ISO 14443	92

Parte I

Introducción

Capítulo 1

Descripción del proyecto

1.1. Definición

A partir de la puesta en marcha del sistema de transporte metropolitano, surge la necesidad de consultar y recargar tarjetas RFID (utilizadas en dicho sistema) en línea con un servidor, de forma rápida, segura y autogestionada por parte del usuario, en diversos puntos de Montevideo.

1.2. Antecedentes

- AFE: Prototipo de sistema embebido capaz de cargar y consultar tarjetas RFID como las utilizadas en el sistema de transporte metropolitano. El mismo se compone de varios módulos: una SBC (single board computer), un lector/escritor de tarjetas RFID, un lector de tarjetas de contacto, un módem 3G/GPRS y una interfaz con el usuario que consta de un display, leds y buzzer.
- OpenPCD: Diseño de hardware libre para dispositivos de proximidad de acoplamiento (PCD) basado en comunicación RF de 13,56MHz. Este dispositivo es capaz de desplegar información desde Tarjetas de proximidad de Circuito Integrado (PICC) que se ajusten a las normas de proveedores independientes, tales como ISO 14443, ISO 15693, así como los protocolos propietarios como Mifare Classic.

Capítulo 2

Objetivo general del proyecto

2.1. ¿Qué y para qué?

En principio, el objetivo del proyecto era realizar un prototipo de sistema embebido mediante el cual se pudiera interactuar con tarjetas RFID (basadas en las normas ISO 14443) como las usadas en el sistema de transporte metropolitano. Mejorar la arquitectura actual del dispositivo AFE rompiendo dependencias tecnológicas con el actual lector/escritor de tarjetas Mifare.

Para lograrlo se partiría de la base de un dispositivo open-hardware y open-firmware (OpenPCD).

Luego se dejó de lado el partir del dispositivo OpenPCD, para lograr un diseño propio de lector/escritor de tarjetas RFID.

2.2. ¿Por qué cambiar la arquitectura actual?

Como arquitectura precedente existe la del prototipo AFE (Artefacto Feo de Exhibir), realizada por el grupo de electrónica de la Intendencia de Montevideo. La misma consiste en una SBC, que se fabrica con otro propósito y es utilizada en esta aplicación puesto que es la única forma de adquirir este tipo de hardware en plaza. A ésta se conectan a través de puertos USB, un lector/escritor de tarjetas Mifare, un lector de tarjetas de contacto, un modem 3G y un dispositivo diseñado a partir de un microcontrolador PIC, llamado USB4ALL, el cual es open-hardware y open-firmware, en el que

se pueden conectar otro tipo de dispositivos cuya interfaz nativa no sea USB, como ser display, buzzer, leds, sensores, etc, los cuales no pueden ser conectados directamente a la SBC porque la misma no cuenta con los puertos de expansión necesarios.

Surge entonces la necesidad de cambiar la configuración de dicha arquitectura. Se hace necesario romper dependencias tecnológicas con el lector/escritor de tarjetas Mifare, ya que dejó de ser soportado por la biblioteca pcsc-lite (a pedido del fabricante); y con la SBC, que es empleada en una aplicación específica y puede dejar de fabricarse o sufrir cambios drásticos que ya no permitan su uso.

2.3. Alcance

- **Hardware:** Se fabricará un módulo donde se insertará la tarjeta de contacto (SAM). Se agregará un display, leds y buzzer como interfaz para el usuario. Se fabricará un módulo de lectura/escritura RFID. Se estudiará la forma de conectar los periféricos a la placa de la SBC.
- **Software:** Se hará lo necesario para que el lector/escritor RFID funcione como un dispositivo soportado por la biblioteca librfid. Se hará lo posible para lograr compatibilidad hacia atrás con el AFE.

2.4. Especificación funcional

El prototipo final deberá ser capaz de interactuar con tarjetas RFID a través de la antena del dispositivo lector/escritor RFID, y con una tarjeta de contacto (SAM). Luego de los controles correspondientes y autenticación de la tarjeta (con datos encriptados), comenzará la interacción con el usuario mediante un display que será la interfaz de comunicación con el mismo. El display informará al usuario de las tareas que se estén realizando, mensajes cortos y descriptivos. Los tiempos de recarga y consulta deberán ser menores a un minuto.

2.5. Criterios de éxito

- Lograr recargar y consultar tarjetas RFID mediante el dispositivo embebido.
- Los tiempos de recarga y consulta deberán ser menores a un minuto.

Parte II

Diseño

Capítulo 3

Funcionamiento del prototipo

3.1. Requerimientos

El principal requerimiento a cumplir es la interacción con tarjetas RFID de acuerdo a la norma ISO14443, tanto para su lectura como escritura. La comunicación con tarjetas de contacto de acuerdo a la norma ISO7816 es necesaria para la interacción con un módulo de seguridad que permita la generación de las claves usadas para autenticarse con las tarjetas RFID. Por último mantener informado al usuario de lo que sucede durante una transacción a través de una simple interfaz visual y sonora.

3.2. Descripción del prototipo

Este prototipo integra la lista de dispositivos que hoy en día se hacen llamar sistemas embebidos. Su hardware está integrado por una Single Board Computer (SBC), con un conversor de niveles de tensión (VLT), a la cual se conectan un lector/escritor de tarjetas RFID basadas en la norma ISO14443, un lector de tarjetas de contacto compatibles con la norma ISO7816, y la interfaz de usuario compuesta por un buzzer, leds y un display LCD16x2. Entre las ventajas que podemos hallar en este dispositivo es que el lector/escritor de tarjetas RFID es un diseño realizado en PCB de dos capas que lo hace más sencillo y económico que el diseño del lector/escritor OpenPCD, y al igual que este último es compatible con la biblioteca open source conocida como librfid. Por su lado, en el lector de tarjetas de contacto debemos destacar su simplicidad, ya que no cuenta

con ningún tipo de hardware específico (ASIC) que cumpla con el estandar ISO7816, sólo es necesario tener disponible un puerto serial (UART) y con un par de puertos de entrada/salida de propósito general para lo que tiene que ver con el manejo del oscilador y el reset para la tarjeta de contacto. Esto lo hace portable a cualquier SBC que cuente con los puertos detallados anteriormente. Para la interfaz de usuario es necesario contar con siete puertos de entrada/salida de propósito general, para lo que es el control y la entrada de caracteres en el display, con cuatro puertos más para los leds y el buzzer.

3.3. Funcionamiento general del prototipo

Una vez que el prototipo RF^2 se encuentra operativo, el dispositivo despliega en el display el mensaje “Aproxime su tarjeta”, permaneciendo en dicho estado hasta que algún usuario acerque una tarjeta al lector/escritor RFID. En la primera transacción entre lector y tarjeta se obtiene el identificador único (UID) de ésta última, que será enviado al módulo de seguridad, SAM (previa autenticación exitosa), para que a partir de éste, se generen las claves de acceso que permitan la lectura y escritura de la tarjeta RFID. Mientras se lleva a cabo la operación, se despliega en el display el mensaje, “No retire su tarjeta” a la vez que el led amarillo es encendido para indicar precaución ya que se están procesando datos. La siguiente acción a llevar a cabo es verificar que la tarjeta del usuario tenga saldo pendiente de acreditar, en caso afirmativo se indica al usuario el saldo a acreditar a través del display con el mensaje “Saldo a acreditar \$...”. Si todo fue exitoso, se borra el saldo transferido de la lista de saldos pendientes a acreditar para que no se transfiera saldo indefinidas veces. A continuación se despliega en el display el nuevo monto almacenado en la tarjeta, “Su saldo es de \$...”, se enciende el led verde y se emite un pitido mediante el buzzer en señal que la operación fue satisfactoria. Por último se muestran en el display los mensajes “Transacción finalizada”, “Gracias” y vuelve al inicio para comenzar un nuevo ciclo.

En caso que la tarjeta no tuviera saldo pendiente de acreditar, el prototipo RF^2 funciona en modo consulta y despliega en el display el saldo disponible en la tarjeta, “Su saldo es de \$...”, encendiendo el led verde y emitiendo un pitido, seguido de los mensajes “Transacción finalizada”, “Gracias” y vuelve al inicio para comenzar un nuevo ciclo.

En caso de ocurrir un error durante alguno de los pasos anteriores, ya sea porque el usuario retiró la tarjeta en un momento inadecuado, o simplemente porque el prototipo no logró leer o escribir la tarjeta en forma correcta, se enciende el led rojo, se emite un doble pitido mediante el buzzer, y el display muestra el mensaje “Error, vuelva a intentarlo”, acto seguido el ciclo vuelve a comenzar.

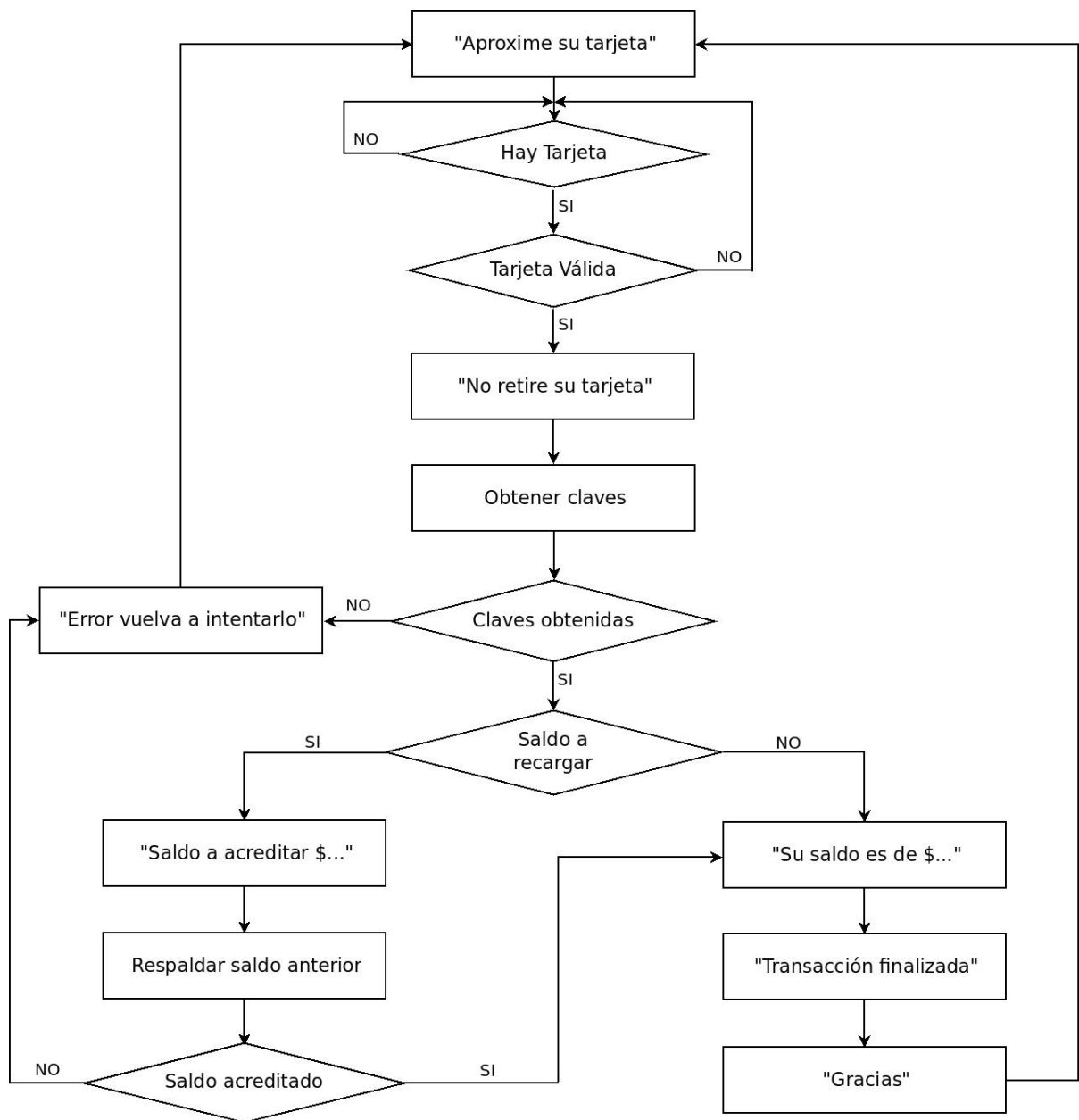


Figura 3.1: Diagrama de flujo

Capítulo 4

Hardware

4.1. Arquitecturas estudiadas

Se plantearon varias alternativas como posible solución. A medida que se encontraron limitantes o que no se cumplían los requerimientos exigidos, se fueron descartando dichas opciones.

A continuación se describen algunas de las arquitecturas consideradas:

- 1 - OpenPCD + lector de tarjetas de contacto + display + buzzer + leds

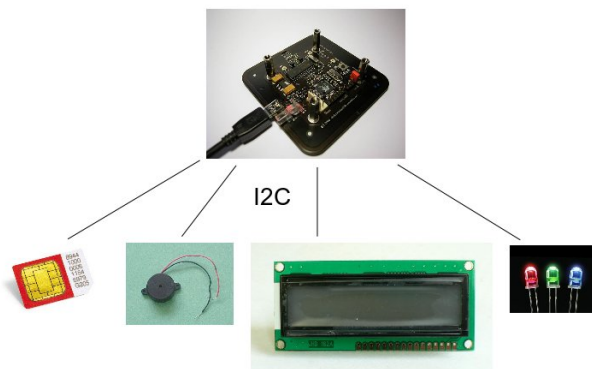


Figura 4.1: Solución considerada 1

Al dispositivo OpenPCD, se conecta el resto del hardware a través de su único puerto de entrada-salida disponible que es de tipo I2C.

- 2 - SBC + OpenPCD + microcontrolador + lector de tarjetas de contacto + display + buzzer + leds

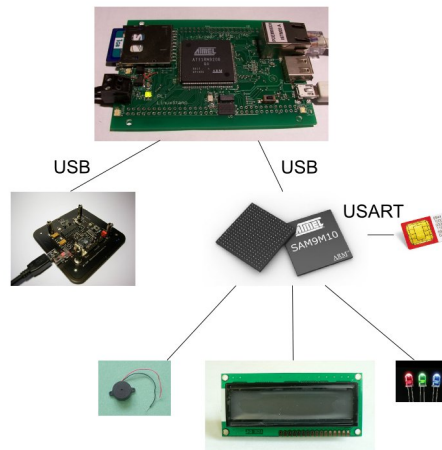


Figura 4.2: Solución considerada 2

Tanto el dispositivo OpenPCD como el microcontrolador se conectan directamente por USB a la SBC. El microcontrolador maneja el resto de los dispositivos (lector de tarjetas de contacto, display, buzzer y leds).

- 3 - SBC + OpenPCD + lector de tarjetas de contacto + display + buzzer + leds

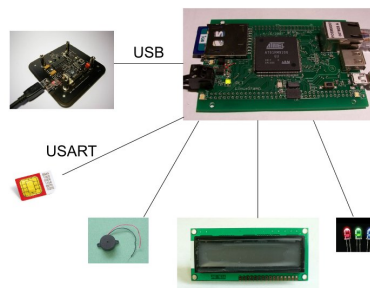


Figura 4.3: Solución considerada 3

El dispositivo OpenPCD se conecta por USB a la SBC. La SBC maneja los dispositivos (lector de tarjetas de contacto, display, buzzer y leds) a través de sus interfaces nativas.

- 4 - SBC + lector de tarjetas RFID + lector de tarjeta de contacto + display + buzzer + leds

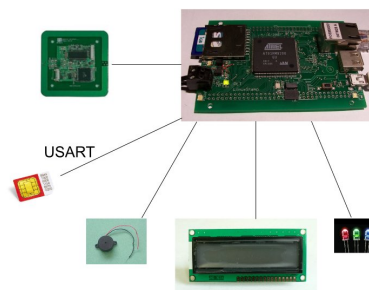


Figura 4.4: Solución considerada 4

Todos los periféricos se conectan a la SBC a través de sus interfaces nativas, esto incluye también el integrado CL RC632 de Philips. Se debe diseñar la antena para propagar la señal RF hacia las tarjetas.

- 5 - microcontrolador + lector de tarjetas RFID + lector de tarjeta de contacto + display + buzzer + leds

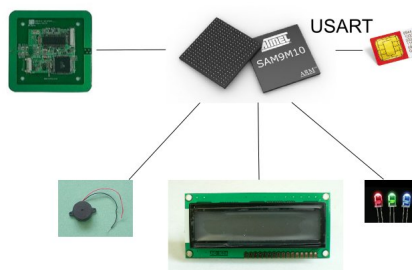


Figura 4.5: Solución considerada 5

Consta de un único PCB, que posee un microcontrolador como sistema central al cual se conectan el resto de los dispositivos. Dicho PCB tiene incorporada la antena para la propagación de RF.

4.2. Arquitectura seleccionada

En una primera instancia se pretendía utilizar únicamente el dispositivo OpenPCD (ver Figura 4.1), ya que el mismo cuenta con un microcontrolador de la familia ARM, el AT91SAM7S128, una vez estudiado se llegó a la conclusión de que no permitía la instalación de un kernel de Linux. Otra desventaja encontrada fue que sólo tiene un puerto I2C como forma de conectar periféricos.

Surgió entonces la necesidad de usar una SBC como dispositivo capaz de ejecutar un sistema operativo y las aplicaciones necesarias para que el dispositivo cumpla con los requerimientos exigidos. El dispositivo OpenPCD pasaría entonces a cumplir la función de lector/escritor de tarjetas RFID (ver Figuras 4.2 y 4.3), conectado a la SBC a través de su puerto USB, mientras que para el resto de los periféricos se diseñaría un PCB que fuera capaz de ser conectado a la SBC a través de sus interfaces nativas. Esta arquitectura fue descartada por el incremento en el costo del proyecto.

Fue necesario entonces descartar el uso del dispositivo OpenPCD y dar lugar a un diseño propio del lector/escritor de tarjetas RFID (ver Figura 4.4), utilizando para esto el integrado CL RC632 de Philips.

La última opción y la más ambiciosa, plantea el diseño completo de un PCB (ver Figura 4.5) conteniendo un microcontrolador y memoria capaz de ejecutar un sistema operativo, los lectores de tarjetas, tanto de contacto como RFID, y el resto de los periféricos (display, leds, buzzer). Esta opción fue dejada de lado por entender que excedería los plazos de tiempo del proyecto.

Se pensó entonces en diseñar la arquitectura SBC + lectores de tarjetas + display + buzzer + leds, y dado que se cuenta con un OpenPCD, la opción SBC + OpenPCD + lector de tarjetas de contacto + display + buzzer + leds se dejaría como arquitectura de respaldo por si no funcionara el lector de tarjetas RFID.

Luego de estudiar ventajas y desventajas de las arquitecturas planteadas, se eligió la que más se adaptó a los requerimientos necesarios:

- SBC + lector de tarjetas RFID + lector de tarjeta de contacto + display + buzzer + leds

En la figura 4.6 se muestra un diagrama de bloques correspondiente a la arquitectura seleccionada:

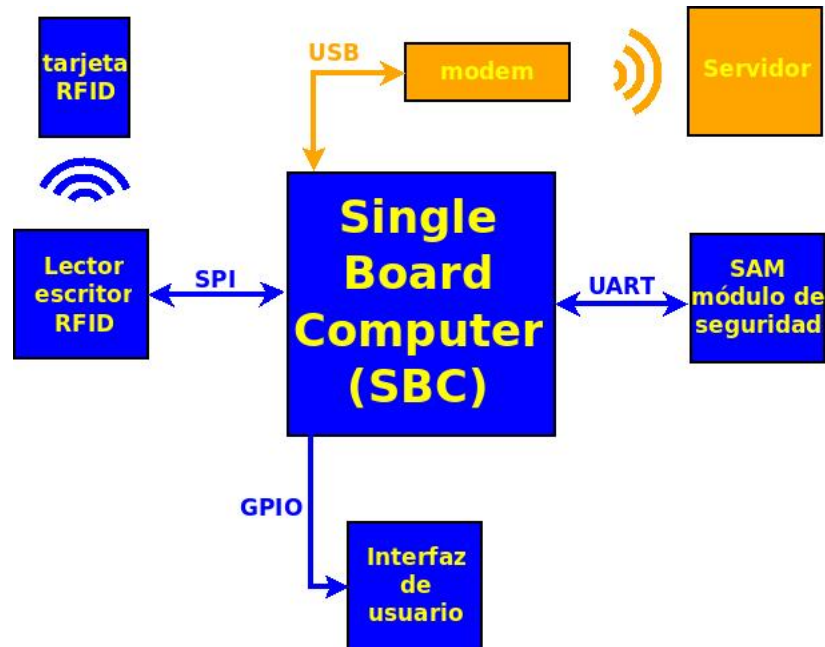


Figura 4.6: Diagrama de bloques de la arquitectura seleccionada

4.3. Elección de hardware

4.3.1. SBC

En primera instancia se confeccionó una lista con posibles candidatas de SBC disponibles en el mercado internacional, teniendo en cuenta factores como: precio, puertos de E/S, memoria RAM, memoria Flash, puertos USB, Linux embebido, entre otros. Se definieron una serie de requisitos mínimos necesarios para seleccionar de la lista la SBC que más se adecuara a la arquitectura definida. Para la comunicación con el resto de los módulos será necesario: una interfaz UART para el módulo de seguridad (SAM); una

interfaz SPI para el módulo lector/escritor RFID (CL RC632 de Philips); 20 GPIO para display, leds, buzzer, otros; 1 USB host para una posible conexión de un módem 3G (intercambio de datos con un servidor central). En cuanto a la memoria disponible debe ser de 32Mb de RAM y 8Mb de flash para el uso de un sistema operativo embebido. Es conveniente, pensando a futuro, que el procesador trabaje a una frecuencia no menor a 200MHz. Dado el presupuesto estimado para el proyecto, el precio no debe superar los 150 dólares en origen. Como requisito adicional se exigió que existiera un foro actualizado y soporte técnico que permitiera evacuar dudas.

Aplicados los requisitos mínimos a la lista previamente confeccionada de SBC candidatas, optamos por dos: GESBC-9G20 y Hawkboard. En cuanto a la primera opción, GESBC-9G20, los fabricantes no respondieron consultas, por tanto se descartó. Se optó entonces por la segunda opción, Hawkboard, puesto que respondieron a las consultas en tiempos razonables y se logró evacuar dudas desde el foro.

Luego de comprar dos Hawkboard, ambas resultaron defectuosas a nivel de hardware, después de varios meses de pruebas sin resultados y sin respuestas concretas por parte del proveedor y fabricante y con la intención de cumplir con los plazos del proyecto, se optó por utilizar una SBC (Beagleboard) que se consiguió en préstamo por medio del INCO. Ésta SBC cumplió con los requisitos mínimos, aunque en ese momento tenía un costo del doble de la Hawkboard, teniéndose que diseñar un módulo hardware adicional. Finalmente, la SBC seleccionada para trabajar fue la Beagleboard.

Las características generales de la BeagleBoard son: cuenta con un procesador OMAP 3530 de 720MHz con arquitectura ARM. Posee memoria NAND-flash de 256Mb y memoria ROM de igual tamaño. Tiene una ranura adicional para extender la memoria a través de una memoria SD. Entre otras cosas cuenta con un puerto USB OTG, un puerto USB host, un bloque de expansión de 28 pines (con señales a 1,8 Volts), puerto JTAG, conector RS232, etc.

4.3.2. VLT - Conversor de Voltajes

Este módulo no fue tenido en cuenta en la primera etapa del diseño de la arquitectura hardware, sino que surge como necesidad debido al cambio de SBC. Como consecuencia de lo anterior se vio la ventaja de incorporar una placa que permite la conexión entre

la SBC y el resto del hardware, el cual puede permanecer inalterado por más que no ocurra lo mismo con la SBC, ya que ésta puede cambiar de versión o dejar de fabricarse en un breve lapso de tiempo. El único elemento a cambiar sería entonces la placa VLT, que es más simple y barata de fabricar que las restantes partes. La placa de circuito impreso VLT consta básicamente de dos conectores, uno de ellos permite la conexión con la Beagleboard y el otro la conexión con el restante hardware el cual se encuentra integrado en un PCB llamdo SCUI. Ambos conectores no se encuentran directamente interconectados entre sí a través de pistas, pues para el caso particular de Beagleboard fue necesario incorporar conversores de tensión que permitieran el traslado del nivel de tensión desde 1,8 Volts que usa esta SBC, a las tensiones con las que operan los periféricos, ya sea 3,3 o 5 Volts. El último elemento, no menos importante, es un regulador de tensión LDO que permite generar 3,3 Volts a partir de la fuente de tensión de 5 Volts de la propia Beagleboard.

4.3.3. SCUI - Lector de tarjetas de contacto e Interfaz de Usuario

El módulo SCUI puede dividirse en dos partes, una de ellas es un lector de tarjetas de contacto basadas en la norma ISO7816, y la otra es una simple interfaz para el usuario. El lector de tarjetas de contacto (smart cards), está compuesto por un conversor full duplex a half duplex el cual se encuentra conectado a uno de los puertos UART de la SBC a través del módulo VLT, que se describió en el punto anterior. Este conversor permite la transmisión de datos directamente entre la tarjeta y la SBC, sin necesidad de intercalar un ASIC para el manejo de tarjetas del tipo ISO7816. Cuenta también con un oscilador para alimentar la entrada de reloj de las tarjetas. La entrada de control (OE) del oscilador operada desde la SBC permite poner la salida de reloj en tercer estado, cosa muy útil a la hora de cumplir con la secuencia de inicialización de las tarjetas descritas en el estándar. El lector permite operar con tarjetas clase A (alimentadas a 5 Volts) y clase B (alimentadas a 3,3 Volts) haciendo uso de un jumper que permite intercambiar la tensión de alimentación suministrada a la tarjeta. Se cuenta con un zócalo para insertar la tarjeta de contacto. Por otra parte, la intefaz de usuario está compuesta por tres leds (verde, amarillo y rojo), buzzer y un display LCD16x2 donde son desplegados los mensajes que indican al usuario la operación que se efectúa sobre su tarjeta mifare. El último elemento

a describir aquí es un conector receptáculo 5x2 (100mils) en el que se conecta el módulo lector/escritor RFID que opera con las tarjetas RFID mifare.

4.3.4. Lector/Escritor RFID

Este módulo es el encargado de la comunicación con las tarjetas RFID que cumplen con la norma ISO14443[iso]. Consta básicamente de 4 secciones entre las que se encuentran: el integrado CL RC632[pdf]; el filtro EMC, el circuito de adaptación de impedancia (matching); y el inductor de la antena. El ASIC CL RC632 permite, por un lado la comunicación digital con un microprocesador a través de su puerto de datos y por el otro lado la transmisión de datos hacia la antena que emitirá la señal RF para la comunicación con las tarjetas ISO14443. Lo que llamamos propiamente antena RF está conformada por el circuito de adaptación de impedancia (matching) y por el inductor, que propaga el campo magnético para lograr el acoplamiento necesario entre lector y tarjeta, de aquí la sigla PCD (Proximity Coupling Device).

Los principios básicos de funcionamiento de la antena se detallan en el anexo [*].

4.4. Funcionamiento de módulos

4.4.1. SBC

La SBC está formada por un microcontrolador y memoria suficiente para ejecutar un sistema operativo linux orientado a desarrollar sistemas embebidos. Sobre el sistema operativo se instalan los módulos y bibliotecas necesarias para hacer uso del hardware que contiene la SBC. En la aplicación se utilizará uno de sus puertos SPI para la comunicación con el lector/escritor de tarjetas RF, un puerto UART para la comunicación de datos con el lector de tarjetas de contacto y varias salidas GPIO para el control de la interfaz de usuario.

4.4.2. VLT - Conversor de Voltajes

El corazón de esta placa son los integrados TXB0108[pdf] que permiten la interconexión de dispositivos que operan en distintos niveles de tensión. Básicamente el

integrado está constituido por dos puertos, puerto A y puerto B cada uno de 8 bits. El puerto A opera con la tensión de 1,8 Volts que permite ser conectado a la Beagleboard, el puerto B opera con la tensión de 3,3 Volts cuando se encuentra conectado al IC CL RC632, y de 5 Volts para los restantes periféricos. Cada I/O de un puerto es sensible a los flancos de subida o bajada, trasladando estos cambios a la I/O correspondiente del puerto opuesto. Este integrado posee también una entrada de control para poner los puertos en estado de alta impedancia. Una ventaja es que no poseen entrada de control de dirección de flujo de datos, de modo que se ahorran pines de control que no se tienen disponibles en la Beagleboard. En la figura 4.7 se puede observar como están constituidas cada una de las entradas/salidas del integrado. Otra pieza que compone esta placa es el regulador de tensión LDO implementado a partir del integrado LM1117[pdf], éste se utiliza para convertir la entrada de tensión de 5 Volts en una salida de tensión de 3,3 Volts y así poder alimentar el periférico correspondiente.

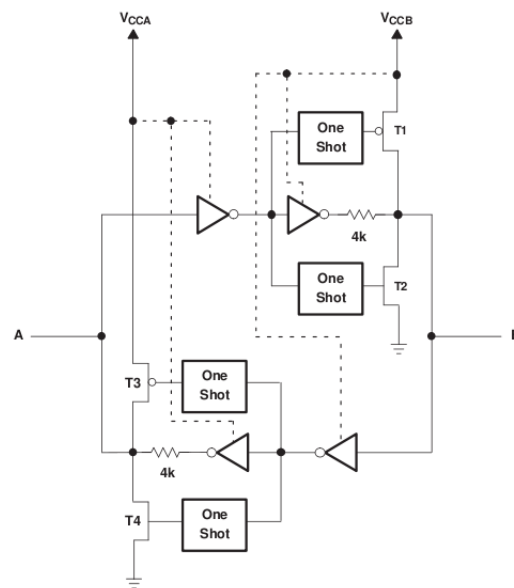


Figura 4.7: Arquitectura de una celda I/O del TXB0108

4.4.3. SCUI - Lector de tarjetas de contacto e Interfaz de Usuario

Lector de tarjetas de contacto ISO7816

Es un lector muy simple de implementar, su construcción se basa en un conversor full a half duplex construido a partir de un circuito transistorizado trabajando en zona de corte y saturación. Los transistores empleados son el NPN 2N3904[[pdf](#)] y el PNP 2N3906[[pdf](#)] los cuales fueron seleccionados en base a su rápida característica de conmutación que es del orden de algunas decenas de nanosegundos. Dada la característica del circuito, es posible recibir el eco de la transmisión de datos generados por la SBC. Un elemento fundamental que compone el circuito del lector es el oscilador de frecuencia 3,579545 Mhz, este valor no es antojadizo sino que permite generar la base de tiempo adecuada para la transmisión de datos entre la tarjeta y la SBC. Otras frecuencias de reloj fueron empleadas, como ser 4 Mhz y 5 Mhz, con resultados inciertos en la recepción de los datos, aún cuando sería posible usar estos valores según la referencia [Smart Cards Handbook] para los parámetros obtenidos desde el ATR de la tarjeta. El circuito cuenta también con protección de descarga ESDA6V1W5 [[pdf](#)] para los contactos de la smart card.

Interfaz de usuario

El elemento a destacar es un display LCD16x2 que basa su funcionamiento en el controlador Hitachi HD44780[[pdf](#)]. La transferencia de datos hacia el display se hace a través de un puerto con 4/8 bits de datos y 3 bits de control. Debido a que no se cuenta con la cantidad de pines disponibles en la Beagleboard para operar en el modo de 8 bits, se empleó en su lugar el modo 4 bits del display. El bit de control RS indica si el byte a enviar por el puerto de datos es una palabra de control o un caracter ASCII a ser almacenado en la memoria interna del display. El bit R/W por su parte indica si se efectuará una lectura o una escritura de la memoria interna del display. Por último en el bit E se indica mediante flanco de bajada que se ejecute la operación indicada con los anteriores dos bits de control, previo a este flanco las señales en el puerto de datos deben permanecer fijas. El display cuenta también con una entrada para calibrar el contraste del LCD, la calibración se realiza a partir de un divisor resistivo implementado con resistencias y un preset. El backlight del display es accionado desde uno de los pines de la SBC a partir de un circuito transistorizado que opera en zona de corte/saturación.

Los restantes elementos que componen la interfaz de usuario son leds y buzzer que son accionados directamente desde los pines del puerto de expansión de la SBC.

4.4.4. Lector/Escritor RFID

En el corazón del lector/escritor de tarjetas RFID, se encuentra el chip CL RC632 que forma parte de una familia de integrados empleados para la comunicación con tarjetas sin contacto, pertenecientes a la norma ISO14443 las cuales operan a la frecuencia 13,56 Mhz. El CL RC632 soporta todas las capas del esquema de comunicación que se establecen en la mencionada norma, incluyendo el algoritmo de seguridad (CRYPTO1) para autenticar las tarjetas Mifare Classic. En lo que sigue se describen algunas de las características principales del integrado.

Interfaz

Los comandos, bits de configuración y las banderas se acceden a través de la interfaz con un microprocesador. El puerto elegido para la comunicación desde la SBC es el SPI, aunque es posible la comunicación a través de su puerto paralelo.

Registros

La configuración del chip se lleva a cabo a partir de un mapa de registros de control que se encuentra dividido en 8 páginas con 8 registros cada una. La manera de alcanzar estos registros es mediante el intercambio de página, mecanismo que puede ser deshabilitado mediante escritura de un “1” en el bit 7 del registro 0 en la página 0, logrando direccionamiento plano. La función de cada uno de sus registros puede ser observada en la hoja de datos del integrado [RC632.pdf].

Memoria EEPROM

La memoria está dividida en 32 bloques con 16 bytes cada bloque. El contenido de memoria EEPROM en los bloques 1 y 2 (dirección 10hex a 2Fhex) se utilizan para configurar los registros del CL RC632 durante la fase de inicialización, de forma automática. La configuración por defecto soporta la comunicación MIFARE ISO 14443 A, aunque los usuarios pueden especificar la inicialización para I-Code1, ISO 15693 o ISO 14443 B, mediante los bloques de memoria 3 al 7. Se reservan 384 bytes para almacenar las claves CRYPTO1 que son usadas para la autenticación con las tarjetas. El

formato de una de estas claves puede verse en [RC632.pdf] y tiene una longitud de 12 bytes, por tanto es posible almacenar en memoria las 32 claves que posee una tarjeta.

Buffer FIFO

El integrado contiene un buffer FIFO de 64 bytes para flujo de datos con un microprocesador. La entrada y salida del buffer de datos está conectado con el registro FIFOData. Escribir en este registro almacena un byte en el buffer e incrementa el puntero de escritura del buffer. La lectura de este registro muestra el contenido del buffer e incrementa el puntero de lectura. La distancia entre el puntero de escritura y lectura se puede obtener mediante la lectura del registro FIFOLength, indicando así la cantidad de bytes que se llevan almacenados. Es posible observar y controlar el estado del buffer mediante varios registros, para evitar que se produzcan errores de comunicación con el microprocesador.

Interrupciones

El CL RC632 indica ciertos eventos estableciendo el bit IRQ en el registro Primary-Status, y además, por la activación del pin IRQ. La señal en el pin IRQ se puede utilizar para interrumpir un microprocesador. Las posibles fuentes de interrupción son:

- Timer, a través de su bandera TimerIRq
- Transmisor, coprocesador CRC y memoria E2PROM, a través de su bandera TxIRq
- Receptor, a través de su bandera RxIRq
- Registro de comando, a través de su bandera IdleIRq
- Buffer FIFO, a través de sus banderas HiAlertIRq y LoAlertIRq

El CL RC632 informa al microprocesador sobre el origen de una interrupción mediante el establecimiento del bit adecuado en el registro InterruptRq. La relevancia de cada bit de petición de interrupción como fuente de una interrupción puede ser enmascarada con el bit de habilitación de interrupciones en el registro InterruptEn. Si alguna bandera de solicitud de interrupción se establece en 1 (una solicitud de interrupción está pendiente) y la correspondiente bandera de habilitación de interrupción está en "1", la bandera de estado IRQ en el registro PrimaryStatus se establece en 1. Por otra parte

diferentes fuentes de interrupción pueden estar activas al mismo tiempo. Por lo tanto, se hace un OR con todos los bits de solicitud de interrupción, el resultado se envía a la bandera IRq y se conecta al pin IRQ. Los bits de petición de interrupciones están seteados de forma automática por las máquinas de estado internas del CL RC632. Adicionalmente, el microprocesador tiene acceso para setearlos o borrarlos. Una implementación especial de los registros InterruptRQ y InterruptEn permiten el cambio de un único bit de estado sin tocar el resto.

Configuración del Pin IRQ: El nivel lógico de la bandera de estado IRq es visible por el pin IRQ. Además, la señal en el pin puede ser controlada por los siguientes bits del registro IRQPinConfig

- **IRQInv:** Si este bit es 0, la señal en el pin IRQ es igual al nivel lógico del bit IRq. Si es 1, la señal en el pin IRQ está invertida con respecto al bit IRq.
- **IRQPushPull:** Si este bit es 1, el pin IRQ tiene características de una salida estándar CMOS, de otra manera la salida es open drain y un resistor externo es necesario para alcanzar un nivel alto en este pin.

Para poder hacer uso de lo descrito anteriormente se previó y reservó una entrada en el conector de expansión de la Beagleboard (ver esquemáticos), sin embargo el software empleado no hace uso del mecanismo de interrupciones sino que opera mediante polling.

Transmisor, pines Tx1 y Tx2

La señal en Tx1 y Tx2 es la portadora, centrada en 13,56 Mhz, modulada ASK 100 % con los datos a transmitir. Estos pines son conectados directamente a la antena para propagar la señal RF hacia las tarjetas RFID. La distancia de operación alcanzada es de hasta 10cm de longitud, dependiendo de la geometría de la antena, así como también adaptación de impedancia lograda, entre otros [App Notes]. Algunos registros del integrado permiten la configuración del transmisor, posibilitando entre otras cosas apagar la señal portadora en caso de ser necesario.

Conjunto de comandos

El CL RC632 opera como una máquina de estado capaz de interpretar y ejecutar un conjunto de comandos pre establecidos. La ejecución de uno de ellos es posible escribiendo su código correspondiente en el “Registro de Comandos”, si fuera necesario

el pasaje de parámetros, éstos se colocarán en el buffer FIFO mencionado antes. Una lista detallada de comandos junto con los parámetros necesarios es mostrada en la hoja de datos, entre ellos podemos destacar los siguientes: Authent, Transceive , LoadKey.

Antena RF

En lo que sigue se describen algunas de las partes que integran la antena RF que se conecta directamente a los pines Tx1 y Tx2 del integrado descrito antes.

Filtro EMC

La frecuencia de la portadora de la señal transmitida se centra en 13,56 Mhz, sin embargo se generan también armónicos de mayor frecuencia. Para cumplir con la regulación internacional EMC es que se agrega este filtro pasa bajos, cuya frecuencia de corte debe ubicarse en 14,4 Mhz, o sea 13,56 Mhz más 847,5 Khz para permitir el ancho de banda necesario que logre el baud rate requerido en la transmisión de los bits. En síntesis el filtro ayuda a mejorar la relación señal a ruido para la señal recibida y decrementa el sobretiro en los pulsos transmitidos mejorando la calidad de la señal transmitida. Los valores propuestos para los componentes de este filtro se encuentran en las notas de aplicación [app notes.pdf]

Matching

Por su parte el circuito de adaptación de impedancia permite que la antena resuene a la frecuencia deseada, en este caso 13,56 Mhz. Los valores de los elementos que conforman este circuito deben ser estimados y sintonizados a partir del diseño del inductor de la antena. El factor de calidad total de la antena debe ser tenido en cuenta para cumplir con los requerimientos establecidos en la norma ISO14443. El mecanismo para el cálculo de los elementos que forman este circuito se detallan en las notas de aplicación [app notes.pdf].

Inductor

El inductor de la antena es quien propaga el campo magnético para la transmisión de datos hacia las tarjetas. El diseño de la antena comienza a partir de este elemento. El cálculo detallado del valor del inductor se encuentra en las notas de aplicación [microchip.pdf], aunque su costo y tiempo en la práctica son considerables; una estimación

del valor de la inductancia puede verse en el [anexo], en el que se deben tener en cuenta los siguientes elementos: geometría de la antena, ancho y espesor del conductor del PCB, longitud de una espira, número de vueltas, etc.

Receptor

El circuito receptor de la antena se encuentra bien detallado en las notas de aplicación [app notes.pdf] y no fue necesario efectuar ningún cambio para lograr buenos resultados en este diseño particular.

Capítulo 5

Documentos y esquemáticos del hardware

5.1. Herramientas de diseño

Las herramientas CAD utilizadas para el diseño del hardware son Kicad[ref] y gEDA[ref], ambas son de uso libre y open source. Para el caso del lector/escritor RFID se empleó la aplicación gEDA, ya que permite generar pistas con forma de arco de circunferencia, elemento necesario para formar el inductor de la antena. El resto del hardware se diseñó en Kicad, dado que tiene una interfaz gráfica más amigable que gEDA lo que la hace más sencilla de usar. Ambas aplicaciones tienen la ventaja de permitir agregar y editar componentes o módulos diseñados por el mismo usuario y permiten generar archivos en formato gerber necesarios para enviar al fabricante de circuitos impresos.

5.2. Esquemáticos y componentes

En lo que sigue se muestran una serie de cuadros y esquemáticos para lograr un mayor detalle del diseño de las distintas partes que conforman el hardware del prototipo RF^2 . En el cuadro 5.1 se observa la distribución de pines asociada con el conector que une la SBC (Beagleboard), con el conversor de niveles de tensión, VLT. Por su parte el cuadro 5.2 muestra el orden de los pines en el conector que interconecta la placa de circuito impreso, VLT, con la placa de circuito impreso, SCUI, que contiene el resto del

hardware.

Función	Nombre	Nº de pin	Nº de pin	Nombre	Función
Fuente 1,8 Volts	1V8	1	2	5V	Fuente 5 Volts
Led Verde	GPIO	3	4	GPIO	RST_SC
Led Rojo	GPIO	5	6	UART_TX	UART_TX
XOE	GPIO	7	8	UART_RX	UART_RX
D7	GPIO	9	10	GPIO	Led Amarillo
SPI_CS	SPI_CS	11	12	GPIO	Buzzer
D5	GPIO	13	14	GPIO	BacK Light
E	GPIO	15	16	GPIO	D6
SPI_SOMI	SPI_SOMI	17	18	GPIO	D4
SPI_SIMO	SPI_SIMO	19	20	GPIO	RW
SPI_CLK	SPI_CLK	21	22	GPIO	RS
IRQ_RF	GPIO	23	24	GPIO	RST_RF
OE	REGEN	25	26	nRESET	N.C.
Referencia 0 Volts	GND	27	28	GND	Referencia 0 Volts

Cuadro 5.1: Conector 14x2 Beagleboard – VLT

Función	Nombre	Nº de pin	Nº de pin	Nombre	Función
Referencia 0 Volts	GND	1	2	N/C	RFU
Fuente 3,3 Volts	3V3	3	4	RST_RF	Reset RC632
RFU	N/C	5	6	SPI_SOMI	SPI para RC632
RFU	N/C	7	8	SPI_CLK	Reloj SPI
RFU	N/C	9	10	SPI_SIMO	SPI para RC632
RFU	N/C	11	12	SPI_CS	Chip Select RC632
Control LCD16x2	RS	13	14	IRQ_RF	Interrup RC632
Control LCD16x2	RW	15	16	BLK	BacK Light
Control LCD16x2	E	17	18	XOE	Reset oscilador
Dato LCD16x2	D4	19	20	BUZZ	Buzzer

Dato LCD16x2	D5	21	22	N/C	RFU
Dato LCD16x2	D6	23	24	N/C	RFU
Dato LCD16x2	D7	25	26	N/C	RFU
RFU	N/C	27	28	UART_RX	Smart card
Fuente 5 Volts	5V	29	30	UART_TX	Smart card
Referencia 0 Volts	GND	31	32	RST_SC	Reset Smart card
Led Rojo	LED_R	33	34	N/C	RFU
Led Amarillo	LED_A	35	36	N/C	RFU
Led Verde	LED_V	37	38	N/C	RFU
RFU	N/C	39	40	N/C	RFU

Cuadro 5.2: Conector 20x2 VLT - SCUI

5.2.1. SBC

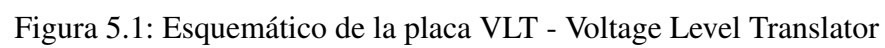
Componente	Descripción
SBC	Beagleboard RevC4
Memoria SD	4GB SDHC Class 6 SD Card
Cable serial DB9 nulo	DB9F Null Modem (RS-232) (6-ft)
Cable conversor usb–serial	USB to DB9M RS-232 (PL-2302)
Cable USB	USB Mini-A to USB A Female, OTG
Cable USB	USB Mini-B Male to USB A Male
Fuente	5VDC/2,5A

Cuadro 5.3: SBC y lista de accesorios

5.2.2. VLT - Conversor de Voltajes

Componente	Descripción	Footprint	Valor
C1	Polarized Capacitor (Tantal)	6032[2312]	10uF, 25V
C2	Polarized Capacitor (Tantal)	6032[2312]	100uF, 6V3
U4	Regulador LM1117-3.3	SOT-223	3.3V, 800mA
U1, U2, U3	Voltage Level Translator	TSSOP20	-
P1	RECEPTACLE, 28WAY, 2ROW	SMD Pitch 2,54	28 pines
P2	RECEPTACLE, 40WAY, 2ROW	SMD Pitch 2,54	40 pines
P1b	HEADER, 28WAY, 2ROW	T H Pitch 2,54	28 pines
P2b	HEADER, 40WAY, 2ROW	T H Pitch 2,54	40 pines

Cuadro 5.4: Lista de componentes de la placa de circuito impreso VLT



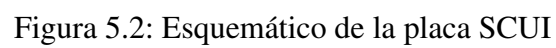
5.2.3. SCUI - Lector de tarjetas de contacto e Interfaz de Usuario

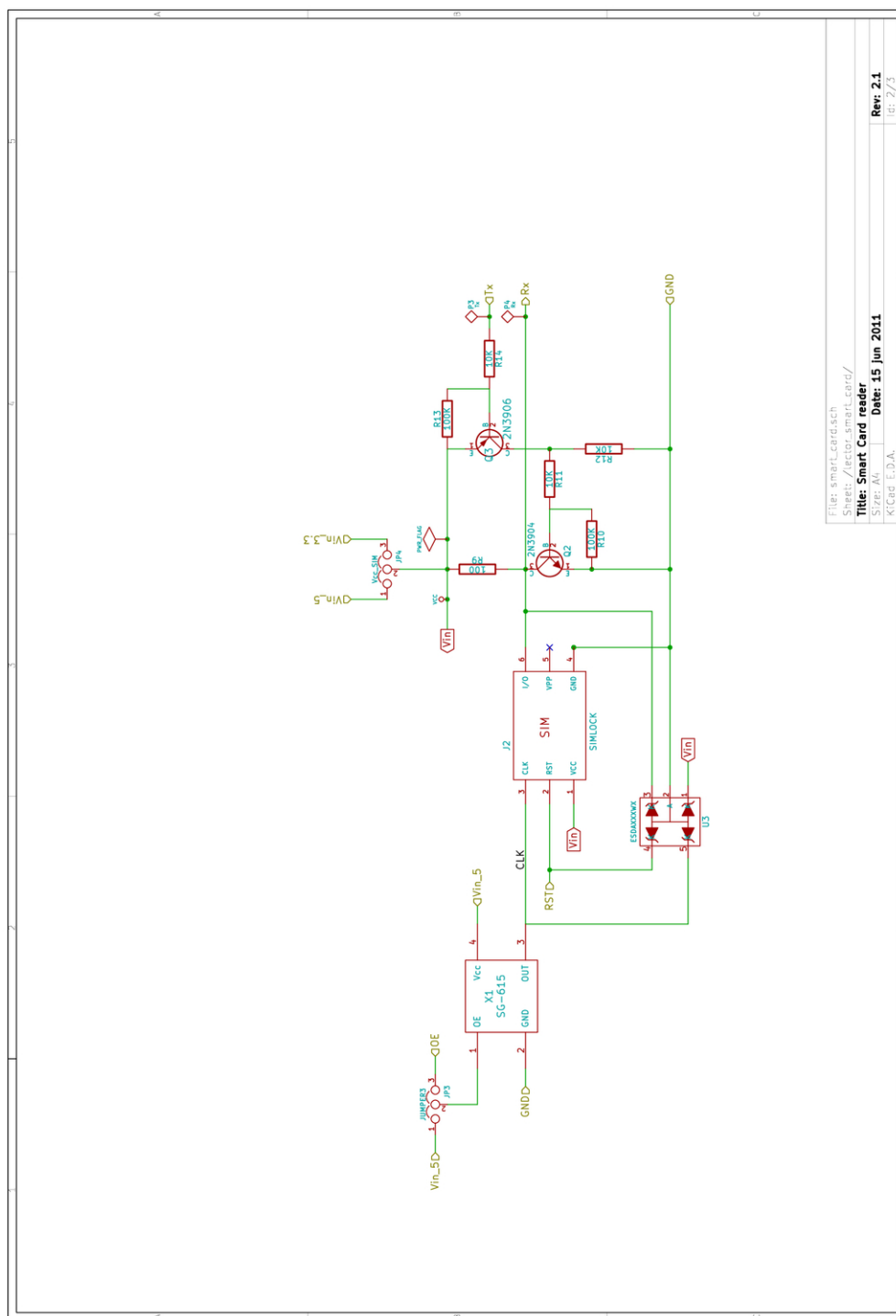
Componente	Descripción	Footprint	Valor
R9	Resistor 100W 1/4W 1 %	3216[1206]	100W 1/4W 1 %
R10, R13	Resistor 100KW 1/4W 5 %	3216[1206]	100KW 1/4W 5 %
R11, R12, R14	Resistor 10KW 1/4W 5 %	3216[1206]	10KW 1/4W 5 %
Q2	TRANSISTOR, NPN, 300MHZ	SOT23	MMBT3904
Q3	TRANSISTOR, PNP, 250MHZ	SOT23	MMBT3906
J2	SIM socket (6 contacts)	SMD	-
JP3, JP4	HEADER, 1ROW, 3WAY	T H Pitch 2,54	3 pines
X1	Oscillator 3.579545MHz	SMD	3.579545 Mhz
ESD1	Anti ESD	SOT323	6V / 150W

Cuadro 5.5: Lista de componentes del lector de tarjetas de contacto, SC

Componente	Descripción	Footprint	Valor
R1	Resistor 4K7 1/10W 1 %	1608[0603]	4,7KW 1/10W 1 %
R2, R8	Resistor 3R3 1/10W 1 %	1608[0603]	3,3W 1/10W 1 %
R3, R4, R5	Resistor 680R 1/10W 1 %	1609[0603]	680W 1/10W 1 %
R6, R7	Resistor 10K 1/10W 1 %	1608[0603]	10KW 1/10W 1 %
RV1	Preset 15K 1/10W 25 %	SMD	15KW 1/10W 25 %
Q1	TRANSISTOR, NPN, 300MHZ	SOT23	MMBT3904
S1	LCD MODULE 16X2 CHARACTER	Pitch 2,54	-
CONN1	HEADER FEMALE 16POS.1”TIN	Through Hole	16 pines
CONN2	HEADER, 1ROW, 16WAY	T H Pitch 2,54	16 pines
LED1	Led green 5mm	Through Hole	1,9V, 2mA
LED2	Led red 5mm	Through Hole	1,9V, 2mA
LED3	Led yellow 5mm	Through Hole	2,4V, 2mA
BUZZ1	Buzzer	Through Hole	3 20Vdc, 3 16mA

Cuadro 5.6: Lista de componentes para la interfaz de usuario,
LCD





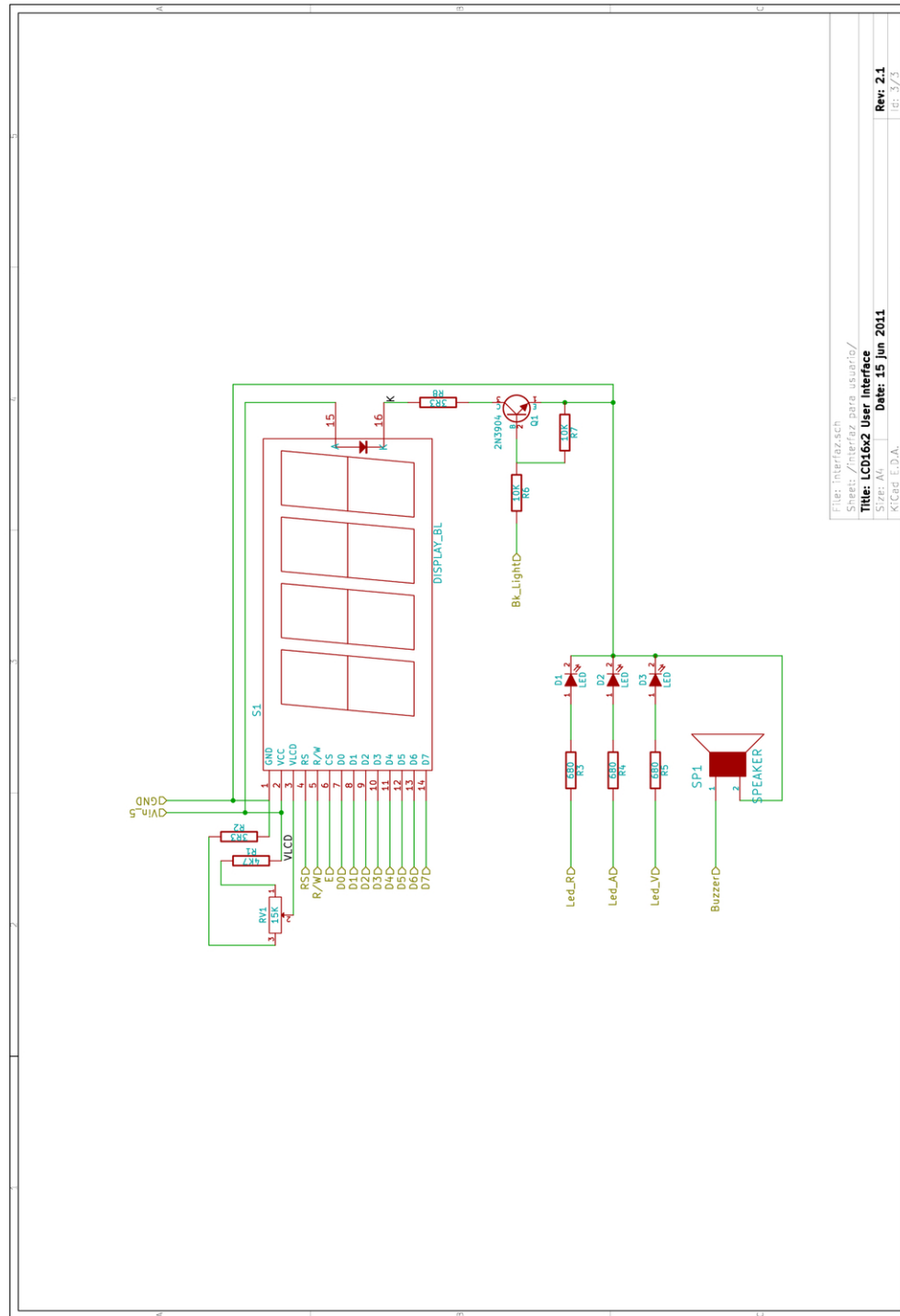


Figura 5.4: Esquemático de la interfaz de usuario, incluido en la placa SCUI

5.2.4. Lector/Escritor RFID

Componente	Descripción	Footprint	Valor
C1, C2	Capacitor	1608[0603]	10pF, Ceramic NPO, 2 %
C3, C4	Capacitor	1609[0603]	100pF, Ceramic NPO, 2 %
C5, C6, C7, C8	Capacitor	1608[0603]	NC
R1, R2	Resistor	1608[0603]	0W, 1/10W, 1 %

Cuadro 5.7: Lista de componentes de la antena RF, Inductor
+ Adaptación de impedancia

Componente	Descripción	Footprint	Valor
C10	Capacitor	1610[0603]	10pF, Ceramic NPO, 2 %
C1, C2	Capacitor	1608[0603]	15pF, Ceramic NPO, 5 %
C12, C13	Capacitor	1608[0603]	56pF, Ceramic NPO, 2 %
C14, C15	Capacitor	1608[0603]	68pF, Ceramic NPO, 1 %
C9	Capacitor	1609[0603]	100pF, Ceramic NPO, 2 %
C16	Capacitor	1608[0603]	1nF, Ceramic NPO, 10 %
C4, C5, C7, C8, C11, C17	Capacitor	1608[0603]	100nF, Ceramic X7R, 10 %
C3, C6, C18	Capacitor	1608[0603]	10uF, Ceramic X5R, 20 %
L1, L2, L3, L6	Inductor	2012[0805]	22nH, 700mA, 5 %
L4, L5	Inductor	3225[1210]	1uH, 400mA, 5 %
R3	Resistor	1608[0603]	50W, 1/10W 1 %
R2	Resistor	1608[0603]	820W, 1/10W 5 %
R1	Resistor	1608[0603]	2,2KW, 1/5W 1 %
U1	Reader ISO14443	SO32	CL RC632
U2	Crystal Oscil- lator, HC49 US SMD	49USMXL	13.56MHz, 10pF

U3	Operational Amplifier (up to 7.5V)	SOT23-5	OPA354
CONN1, CONN2	U.FL-R Connector	U.FL-R-SMT	-
J1	HEADER, 10WAY, 2ROW	T H Pitch 2,54	10 pines
J1b	RECEPTACLE, 10WAY, 2ROW	SMD Pitch 2,54	10 pines

Cuadro 5.8: Lista de componentes del lector/escritor RFID, sin la antena RF

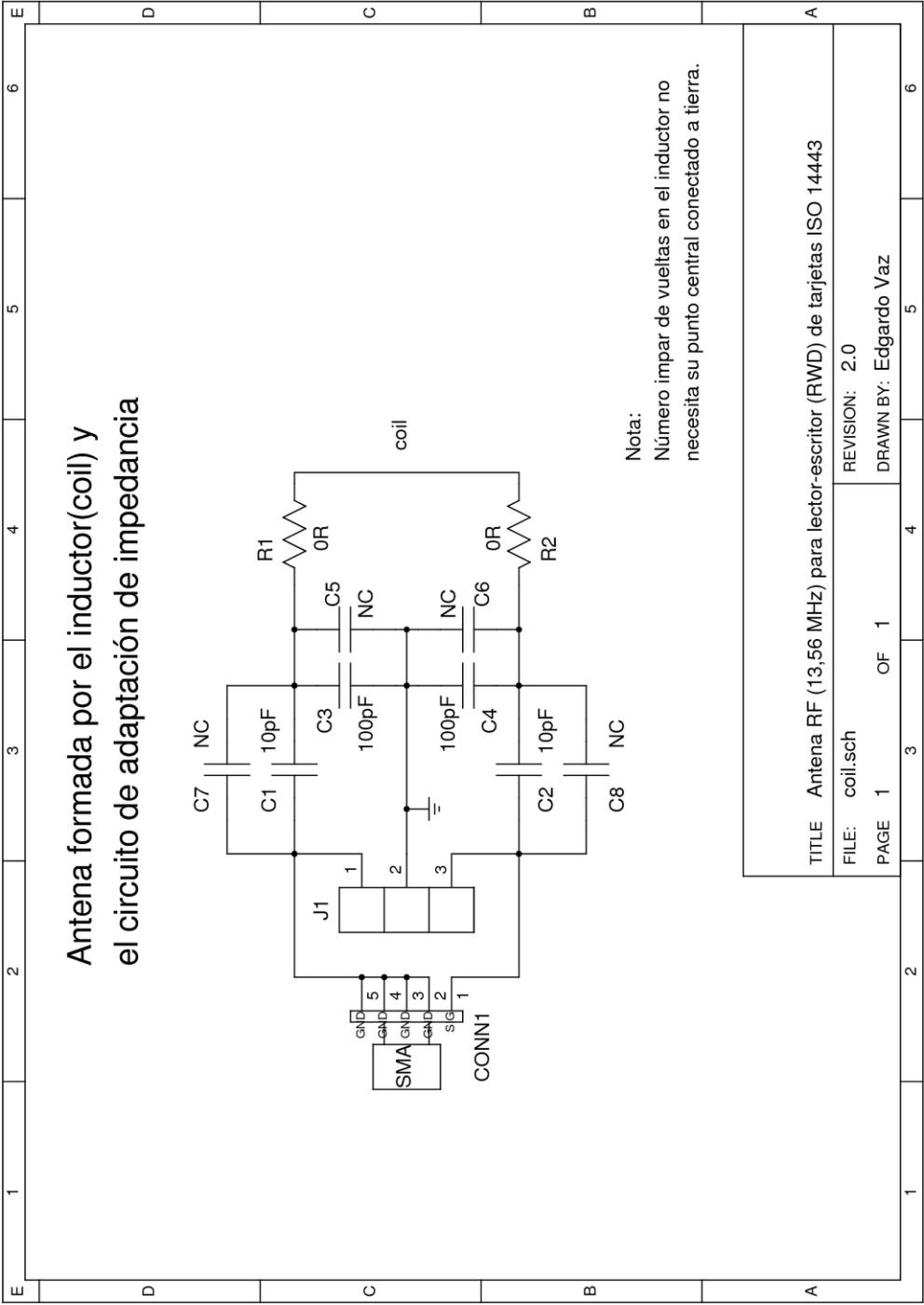


Figura 5.6: Esquemático de la antena RFID, Inductor + Adaptación de impedancia

Capítulo 6

Software

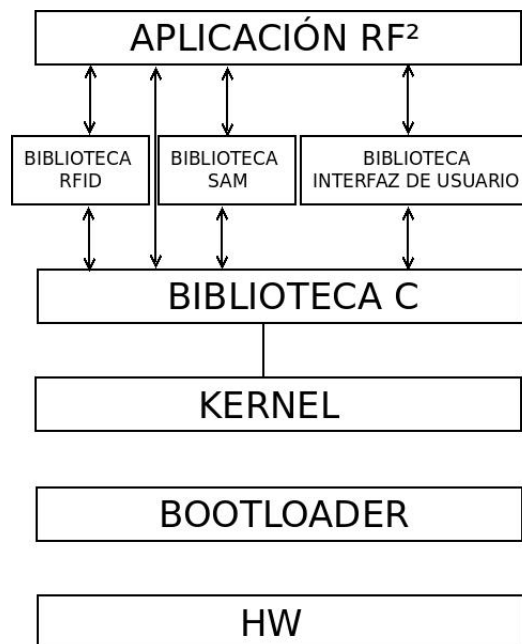
6.1. Introducción

Se debe destacar que todo el desarrollo de software se basa exclusivamente en herramientas de software libre. La distribución Linux elegida para el sistema embebido se llama Angström. Ésta distribución es muy usada en aplicaciones que usan una Beagleboard y cuenta con una gran cantidad de bibliotecas implementadas en lenguaje C, que permiten una gran escalabilidad a la hora de incorporar nuevos periféricos en la aplicación.

6.2. Arquitectura de Software

6.2.1. Descripción

Un sistema linux en general se compone de diferentes partes que interactúan entre sí, formando capas ordenadas con distintos grados de abstracción respecto al hardware. Esto lo podemos apreciar en la (FIGURA) donde se muestra a grandes rasgos el sistema implementado.

Figura 6.1: Sistema RF^2

El bootloader es la parte del sistema más primitiva y su función es la de cargar el kernel en memoria RAM para su ejecución. En general el bootloader se divide en dos etapas, la primera etapa del bootloader se encarga de buscar la segunda etapa del bootloader en particiones activas para luego cargarlo en RAM y ejecutarlo. La segunda etapa del bootloader se encarga de cargar una imagen comprimida del kernel en RAM y ejecutarlo. En este momento se descomprime el kernel y se cede el control al kernel. El kernel se encarga a grandes rasgos de habilitar interrupciones, configurar la memoria y montar un sistema de archivos primitivo que permite a su vez cargar los módulos necesarios para la interfaz con periféricos. Luego se monta el verdadero sistema de archivos (fileSystem). En este nuevo sistema de archivos es donde se instalarán diferentes programas y bibliotecas para una correcta ejecución de nuestra aplicación. En funcionamiento toda la comunicación con periféricos se realiza a través del kernel que es la parte más cercana al hardware. Cada vez que se ejecuta una aplicación, ésta hace uso de las bibliotecas para poder comunicarse con el kernel, y éste se encarga de la comunicación con los periféricos. Las bibliotecas pueden ser nativas como es el caso de la biblioteca de lenguaje C o desarrolladas para que nuestra aplicación funcione correctamente.

6.2.2. Sistema Operativo

La Beagleboard al arrancar tiene la posibilidad de buscar el bootloader en NAND o en dispositivos extraíbles tales como memorias USB o memorias SD, lo mismo sucede con el kernel. Para nuestro sistema, elegimos un arranque a través de una memoria SD ya que es más fácil de manipular.

En la siguiente FIGURA se puede ver como queda compuesta la SD.

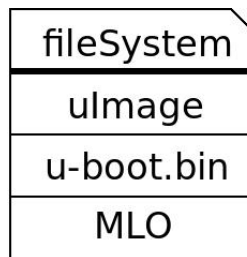


Figura 6.2: Memoria SD

En la FIGURA se pueden distinguir dos particiones, una en formato FAT32 y otra en formato ext3. La partición con FAT32 es la partición de arranque en donde se encuentra el bootloader (MLO, u-boot.bin) y el kernel (uImage). La partición con ext3 es la partición donde se encuentra el sistema de archivos (fileSystem).

El MLO es el equivalente bootloader de la primera etapa; en general ya viene precargado en la memoria NAND de la Beagleboard. Es posible generarlo o incluso bajar una versión ya compilada desde la web de Angström. Como característica principal tiene la capacidad de buscar el u-boot.bin en dispositivos extraíbles como memorias SD o USB.

El u-boot.bin es el equivalente al de la segunda etapa. Al igual que el MLO, es posible generarlo o incluso bajarlo de la web de Angström. En nuestro sistema fue necesario generarlo ya que configura el bloque de expansión de la Beagleboard.

El uImage es el kernel del sistema. Fue necesario generarlo ya que se debieron modificar sus fuentes para que queden habilitadas las interfaces de comunicación con los dispositivos periféricos.

El fileSystem es el correspondiente a una distribución linux llamada Angström. Se pueden llegar a precargar distintos programas y bibliotecas dependiendo de la forma en que lo generemos. Angström es una distribución linux diseñada específicamente para

sistemas embebidos en microprocesadores como el nuestro. Esto lo hace más eficiente que otros sistemas operativos. La elección de esta distribución se debió a que es de los más recomendados y utilizados en la documentación y foros de Beagleboard.

6.2.3. Bibliotecas

6.3. Herramientas utilizadas en el desarrollo del sistema

6.3.1. Introducción

Para el desarrollo de sistemas, existe una gran variedad de herramientas útiles, algunas de software libre y otras privativas. El hecho de tener tantas opciones disponibles dificulta la elección de las herramientas.

Para la elección de las herramientas se tomó como primer criterio de decisión el hecho de que sean libres así como las experiencias de otras personas que ya han transitado caminos comunes, consultando y participando en foros activos.

A continuación se detallan las herramientas utilizadas para el desarrollo del sistema. Primero se da una descripción de las herramientas elegidas y luego EN se comentan otras que se probaron con igual o peor resultado que las herramientas elegidas en última instancia.

6.3.2. Generación de MLO, u-boot.bin y uImage

No fue necesario generar el MLO debido a su simpleza, puesto que el binario pre-compilado realiza bien su función.

El u-boot.bin y el uImage fueron generados con la herramienta de desarrollo y compilación OpenEmbedded-Bitbake que es una fusión de dos herramientas: OpenEmbedded (herramienta para construcción y mantenimiento de distribuciones) y Bitbake (herramienta de compilación similar al Make que automatiza la construcción de ejecutables entre otros). OpenEmbedded utiliza Bitbake para su objetivo. Es una herramienta muy potente y difícil de aprender al principio. Luego de entendido su principio de funcionamiento se hace muy simple su uso, para lo que es necesario tener acceso a una buena conexión a internet. Con esta herramienta también se pueden generar el MLO y

el filesystem, aunque se prefirió utilizar otras herramientas por sobre ésta. Su instalación, configuración, estructura y uso se pueden ver en el ANEXO.

6.3.3. Generación de FS

Para la generación del fileSystem de Angström, se utilizó la herramienta web Narcissus. Esta herramienta permite seleccionar entre diferentes dispositivos entre los cuales está Beagleboard, los programas que se quieran instalar, el formato de la imagen seleccionada e incluso se puede generar un kit de desarrollo (SDK) para el host. Debido a la facilidad de uso y a los buenos resultados obtenidos, se decidió utilizar esta opción por sobre la del filesystem generado por la herramienta OpenEmbedded-Bitbake.

6.3.4. Croscopilación

Para la croscopilación se utilizó el SDK generado por Narcissus y la herramienta Make para generar los archivos necesarios. La instalación del SDK se encuentra en el ANEXO.

6.3.5. Depuración de código

Para la depuración, se utilizó la herramienta GDB del proyecto GNU. Al momento de compilar, es necesario agregar la opción -g para que la aplicación pueda ser depurada. Esta opción agrega información en el código de la aplicación. La interfaz del GDB es por consola, aunque existen algunos programas que utilizan GDB y además ofrecen una interfaz gráfica (DDD[referencia]). Algunos de los comandos útiles y sus usos más comunes son:

breakpoint: para colocar un breakpoint. En general se lo llama seguido del nombre de una función de la aplicación.

print: seguido del nombre de una variable, muestra el contenido de la variable durante el proceso de depuración. Si la variable es local a alguna función, el valor de la variable se pierde al salir de la función.

next: o “n”, sirve para ir línea a línea en modalidad step-over (sin entrar a las funciones).

step: o “s”, sirve para ir línea a línea en modalidad step-into (entrando a las funciones).

backtrace: o “bt”, despliega el stack de llamadas a funciones, sirve para saber por donde se pasó y donde estamos.

Sin olvidarnos del hecho de que la aplicación RF^2 está diseñada para una arquitectura distinta a la del PC de desarrollo, para el depurado de la aplicación existen dos alternativas.

La primera es lo que se podría llamar depuración local, esto es, instalar GDB en la Beagleboard y depurar la aplicación en ésta. Para saber lo que sucede es necesario acceder de forma remota a ésta desde el PC de desarrollo.

La segunda opción es la depuración remota. La depuración remota consiste en realizar la depuración de la aplicación desde el PC de desarrollo. Para esto, es necesario instalar GDBServer en la Beagleboard y tener instalado el GDB específico de la Beagleboard en el PC de desarrollo. Luego se establece una conexión que puede ser serial o ethernet entre la Beagleboard y el PC de desarrollo. Por más detalles sobre la configuración referirse al anexo.

La primera opción no es posible para sistemas embebidos chicos en los cuales no se puede instalar GDB, aunque éste no es el caso de la Beagleboard. Se tienen más y mejores herramientas en el PC de desarrollo, por ejemplo programas con interfaz gráfica que ayudan a entender mejor lo que está pasando. Por algunas de estas razones, se prefiere el uso de la depuración remota.

Se utilizaron indistintamente tanto la primera opción como la segunda.

6.3.6. Bibliotecas

6.4. Desarrollo

6.4.1. MLO

6.4.2. Multiplexado de pines

El microprocesador OMAP3530 tiene muchos pines con distintas interfaces, pero no todas las señales son acccesibles desde la BeagleBoard. Para poder acceder a las señales del microprocesador existe en la BeagleBoard un bloque de expansión de 28 pines. (dicho arriba)

Por defecto en el bloque de expansión no se encuentran las señales que se quieren. Esto lleva a que se tenga que modificar el estado inicial de los pines. Existen dos formas de modificar los pines de modo de tener las señales que se precisan. Una de ellas es modificar el u-boot.bin, la otra es modificar el uImage (kernel). Cualquiera de estas modificaciones implica una compilación de los fuentes asociados al archivo en cuestión.

Para la modificación de las señales disponibles en el bloque de expansión se decidió modificar el u-boot ya que la modificación por u-boot es más intuitiva y por experiencia se sabe que lo que más se actualiza y/o modifica es el kernel.

6.4.3. u-boot

Como se mencionó anteriormente en el u-boot se realiza la configuración de los pines del bloque de expansión de la Beagleboard. “hacer referencia a tabla en algún lado” Cada pin del bloque de expansión tiene varias funcionalidades asociadas, y la configuración de una funcionalidad depende de un multiplexado modificable a nivel de software. Esto es, dependiendo del “modo de pin” elegido, la señal que se obtiene en el pin. Para que los cambios hechos en el u-boot tengan el efecto esperado al arrancar el sistema, es necesario que en la configuración del kernel esté la opción `CONFIG_OMAP_MUX=no`, ya que deshabilita posibles cambios en la configuración de los pines durante la carga del kernel. Esta opción no está activada por defecto en ninguna versión actual del kernel.

Antes de modificar el estado de los pines del bloque de expansión es necesario obtener los fuentes del u-boot.

Nota: Puede que cuando se realiza la instalación de OpenEmbedded-Bitbake (anexo), se genere un directorio relacionado con u-boot en `/stuff/build/tmp/work/beagleboard-angstrom-linux-gnueabi/`, si esto es así, no es necesario volver a obtener los fuentes.

Se configura el bitbake para poder utilizarlo:

```
$ export BBPATH=/stuff/build:/stuff/openembedded
$ export PATH=/stuff/bitbake/bin:$PATH
```

Se obtienen los fuentes:

```
$ cd /stuff/build
$ bitbake -f -c clean -b ../openembedded/recipes/u-boot/u-boot_git.bb
$ bitbake -f -c compile -b ../openembedded/recipes/u-boot/u-boot_git.bb
```

Los fuentes se encuentran en

`/stuff/build/tmp/work/beagleboard-angstrom-linux-gnueabi/u-boot.../git/`.

En los fuentes del u-boot dentro de `board/ti/beagle/` se encuentra el archivo `beagle.h` que es donde se establece la configuración de los pines del bloque de expansión de la Beagleboard.

Si se abre este archivo se ven líneas del estilo:

```
MUX_VAL(CP(MCBSP3_DX), (IEN | PTD | DIS | M4)) /*GPIO_140*/\
```

`MUX_VAL` indica que se va a modificar el valor de multiplexado de lo que está entre paréntesis.

`CP(MCBSP3_DX)` es el `Control_PadConf`, esto es el registro del microprocesador asociado con el pin a modificar.

`(IEN | PTD | DIS | M4)` esta es la configuración del pin en cuestión:

La opción `IEN` (input enable) hace que el pin sea bidireccional.

La opción `PTD` y `PTU`, indica si el pin tiene un pull down o pull up respectivamente.

La opción `DIS` y `EN`, indica si se deshabilitan o no las opciones `PTD` y `PTU`.

La opción M4 es el modo seleccionado para del pin. Para la Beagleboard existen 4 modos: M1, M2, M3 y M4.

GPIO_140 es el nombre de la señal (solo es un comentario).

El Control_PadConf es un registro de 32bits el cual controla el estado de dos pines, esto es, la parte baja del registro controla un pin y la parte alta controla otro.

Analizando el “manual de referencia BeagleBoard del usuario” (“Expansion connector signals” – tabla 20), “manual técnico de referencia OMAP35x” (“SCM functional description” – capítulo 7.4) y agregando las opciones que interesan para los pines, se obtuvo la siguiente tabla:

Al modificar el archivo beagle.h hay que tener mucho cuidado ya que al sustituir los valores no se deben repetir pines ni registros, no deben haber incoherencias, un registro por cada pin y un pin por cada registro. Dentro del archivo hay un macro definido MUX_BEAGLE_C(), donde se deben realizar las modificaciones ya que el modelo utilizado de Beagleboard es el C4 y éste macro es el utilizado para dicho modelo. En una primera instancia se sustituyeron los valores de la TABLA buscando los equivalentes del PadConf en el beagle.h.

```
\#define MUX_BEAGLE_C() \
MUX_VAL(CP(MCBSP3_DX), (IEN | PTD | DIS | M4)) /*GPIO_140*/\
MUX_VAL(CP(MCBSP3_DR), (IEN | PTD | DIS | M4)) /*GPIO_142*/\
MUX_VAL(CP(MCBSP3_CLKX), (IEN | PTD | DIS | M4)) /*GPIO_141*/\
MUX_VAL(CP(MCBSP3_FSX), (IEN | PTD | DIS | M1)) /*UART2_RX*/\
MUX_VAL(CP(UART2_TX), (IDIS | PTD | DIS | M0)) /*UART2_TX*/\
MUX_VAL(CP(MMC2_DAT7), (IEN | PTD | EN | M4)) /*GPIO_139*/\
MUX_VAL(CP(UART2_CTS), (IEN | PTD | DIS | M4)) /*GPIO_144*/\
MUX_VAL(CP(MMC2_DAT6), (IEN | PTD | EN | M4)) /*GPIO_138*/\
MUX_VAL(CP(MMC2_DAT5), (IEN | PTD | EN | M4)) /*GPIO_137*/\
MUX_VAL(CP(MMC2_DAT4), (IEN | PTD | EN | M4)) /*GPIO_136*/\
MUX_VAL(CP(UART2_RTS), (IEN | PTD | EN | M4)) /*GPIO_145*/\
MUX_VAL(CP(MCBSP1_DX), (IEN | PTD | EN | M4)) /*GPIO_158*/\
MUX_VAL(CP(MMC2_DAT2), (IEN | PTD | EN | M4)) /*GPIO_134*/\
MUX_VAL(CP(MCBSP1_CLKX), (IEN | PTD | EN | M4)) /*GPIO_162*/\
MUX_VAL(CP(MMC2_DAT1), (IEN | PTU | EN | M4)) /*GPIO_133*/\
MUX_VAL(CP(MCBSP1_FSX), (IEN | PTD | EN | M4)) /*GPIO_161*/\
MUX_VAL(CP(MCBSP1_DR), (IEN | PTD | EN | M4)) /*GPIO_159*/\
MUX_VAL(CP(MCBSP1_CLKR), (IEN | PTD | EN | M4)) /*GPIO_156*/\
```

```

MUX_VAL (CP (MCBSP1_FSR) ,      ( IEN  |  PTD  |  EN   |  M4 ) ) /*GPIO_157*/\
MUX_VAL (CP (I2C2_SDA) ,        ( IEN  |  PTD  |  EN   |  M4 ) ) /*GPIO_183*/\
MUX_VAL (CP (I2C2_SCL) ,        ( IEN  |  PTU  |  EN   |  M4 ) ) /*GPIO_168*/\
MUX_VAL (CP (MMC2_DAT3) ,       ( IEN  |  PTD  |  EN   |  M1 ) ) /*SPI3_CS0*/\
MUX_VAL (CP (MMC2_DAT0) ,       ( IEN  |  PTU  |  EN   |  M1 ) ) /*SPI3_SOMI*/\
MUX_VAL (CP (MMC2_CMD) ,        ( IEN  |  PTU  |  DIS  |  M1 ) ) /*SPI3_SIMO*/\
MUX_VAL (CP (MMC2_CLK) ,        ( IEN  |  PTU  |  DIS  |  M1 ) ) /*SPI3_CLK*/

```

Luego es necesario compilar para obtener el u-boot.bin.

```

$ cd /stuff/build
$ bitbake -f -c compile -b ../openembedded/recipes/u-boot/u-boot_git.bb
$ bitbake -f -c deploy -b ../openembedded/recipes/u-boot/u-boot_git.bb

```

Nota: Cada vez que se introduzca un nuevo cambio, no es necesario ejecutar el comando con la opción clean (lo que implica volver a bajar los fuentes), solo basta con recompilar.

El archivo generado (u-boot.bin) se encuentra en
 /stuff/build/tmp/deploy/glibc/images/beagleboard/ aunque con su nombre seguido de un número identificador, el cual debe ser borrado para poder mantener el nombre u-boot.bin.

Pese a que en la literatura y foros, se plantea lo contrario, no fue posible establecer los atributos valor y dirección de los pines mediante la modificación planteada. Lo único que cambia es el modo del pin, con lo que se obtuvieron las señales que se necesitan. La solución a este inconveniente se muestra en (uImage-GPIO).

6.4.4. uImage

La versión del kernel elegida fue la 2.6.32 que en el momento del desarrollo era la versión más estable.(ver si en algún lado puse compatibilidad con distro) Aunque también se hicieron pruebas con las versiones 2.6.29 y 2.6.37 (pruebas!). Durante la carga del uImage se cargan los módulos y controladores necesarios para funcionamiento del sistema embebido. También se montan las interfaces para poder interactuar con los distintos dispositivos a ser conectados a la Beagleboard como lo son: SPI, GPIO, UART,

etc. Estas interfaces se deben encontrar bajo /dev en el sistema operativo. En algunos casos, no aparecen algunas de las interfaces configuradas en /dev lo que lleva a modificar los fuentes del kernel para que esto así suceda. En el proyecto la interfaz SPI no quedó mapeada en /dev pese a que había sido configurada en el u-boot; también hubo problemas con los atributos valor y dirección de los GPIO comentado antes; y hacía falta un módulo para la conexión USB-ethernet con la cual conectar la Beagleboard con una PC como si fuera por red. Todo esto llevó a que se tuvieran que modificar los fuentes del uImage como se muestra a continuación:

Comando necesarios para el desarrollo del uImage:

```
$ bitbake virtual/kernel -c comando
```

virtual/kernel: refiere a que estamos generando un kernel.

Entre los comandos:

clean: borra el contenido del directorio work. Borra todos los cambios hechos en la configuración del uImage fuente y parches agregados.

patch: genera los archivos de configuración y el fuente del uImage. Además le aplica los parches.

menuconfig: abre el editor de la configuración del kernel.

compile: compila todo.

deploy: genera los archivos referidos en este caso al uImage (.config, módulos, uImage) y los guarda en el directorio /stuff/build/tmp/deploy/glibc/images/beagleboard/.

Nota: Es necesario que todos estos comandos sean ejecutados en el orden adecuado para que todo funcione correctamente.

Primero se configura bitbake para poder utilizarlo:

```
$ export BBPATH=/stuff/build:/stuff/openembedded  
$ export PATH=/stuff/bitbake/bin:$PATH
```

Se comienza el desarrollo:

```
$ cd /stuff/build  
$ bitbake virtual/kernel -c clean
```

```
$ bitbake virtual/kernel -c patch
```

```
$ bitbake virtual/kernel -c menuconfig
```

Luego de ejecutar este comando se abre el editor de la configuración del kernel (ver figura XXX). Es este editor es donde se indican qué módulos cargar y cuales no. En este caso un cambio de configuración es necesario para el buen funcionamiento de la interfaz SPI y de la conexión USB-Ethernet con la Beagleboard.

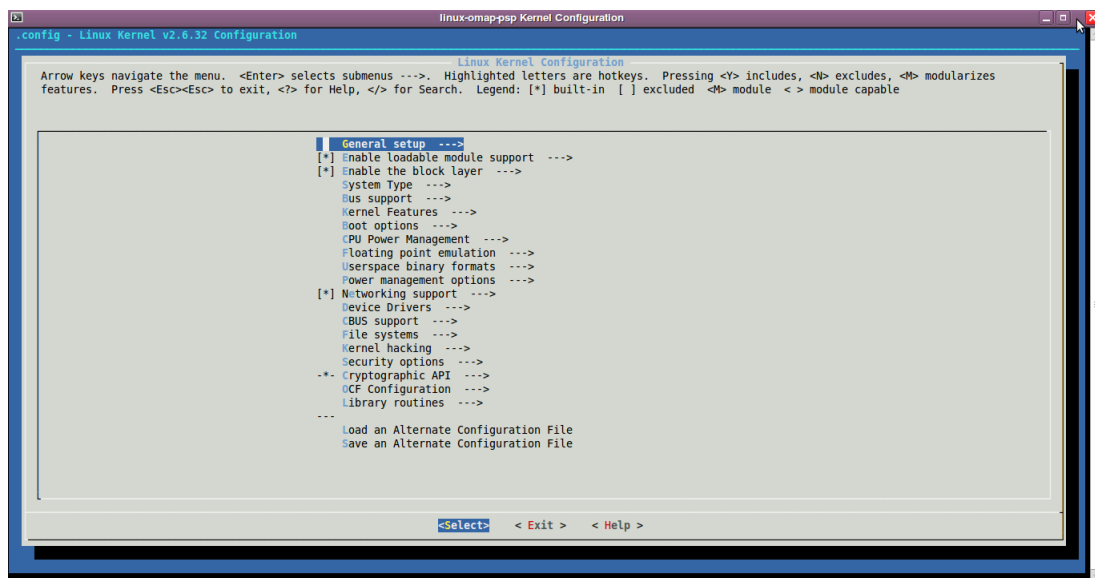


Figura 6.3: Editor de configuración del kernel

Para configurar la interfaz SPI, se debe configurar como sigue:

Device Drivers – SPI Support=y y luego como en la figura XX.

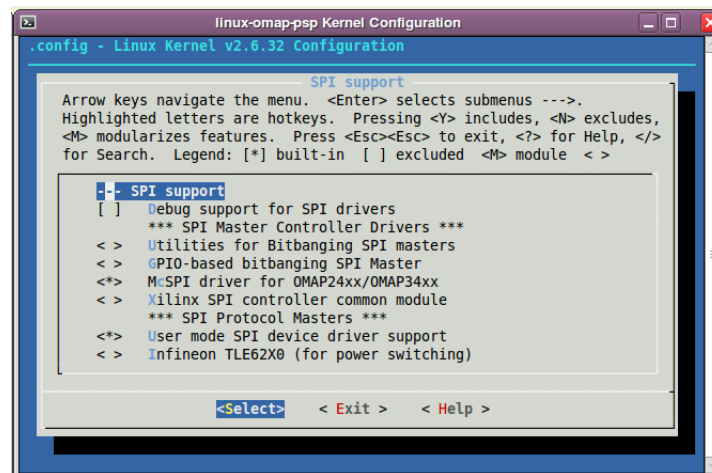


Figura 6.4: Configuración SPI

Para poder establecer la conexión por USB con la Beagleboard, se debe configurar como sigue:

Device Drivers – USB Support=y – USB Gadget Support=y y luego como en la figuraXX.

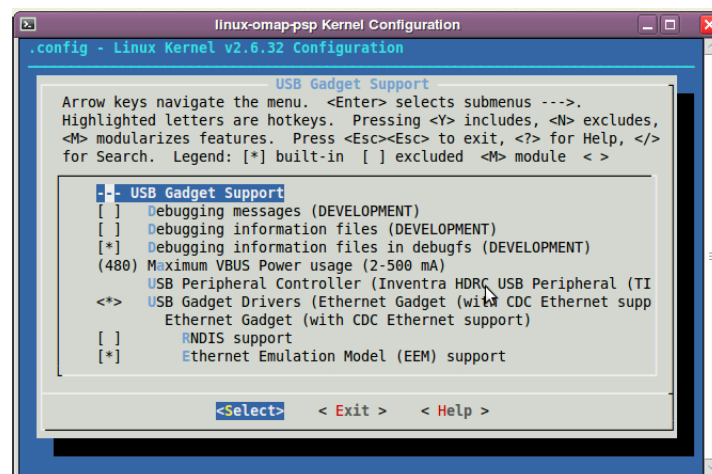


Figura 6.5: Configuración USB Gadget

Luego, es necesario modificar el archivo `board_omap3beagle.c` que se encuentra en `/stuff/build/tmp/work/beagleboard-angstrom-linux-gnueabi/linux-omap-.../git/arch/arm/mach-omap2/`. En este archivo está toda la inicialización de las interfaces. Los detalles de los

cambios introducidos en este archivo se pueden observar en el anexo XXXX

Ahora se compila y genera el archivo uImage:

```
$ bitbake virtual/kernel -c compile
```

```
$ bitbake virtual/kernel -c deploy
```

Ahora dentro de `/stuff/build/tmp/deploy/glibc/images/beagleboard/` está el archivo uImage generado.

Nota: Respecto al nombre del archivo, al igual que con el caso del `u-boot.bin` el nombre que aparece es un nombre más largo y necesita ser renombrado a `uImage` para que se pueda ejecutar correctamente.

6.4.5. FileSystem

Desarrollo de filesystem

Como se nombró anteriormente, el filesystem se generó a partir de la herramienta web Narcissus. En el filesystem es donde se encuentran los paquetes y programas ya instalados. Cuanto más programas se instalen más grande será.

Para utilizar la herramienta Narcissus debemos acceder a la siguiente dirección web: <http://narcissus.angstrom-distribution.org/> Accediendo al link anterior, se ve que se muestra una página como en la figura XXXX.

A continuación se detallan las diferentes características y opciones a elegir para crear un filesystem a medida para nuestra SBC y un kit de desarrollo para el PC de desarrollo:

Select Machine: Beagleboard.

Image Name: el nombre que se le quiera dar.

Complexity: complejidad, se eligió `advanced` ya que la opción `simple` no brinda libertad de elección.

Release: versión, aquí hay varias opciones disponibles, se eligió `unstable` ya que es la más estable de las disponibles. La primera opción disponible es la más estable.

Base System: aquí se elige el soporte de drivers y paquetes que se pretenden. `bare bones` es la opción con menos soporte y `extended` es la de mayor soporte. Cuanto más

soporte, más pesado se hace el filesystem. Una opción interesante es regular y es la que se eligió.

/dev manager: esto es el manejador de /dev, se recomienda udev.

Type of Image: formato en el que se quiere descargar el filesystem. Se eligió tar.gz ya que es la opción más versátil.

Software manifest: se genera un archivo en la web con todos los paquetes que se instalaron en detalle.

SDK type: esta opción permite generar un kit de desarrollo para el PC de desarrollo compatible con el filesystem generado. Esto es sumamente útil por ejemplo para croscompilar. Aquí se eligió la opción Full SDK.

User environment section: aquí se indica que tipo de sistema operativo se quiere, básicamente se tienen dos opciones; una es un filesystem sin interfaz gráfica y la otra con entorno gráfico. Se eligió la opción console (sin entorno gráfico) ya que la aplicación no exige entorno gráfico.

Luego se permiten seleccionar programas para que estén preinstalados. Se eligieron los paquetes: nano editor (editor de texto) ya que hace las cosas más fáciles que el programa vi, GDB y GDBServer necesarios para la depuración de la aplicación, toolchain para tener herramientas de compilación locales en la Beagleboard.

Cuando todo fue seleccionado, se da un click en build me (demora un poco). Cuando el proceso termina, se generan dos archivos comprimidos, un archivo con el nombre elegido para la imagen en un formato .tar.gz y el SDK para el PC de desarrollo en formato .tar.bz2.

6.4.6. Bibliotecas

Software para el manejo de GPIO

El módulo de software para el uso de los puertos de propósito general, GPIO, en principio puede resultar poco importante a simple vista, pero esta porción de código es usada por el resto de los módulos que conforman la aplicación completa del prototipo RF^2 . Este módulo cuenta básicamente con una estructura que permite almacenar el estado de cada puerto, una macro y 4 funciones que se detallan a continuación. La primera

de las funciones se llama `config_gpio_pin()` y permite exportar desde el espacio kernel al espacio usuario las funcionalidades necesarias para hacer uso del puerto que se indica como argumento. Al momento en que se exporta, se indica la dirección, o sea si será un puerto de entrada o salida, a través de un parámetro que es pasado a la función. La función que permite leer el valor actual de un puerto se llama `read_gpio_pin()`, es necesario pasarle como argumento el indicador del puerto del cual queremos conocer su valor. El valor del puerto es guardado en la estructura que almacena el estado de cada puerto para posteriores consultas, sin tener que volver a llamar a dicha función. Las últimas dos funciones son contrapuestas, `set_gpio_pin()` y `clear_gpio_pin()`, éstas permiten poner el valor de un puerto específico en el valor lógico “1” o “0” respectivamente. Previo a establecer o borrar el valor del puerto ambas funciones verifican que la dirección del puerto sea de salida; como mecanismo de seguridad no es posible cambiar el valor de un puerto de entrada. Por su parte la macro `reset_status_gpio()` permite borrar el estado de un puerto que ya no esté en uso.

SC

Hoy en día la mayoría de los lectores de tarjetas de contacto tienen una interfaz USB para ser conectado en un PC en aplicaciones de escritorio. Para el uso de este tipo de lectores sobre Linux existe un controlador genérico llamado CCID. Sin embargo las tarjetas de contacto no poseen un puerto USB sino un puerto serie para establecer la comunicación con algún dispositivo, es por esto que en la nueva generación de lectores siempre hay un ASIC para lograr la interacción, por un lado con la tarjeta de contacto y por el otro la comunicación con el PC. Como fue descrito en la sección de hardware, el lector de tarjetas de contacto tiene una interfaz serial pura para la transferencia de datos con las tarjetas. En base al diseño hardware elegido, las capas de software sobre las que se decidió trabajar son las que se detallan en la figura XXXX.

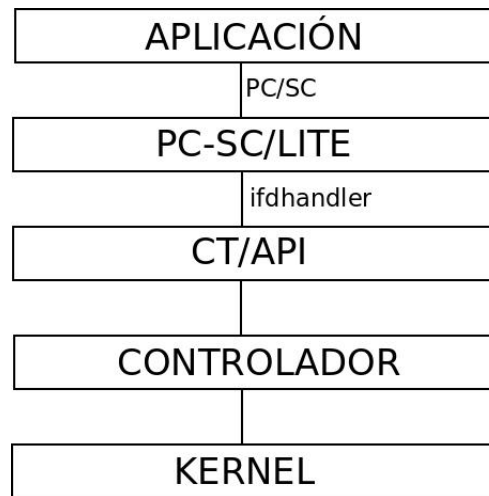


Figura 6.6: Capas de software de trabajo

En una primera etapa y para simplificar el desarrollo y la depuración del software, la capas empleadas fueron las que se muestran en la figura XXXX.

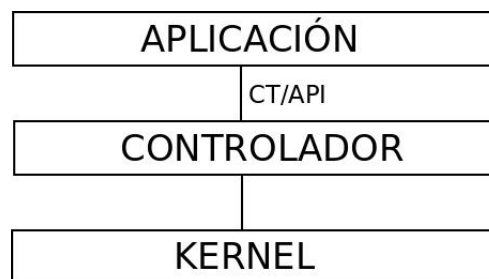


Figura 6.7: Capas de software en una primera etapa

Descripción de las capas:

controlador

El kernel es el encargado de manipular directamente los registros del puerto serial, las interrupciones que desde éste se generan y la ISR para atender las interrupciones. La implementación del controlador del lector de tarjetas se basó en el controlador serial de Linux a través de su estructura “termios”. Esta estructura nos permite configurar todos los parámetros necesarios para la comunicación serial como ser, baud rate, cantidad

de bits por byte, bit de paridad, bit de parada entre otros. Las funciones read y write permiten la lectura y escritura de los bytes de datos que son recibidos y transmitidos por el puerto serial.

CT/API (Card Terminal / Application Programming Interface)

Por encima del controlador serial se encuentra CT/API[ref], una interfaz definida por varias empresas entre las que se incluye Telekom Alemania en la década de los noventa, que permite encapsular el controlador específico de cada lector de tarjetas, de manera que la aplicación final no se vea afectada al cambiar un lector por otro. Esta interfaz de programación está formada tan solo por 3 funciones, CT_init, CT_data y CT_close, que permiten la inicialización del lector, la transferencia de datos entre host/lector o host/tarjeta (host se refiere a la SBC o PC donde se encuentra conectado el lector de tarjetas de contacto) directamente y el cierre de la comunicación. CT_init se encarga del pasaje de parámetros a la capa del controlador, para la configuración del puerto de comunicación entre el host y el lector de tarjetas. Los parámetros en uso aquí son: la tasa de transferencia de datos, el número de bits por cada byte, el tipo de paridad empleado y el puerto serie a ser utilizado. CT_data es la función encargada de transferir comandos y datos hacia y desde la tarjeta o hacia y desde el lector (en caso que el mismo esté formado por un ASIC o microprocesador). La manera de diferenciar desde donde es enviado el dato, es a través de un parámetro pasado a esta función, y de forma análoga se determina el destino del mensaje. El protocolo usado para la transferencia de datos es T=0, orientado a bytes y del cual pueden conocerse más detalles en [handbook sc] CT_close es la contracara de CT_init, se encarga de cerrar la comunicación con el lector. Lo que hace básicamente es liberar el handle (puntero) asociado al puerto serial. Para el caso en que los comandos y/o datos estén dirigidos hacia el lector, existe otra especificación, llamada CT/BCS (Card Terminal / Basic Command Set), donde se encuentran definidos una serie de comandos básicos para el manejo del lector. Estos comandos se numeran a continuación y se da una breve descripción, por más detalles referirse a la mencionada especificación [ref]:

RESET CT permite reiniciar el lector o tarjeta (en el caso de ser un lector mudo); de manera opcional puede devolver el ATR.

REQUEST ICC tiene como objeto devolver el ATR de la tarjeta una vez que la misma se encuentra ubicada en el zócalo del lector.

GET STATUS es empleado para conocer información sobre el lector o si la tarjeta está insertada y eléctricamente conectada en el lector.

EJECT ICC genera la desactivación eléctrica de la tarjeta.

IFDHandler

El siguiente componente en este stack de capas es ifdhandler[ref], no es otra cosa que un conjunto de funciones formando una API, empleada por pcsclite para encapsular el manejo del hardware de lectores cuyos fabricantes quieran cumplir con las especificaciones PC/SC[ref]. Una ventaja importante de esta API es que le permite a pcsclite operar tanto con lectores de puerto serial como con lectores de puerto USB. Esta capa de software podría usarse directamente sobre el controlador del lector, prescindiendo de CT/API, aunque se decidió mantenerla por motivos de simplicidad ya que sólo es necesario sustituir la capa de aplicación por las restantes capas superiores como se indica en las figuras anteriores. En lo que sigue se enumeran algunas de las funciones de esta API y se describen brevemente. Por más detalles ver el manual ifdhandler [ref]. IFDHCreateChannel establece el canal de comunicación con el lector. Para conseguirlo usa un parámetro llamado Channel, que indica cual es el puerto serial a usar, por ejemplo para el caso de Linux /dev/ttySx (x es el número que corresponda). IFDHCloseChannel implementa la acción opuesta a la función anterior, cerrando el canal de comunicación con el lector de tarjetas. IFDHGetCapabilities permite obtener las capacidades específicas del lector o de la tarjeta insertada en el mismo. IFDHPowerICC se encarga del control de las señales de alimentación y reset que el lector suministra a la tarjeta. Desempeña tres acciones posibles, encendido, reset y apagado de la tarjeta. IFDHTransmitToICC se encarga de la transferencia de datos con la tarjeta a través de alguno de los protocolos disponibles, como ser T=0 o T=1. IFDHICCPresence retorna el estado de la tarjeta insertada en el zócalo del lector.

PCSCLite

Por arriba de ifdhandler se encuentra la librería pcsclite, ésta contiene todas las funciones necesarias para establecer la comunicación con un lector y la tarjeta conectada a éste último. Para usar el controlador encapsulado por ifdhandler desde pcsclite es necesario seguir los pasos de configuración detallados en el anexo.

Aplicación final

Por arriba de toda las capas descritas antes se encuentra la aplicación del prototipo, que hace uso de las funciones suministradas por pcsclite y donde se encuentran definidos los comnados APDU específicos con los que opera la tarjeta de contacto.

6.5. Ejecución de programa principal

6.5.1. Script para ejecución autónoma

Parte III

Ensayos

Capítulo 7

Ensayos

7.1. SBC

Las Hawkboard fabricadas entre el 1º de agosto y el 20 de octubre de 2010 fueron vendidas en el mercado con un error a nivel de hardware que no había sido constatado por el fabricante y que no fue reconocido por éste hasta el mes de noviembre. La solución al problema fue liberada en la fecha 20 de diciembre de 2010 y constaba de sustituir en el circuito, los ferrites FB12 y FB13 por un puente de soldadura de estaño (el uso de jumper 0R fue probado sin obtener buenos resultados). Mayores detalles de la solución pueden encontrarse en el documento `Hawkboard_Press_Release_Solution.pdf`[anexo]. El inconveniente mencionado antes evitaba que el sistema operativo Linux iniciara correctamente, generándose un mensaje de “kernel panic” indicando que el sistema operativo no podía ser ejecutado. Esto evitó que se pudieran probar las partes de hardware y software que se tenían desarrolladas hasta ese entonces, teniendo que recurrirse a mecanismos alternativos como el uso de un microprocesador rabbit para efectuar pruebas sobre el lector/escritor RFID.

Pruebas sobre las interfaces

Testeo de GPIO: Para el testeo de los GPIO, se compiló y probó el archivo `led.c` (ver Anexo VI) el cual cambia el valor del pin 13 del bloque de expansión cada un segundo. Si se coloca un led entre este pin y la tierra, se puede ver como el led se prende y apaga.

Testeo de UART: Para el testeo de la interfaz serial UART, se compiló y probó el

programa `uart.c` (ver Anexo VI) que envía una serie de caracteres por `uart_tx` y luego lee por `uart_rx`. Para verificar el correcto funcionamiento se debe cortocircuitar `uart_tx` con `uart_rx`.

Testeo de SPI: Para el testeo del SPI se consiguió un ejecutable (`spidev_test`) que hace algo parecido a lo que realiza el archivo de testeo de la `uart`. En este caso se debe ejecutar el archivo con los parámetros correspondientes `./spidev_test -D /dev/spidev3.0` (`spidev3.0` porque se está usando `spi3` con `cs0`). Cuando se ejecuta, deben aparecer en pantalla varias filas con “FF”. Si se cortocircuita SIMO y SOMI algunas filas deberían cambiar (no “FF”) con lo que queda verificado el buen funcionamiento del SPI.

7.2. VLT - Conversor de Voltajes

No existieron problemas en este módulo, y dadas las características del circuito no hay demasiados puntos de falla. Si fuera necesario verificar los valores de tensión en el regulador de tensión, la tensión de entrada puede ser medida desde el conector `CONN_14x2` y la de salida desde el conector `CONN_20x2`, ver Figura 5.1. Un detalle a tener en cuenta a la hora de medir los valores de tensión de las señales que pasan a través de los conversores de nivel, cuando las mismas se encuentren en estado ocioso (estáticas), es que no debe hacerse con multímetros de mala calidad, o se obtendrán valores incorrectos durante la medición. Se recomienda para una correcta medición el empleo de osciloscopio con puntas $\times 10$. Como se mencionó antes no se tuvieron inconvenientes con este módulo, pero generó conflictos en el circuito conversor full a half duplex del lector de tarjetas de contacto que serán detallados más adelante.

7.3. SCUI - Lector de tarjetas de contacto e Interfaz de usuario

Lector de tarjetas de contacto ISO7816

Las primeras pruebas realizadas sobre el lector de tarjetas de contacto se efectuaron sobre una placa de circuito impreso de fabricación propia, conectándose el lector directamente sobre el conector de expansión de la Beagleboard. La intención de esta prueba

era más que nada la de probar el circuito conversor full a half duplex, transmitiendo una serie de bytes por el canal Tx y recibiendo el eco mediante el canal Rx, cotejando que los bytes recibidos coincidieran con los transmitidos. El primer problema encontrado aquí estuvo asociado a una falla en uno de los transistores, el PNP 3906, que debió ser sustituido por encontrarse defectuoso. El software usado aquí para efectuar las pruebas sobre el hardware se basa en un controlador serial desarrollado por el grupo mina del INCO, el cual fue mínimamente modificado ya que uno de los parámetros, CSIZE, en la configuración del puerto afectaba el número de bits que conforman un byte recibido. La línea de código que hacía referencia a este parámetro fue comentada ya que modificaba el valor del parámetro csN, con N=5 en lugar de N=8 (donde N es el número de bits que forman el byte). El cambio anterior permitió que los bytes recibidos en el canal Rx coincidieran con los transmitidos en Tx, validando en una primera instancia el hardware conversor full a half duplex del lector de tarjetas. El siguiente paso fue intercalar entre la Beagleboard y el lector de tarjetas de contacto, el conversor de niveles (VLT) para realizar las mismas pruebas que se datallaron antes, aunque en este caso los resultados no fueron alentadores ya que los bytes recibidos no coincidían con los transmitidos. Todo indicaba que el conversor de nivel afectaba el conversor full a half duplex. Luego de algunas pruebas más sobre el circuito, sin cambios favorables, se decidió consultar al foro de Texas Instruments (fabricante del integrado TXB0108). Desde el soporte técnico solicitaron se les enviara una imagen capturada con osciloscopio de las señales en el puerto serial para observar la forma de los pulsos. En la Figura “X” debajo se puede ver la deformación de los pulsos en la señal Rx (canal 1 del osciloscopio) cuando el circuito contaba con un valor de 500 Ohms en la resistencia R9 (ver Figura 5.3); la solución encontrada fue disminuir el valor de R9 y no aumentarlo como se había intentado anteriormente sin beneficio alguno. Al usar valores entre 90 Ohms y 180 Ohms para la resistencia R9, la forma de los pulsos recibidos en Rx (canal 1) fueron la copia de los pulsos transmitidos en Tx (canal 2), como puede verse en la Figura “Y” para un valor de 90 Ohms. Aquí puede verse el hilo de discusión en el foro: http://e2e.ti.com/support/interface/etc_interface/f/391/t/114719.aspx.

Una vez superados los obstáculos anteriores fue posible probar el circuito completo del lector, incluyendo la tarjeta de contacto en su zócalo correspondiente. El software usado en tal fin se basa en un controlador serial, implementado por David Corcoran

(uno de los desarrolladores de pcsc-lite), el cual debió ser modificado para usarse en el lector de tarjetas de contacto del prototipo RF^2 . Una de las mayores dificultades encontradas en esta etapa fue el hallar los parámetros adecuados de inicialización del puerto serial, que debe cumplir con las opciones 8E2 (8 bits por byte, bit de paridad par, y dos bits de parada) para operar con las tarjetas de contacto compatibles con la norma ISO7816; sin embargo la opciones adecuadas elegidas en la configuración del puerto serial fueron 8E1. Adicionalmente al problema de encontrar las opciones correctas mencionadas antes, fue que los bytes de datos recibidos como el ATR de la tarjeta no coincidían en su totalidad con los valores esperados (leídos con un lector Omnikey 3121 y la herramienta pcsc_scan de pcsc-lite), sólo algunos bytes y algunos nibbles bajos eran correctos. Esta diferencia estuvo asociada a la frecuencia usada para alimentar la señal de reloj de la tarjeta de contacto; se usaron frecuencias de 4 Mhz y 5 Mhz que si bien podrían usarse según se indica en [handbook SC] para los parámetros especificados en el ATR de las tarjetas empleadas, estos valores no fueron adecuados según ya indicamos, teniendo que usar en su lugar un oscilador de frecuencia 3,579545 Mhz, valor que no se consiguió cuando se realizó la primer compra de componentes. Una dificultad adicional tuvo que ser sorteada en este módulo de hardware, el diseño del PCB que se envió a fabricar tenía un error, las pistas de datos de Rx y Tx estaban intercambiadas. El diseño tuvo que ser corregido y se envió a fabricar un nuevo PCB.

Interfaz de usuario

No existieron mayores inconvenientes con la interfaz para el usuario, sí fue necesaria la corrección en el valor de una resistencia en el circuito que calibra el contraste del LCD, ya que los caracteres se observaban muy tenues.

Al momento de probar el display imprimía caracteres extraños, salvo cuando se enviaban mensajes conteniendo una única palabra. Se probó cambiando los mensajes a desplegar en el mismo, y el problema persistía, pero se llegó a la conclusión de que era provocado por los espacios (" ") puesto que cuando se envió un mensaje omitiéndolos fue desplegado en forma correcta. Luego simplemente se modificó el código fuente, para que cada vez que recibiera un caracter espacio, enviara al display el código ASCII correspondiente solucionando el problema.

Cuando se comenzaron a imprimir los saldos de las tarjetas, volvió a imprimir caracteres extraños, esta vez el problema eran los caracteres “0”. La solución más rápida encontrada fue imprimir “O” cada vez que llegara un caracter “0”, por lo que se modificó el código para que así sea.

7.4. Lector/Escritor RFID

Al comenzar la fase de pruebas sobre el lector/escritor RFID, la SBC que había sido elegida no estaba operativa por razones que ya se explicaron, y la substituta no podía ser conectada directamente al lector por incompatibilidad en los niveles de tensión que manejan sus correspondientes interfaces. Como mecanismo alternativo se usó un módulo Rabbit, RCM4300, que permitió desarrollar una pequeña aplicación de software para hacer ciertas pruebas que validaran el diseño del hardware que se tenía hasta el momento. El software implementado se basó en el estudio de la hoja de datos del integrado CL RC632 , y en la biblioteca librfid (<http://openmrtd.org/projects/librfid/>).

Una vez conectado el lector/escritor RFID al conector de expansión del microcontrolador, el paso siguiente fue configurar el puerto SPI, para esto se contó con una biblioteca provista por Dynamic C (IDE para los microcontroladores Rabbit) que permite la configuración del puerto y posee funciones para la transmisión y recepción de datos. Contar con 4 modos posibles para la configuración de este puerto del microcontrolador dificultó nuestra tarea; fue necesario emplear un osciloscopio para observar cual de éstas se adecuaba a la forma de señal que se indica en la hoja de datos del integrado CL RC632. Una vez elegido el modo correcto se pudo obtener una lectura válida del valor por defecto con que cuentan los registros de página 0 del CL RC632 luego de una inicialización, no así la de registros que se encuentran en otras páginas (ver 4.4.4. Registros), para alcanzar los demás registros fue necesario implementar una función que configurase el integrado para obtener direccionamiento plano de los registros y no por páginas. Validada la comunicación microcontrolador - CL RC632, lo siguiente fue implementar un conjunto de funciones que permitieran la lectura/escritura de registros de control, el buffer de datos, la memoria EEPROM, el establecimiento y borrado de bits de configuración, así como también se escribieron las funciones para generar el formato adecuado de las claves de autenticación y su posterior almacenamiento en memoria.

Cuando se culminaron las pruebas sobre el módulo digital del CL RC632, lo próximo fue poner en funcionamiento el transmisor para establecer una comunicación con las tarjetas RFID, esta etapa fue la más compleja y que se prolongó por mayor tiempo, pues se cayó en la disyuntiva si la imposibilidad en la comunicación por RF se debía a un error cometido a nivel de hardware o de software. Por un lado se podía pensar que al seguir las pautas de diseño y los cálculos indicados en [app notes] el error no debía ser de hardware, pero a medida que los cambios a nivel de software no generaban resultados favorables la balanza se inclinó hacia el lado del hardware. Cuando no se tiene al alcance el instrumental adecuado, un elemento que fue de mucha utilidad a la hora de comprobar la existencia de campo magnético fue un detector de campo magnético fabricado a partir de un alambre de cobre al que se le dio forma de bobina y se le soldó un led en sus extremos (ver imagen), esta simple herramienta indica la presencia de campo magnético generado por la antena al encender su led cuando se encuentra en las proximidades de la antena; no olvidemos que debajo de la complejidad que puede llegar a tener este tipo de lector/escritor RFID se encuentran los principios básicos de la ley de Faraday. Posteriores pruebas usando un osciloscopio en el que una de sus puntas de prueba formaba una espira en lazo cerrado con su línea de tierra, permitió llegar a la misma conclusión que con el detector mencionado antes, no se producía campo magnético en el entorno próximo al inductor de la antena. Una manera nada elegante de resolver el problema anterior fue desconectar el inductor fabricado en el PCB y colocar en su lugar una bobina de 3 espiras y aproximadamente 10cm de diámetro, hecha a partir de alambre de cobre con aislante incluido, la fabricación de esta bobina se basó en una similar que se puede encontrar en el lector/escritor Proxmark [ver anexo]. Este cambio permitió que la antena resonara a la frecuencia adecuada propagando la señal portadora a 13,56 Mhz, siendo posible observar ésta en el osciloscopio además de poder visualizar la forma de los pulsos que se generan en la transmisión de datos desde la antena hacia una tarjeta. Ya sin la incertidumbre a nivel de hardware, era necesario continuar con pruebas a nivel de software para lograr implementar el algoritmo de anticollisión que permitiera obtener el UID de cada tarjeta que se aproximara al lector/escritor, así como también su autenticación y su posterior lectura y escritura. Mientras se desarrollaban las funciones necesarias se avanzaba en paralelo en el diseño y la fabricación del conversor de niveles (VLT) que permitiera conectar el lector/escritor RFID directamente sobre la

Beagleboard para hacer uso de la biblioteca `librfid` que ya contaba con las funciones necesarias y simplificaría todo el desarrollo desde cero. Una vez lista la placa VLT, se conectó el lector/escritor RFID directamente sobre la Beagleboard y comenzaron las pruebas de software con la biblioteca antes mencionada. Las primeras pruebas fueron infructíferas, decidiendo continuar en paralelo con las pruebas de software también sobre el microcontrolador Rabbit. Mientras se continuaba con las pruebas en software, el hardware también debía ser modificado ya que la solución alcanzada anteriormente no era definitiva sino transitoria; se resolvió entonces diseñar un nuevo lector/escritor con su módulo digital separado de la antena, esto permitiría realizar mediciones sobre ésta última haciendo uso de un analizador de red, este tipo de instrumental es sumamente útil y hasta imprescindible cuando se diseña en RF. Las mediciones se realizaron con el instrumento: "Vector Network Analyzers" de ROHDE&SCHWARZ (LXI Class C conformant) con que cuenta en préstamo el IIE, por medio del mismo fue posible observar el comportamiento de la impedancia de la antena a medida que se varía la frecuencia de trabajo. Para el circuito usado en el primer diseño de la antena, la frecuencia de resonancia se presentaba aproximadamente a 18 Mhz, es posible observar este detalle en la figura "X". Esta frecuencia se encuentra lejos de la frecuencia de trabajo de 13,56 Mhz y explica el porque no funcionaba el primer diseño. Posteriores modificaciones en el circuito de adaptación de impedancia, incrementando o disminuyendo el valor de los capacitores según el valor de impedancia obtenida, como se indica en [app notes], permitieron centrar la frecuencia de resonancia en 13,56 Mhz como puede observarse en la figura "Y". Se debe hacer notar que el uso de las ecuaciones para hallar los valores de los capacitores que se encuentran en el [app notes] no son válidas, causando que se incurriera en error en la primer versión de la antena fabricada. Las nuevas ecuaciones usadas se encuentran en [anexo], y los valores de los capacitores que se obtienen a partir de éstas se encuentran próximos a los obtenidos por el método práctico haciendo uso del analizador de red. Restaba sólo incorporar el módulo digital a la antena para tener un lector/escritor RFID que permitiera continuar las pruebas de software. Las pruebas sobre el microcontrolador Rabbit continuaron mientras no se obtenían buenos resultados usando la biblioteca `librfid` sobre la Beagleboard, fue posible entonces la lectura del UID que posee cada tarjeta obtenido a partir del algoritmo de anticollisión, aunque no fue posible la lectura y/o escritura de las mismas por no lograr una adecuada autenticación.

Las pruebas sobre la biblioteca librfid no arrojaron buenos resultados en una primera instancia, se tuvo que hacer algunas modificaciones para obtener el funcionamiento adecuado con el hardware fabricado. En primera instancia esta biblioteca sólo inicializa el lector OpenPCD, sin tener en cuenta si la croscompilación fue efectuada con opciones para manejo del puerto SPI, incorporar la inicialización del nuevo lector/escritor en esta biblioteca fue el primer paso para hacer uso adecuado del hardware. La siguiente dificultad que se debió enfrentar fue el haber pasado por alto que el pin RSTPD del integrado CL RC632 se encontraba en el estado lógico “1” produciendo un reset permanente, esto impedía que el integrado respondiera a las instrucciones enviadas desde la aplicación. Resuelto lo anterior comenzaron las pruebas con la lectura de tarjetas Mifare; la lectura de un bloque de una tarjeta no ofrecía mayores inconvenientes, pero el intento de lectura completa de una tarjeta traía aparejado que no se pudieran leer sectores completos de la misma. Luego de varias pruebas en la configuración de tiempos para la transmisión de datos en el canal RF, todas sin buenos resultados, se probó otra opción relacionada con la tasa de transferencia de datos usada por librfid en el canal SPI, que se establece por defecto en el valor 1Mbit/s. Este valor no era adecuado para lograr una lectura completa de los 64 bloques de una tarjeta que equivalen a 1024 bytes, teniéndose que incrementar a una tasa de 10Mbit/s para lograr una lectura completa de una tarjeta en forma válida. Modificaciones adicionales que no revistieron mayores dificultades fueron realizadas sobre librfid con el fin de hacer uso de las tarjetas Mifare que se usan en sistema de transporte, las que cuentan con claves de autenticación que no son las que vienen por defecto cuando las tarjetas están vírgenes.

Parte IV

Compras

Capítulo 8

Compras

8.1. SBC

Componente	Descripción	Cantidad	Precio x1	Total
SBC	Beagleboard RevC4	1	125	125
Memoria SD	4GB SDHC Class 6 SD Card	1	15	15
Cable serial DB9 nulo	DB9F Null Modem (RS-232) (6-ft)	1	4	4
Cable conversor usb–serial	USB to DB9M RS-232 (PL-2302)	1	10	10
Cable USB	USB Mini-A to USB A Female, OTG	1	9	9
Cable USB	USB Mini-B Male to USB A Male	1	5	5
Fuente	5VDC/2,5A	1	10	10
				178

Cuadro 8.1: SBC

8.2. PCBs

Componente	Descripción	Cantidad	Precio x1	Total
VLT	Interfaz entre SBC y SCUI	1	28	28
SCUI	Interfaz de usuario y lector de tarjetas ISO7816	1	53	53
RWD RFID	Lector/Escritor de tarjetas RFID ISO14443	1	64	64
				145

Cuadro 8.2: PCBs

8.3. VLT

Componente	Descripción	Footprint	Valor	Cantidad	Precio x1	Total
C1	Polarized Capacitor (Tantal)	6032[2312]	10uF, 25V	1	1,09	1,09
C2	Polarized Capacitor (Tantal)	6032[2312]	100uF, 6V3	1	1,16	1,16
U4	Regulador LM1117-3.3	SOT-223	3.3V, 800mA	1	1,1	1,1
U1, U2, U3	Voltage Level Translator	TSSOP20	-	3	2,24	6,72
P1	RECEPTACLE, 28WAY, 2ROW	SMD Pitch 2,54	28 pines	1	4,19	4,19
P2	RECEPTACLE, 40WAY, 2ROW	SMD Pitch 2,54	40 pines	1	4,36	4,36
P1b	HEADER, 28WAY, 2ROW	T H Pitch 2,54	28 pines	1	2	2
P2b	HEADER, 40WAY, 2ROW	T H Pitch 2,54	40 pines	1	1,94	1,94
						22,56

Cuadro 8.3: VLT

8.4. SCUI

Componente	Descripción	Footprint	Valor	Cantidad	Precio x1	Total
R9	Resistor 100W 1/4W 1 %	3216[1206]	100W 1/4W 1 %	1	0,07	0,07
R10, R13	Resistor 100KW 1/4W 5 %	3216[1206]	100KW 1/4W 5 %	2	0,09	0,18
R11, R12, R14	Resistor 10KW 1/4W 5 %	3216[1206]	10KW 1/4W 5 %	3	0,08	0,24
Q2	TRANSISTOR, NPN, 300MHZ	SOT23	MMBT3904	1	0,125	0,125
Q3	TRANSISTOR, PNP, 250MHZ	SOT23	MMBT3906	1	0,18	0,18
J2	SIM socket (6 contacts)	SMD	-	1	1,25	1,25
JP3, JP4	HEADER, 1ROW, 3WAY	T H Pitch 2,54	3 pines	2	0,11	0,22
X1	Oscillator 3.579545MHz	SMD	3.579545 Mhz	1	5,25	5,25
ESD1	Anti ESD	SOT323	6V / 150W	1	0,45	0,45
						7,965

Cuadro 8.4: SC

Componente	Descripción	Footprint	Valor	Cantidad	Precio x1	Total
R1	Resistor 4K7 1/10W 1 %	1608[0603]	4,7KW 1/10W 1 %	1	0,05	0,05

R2, R8	Resistor 3R3 1/10W 1 %	1608[0603]	3,3W 1/10W 1 %	2	0,09	0,18
R3, R4, R5	Resistor 680R 1/10W 1 %	1609[0603]	680W 1/10W 1 %	3	0,05	0,15
R6, R7	Resistor 10K 1/10W 1 %	1608[0603]	10KW 1/10W 1 %	2	0,05	0,1
RV1	Preset 15K 1/10W 25 %	SMD	15KW 1/10W 25 %	1	0,71	0,71
Q1	TRANSISTOR, NPN, 300MHZ	SOT23	MMBT3904	1	0,125	0,125
S1	LCD MODULE 16X2 CHARAC- TER	Pitch 2,54	-	1	10,85	10,85
CONN1	HEADER FEMALE 16POS.1”TIN	Through Hole	16 pines	1	1,25	1,25
CONN2	HEADER, 1ROW, 16WAY	T H Pitch 2,54	16 pines	1	0,155	0,155
LED1	Led green 5mm	Through Hole	1,9V, 2mA	1	0,11	0,11
LED2	Led red 5mm	Through Hole	1,9V, 2mA	1	0,1	0,1
LED3	Led yellow 5mm	Through Hole	2,4V, 2mA	1	0,13	0,13
BUZZ1	Buzzer	Through Hole	3 20Vdc, 3 16mA	1	5,31	5,31
						19,17

Cuadro 8.5: LCD

8.5. Lector-Escritor RFID

Componente	Descripción	Footprint	Valor	Cantidad	Precio x1	Total
C1, C2	Capacitor	1608[0603]	10pF, Ceramic NPO, 2 %	2	0,135	0,27
C3, C4	Capacitor	1609[0603]	100pF, Ceramic NPO, 2 %	2	0,194	0,388
C5, C6, C7, C8	Capacitor	1608[0603]	NC	4	-	0
R1, R2	Resistor	1608[0603]	0W, 1/10W, 1 %	2	0,015	0,03
						0,688

Cuadro 8.6: Inductor + Adaptación

Componente	Descripción	Footprint	Valor	Cantidad	Precio x1	Total
C10	Capacitor	1610[0603]	10pF, Ceramic NPO, 2 %	1	0,135	0,135
C1, C2	Capacitor	1608[0603]	15pF, Ceramic NPO, 5 %	2	0,03	0,06
C12, C13	Capacitor	1608[0603]	56pF, Ceramic NPO, 2 %	2	0,194	0,388
C14, C15	Capacitor	1608[0603]	68pF, Ceramic NPO, 1 %	2	0,197	0,394
C9	Capacitor	1609[0603]	100pF, Ceramic NPO, 2 %	1	0,194	0,194
C16	Capacitor	1608[0603]	1nF, Ceramic NPO, 10 %	1	0,08	0,08

C4, C5, C7, C8, C11, C17	Capacitor	1608[0603]	100nF, Ceramic X7R, 10 %	6	0,074	0,444
C3, C6, C18	Capacitor	1608[0603]	10uF, Ceramic X5R, 20 %	3	0,195	0,585
L1, L2, L3, L6	Inductor	2012[0805]	22nH, 700mA, 5 %	4	0,454	1,816
L4, L5	Inductor	3225[1210]	1uH, 400mA, 5 %	2	0,29	0,58
R3	Resistor	1608[0603]	50W, 1/10W 1 %	1	0,268	0,268
R2	Resistor	1608[0603]	820W, 1/10W 5 %	1	0,027	0,027
R1	Resistor	1608[0603]	2,2KW, 1/5W 1 %	1	0,08	0,08
U1	Reader ISO14443	SO32	CL RC632	1	14,22	14,22
U2	Crystal Oscillator, HC49 US SMD	49USMXL	13.56MHz, 10pF	1	0,98	0,98
U3	Operational Amplifier (up to 7.5V)	SOT23-5	OPA354	1	2,8	2,8

CONN1, CONN2	U.FL-R Con- nector	U.FL-R- SMT	-	2	1,76	3,52
J1	HEADER, 10WAY, 2ROW	T H Pitch 2,54	10 pines	1	0,389	0,389
J1b	RECEPTACLE, 10WAY, 2ROW	SMD Pitch 2,54	10 pines	1	2,27	2,27
						29,23

Cuadro 8.7: CL RC632 + filtro EMC

Parte V

Anexos

Apéndice A

Tarjetas “inteligentes” (Smart Cards)

Una tarjeta inteligente (smart card), o tarjeta con circuito integrado (ICC, de su sigla en inglés), es cualquier tarjeta del tamaño de un bolsillo con circuitos integrados que permiten la ejecución de cierta lógica programada. Aunque existe un diverso rango de aplicaciones, hay dos categorías principales de ICC. Las tarjetas de memoria contienen sólo componentes de memoria no volátil y posiblemente alguna lógica de seguridad. Las tarjetas microprocesadoras contienen memoria y microprocesador. La percepción estándar de una smart card es una tarjeta microprocesadora de las dimensiones de una tarjeta de crédito (o más pequeña, como por ejemplo, tarjetas SIM para GSM) con varias propiedades especiales (ej. un procesador criptográfico seguro, sistema de archivos seguro, características legibles por humanos) y es capaz de proveer servicios de seguridad (ej. confidencialidad de la información en la memoria). Las tarjetas no contienen baterías; la energía es suministrada por los lectores de tarjetas.

A.1. Clasificaciones

A.1.1. Tipos de tarjetas según su capacidad

Según las capacidades de su chip, las tarjetas más habituales son:

- Memoria: tarjetas que únicamente son un contenedor de ficheros pero que no albergan aplicaciones ejecutables. Por ejemplo, MIFARE. Éstas se usan general-

mente en aplicaciones de identificación y control de acceso sin altos requisitos de seguridad.

- Microprocesadas: tarjetas con una estructura análoga a la de una computadora (procesador, memoria volátil, memoria persistente). Éstas albergan ficheros y aplicaciones y suelen usarse para identificación y pago con monederos electrónicos.
- Criptográficas: tarjetas microprocesadas avanzadas en las que hay módulos hardware para la ejecución de algoritmos usados en cifrados y firmas digitales. En estas tarjetas se puede almacenar de forma segura un certificado digital (y su clave privada) y firmar documentos o autenticarse con la tarjeta sin que el certificado salga de la misma, ya que es el procesador de la propia tarjeta el que realiza la firma.

A.1.2. Tipos de tarjetas según la estructura de su sistema operativo

- Tarjetas de memoria. Tarjetas que únicamente son un contenedor de datos pero que no albergan aplicaciones ejecutables. Disponen de un sistema operativo limitado con una serie de comandos básicos de lectura y escritura de las distintas secciones de memoria y pueden tener capacidades de seguridad para proteger el acceso a determinadas zonas de memoria.
- Basadas en sistemas de ficheros, aplicaciones y comandos. Estas tarjetas disponen del equivalente a un sistema de ficheros compatible con el estándar ISO/IEC 7816 parte 4 y un sistema operativo en el que se incrustan una o más aplicaciones (durante el proceso de fabricación) que exponen una serie de comandos que se pueden invocar a través de API de programación.
- Java Card. Tarjeta capaz de ejecutar mini-aplicaciones Java. En este tipo de tarjetas el sistema operativo es una pequeña máquina virtual Java (JVM) y en ellas se pueden cargar dinámicamente aplicaciones desarrolladas específicamente para este entorno.

A.1.3. Tipos de tarjetas según el formato (tamaño)

En el estándar ISO/IEC 7816 parte 1 se definen los siguientes tamaños para tarjetas inteligentes:

- ID 000: el de las tarjetas SIM usadas para teléfonos móviles GSM. También acostumbran a tener este formato las tarjetas SAM (Security Access Module) utilizadas para la autenticación criptográfica mutua de tarjeta y terminal.
- ID 00: un tamaño intermedio poco utilizado comercialmente.
- ID 1: el más habitual, tamaño tarjeta de crédito.
- ID 1/000: permite remover la tarjeta ID 000 desde la tarjeta ID 1 sin herramientas de corte.

A.1.4. Tipos de tarjetas según la interfaz

Tarjeta inteligente de contacto

Estas tarjetas disponen de contactos metálicos visibles y debidamente estandarizados (parte 2 de la ISO/IEC 7816). Estas tarjetas, por tanto, deben ser insertadas en una ranura de un lector para poder operar con ellas. A través de estos contactos el lector alimenta eléctricamente a la tarjeta y transmite los datos oportunos para operar con ella conforme al estándar.



Figura A.1: Tarjeta de contacto

La serie de estándares ISO/IEC 7816 e ISO/IEC 7810 definen:

- La forma física (parte 1).
- La posición de las formas de los conectores eléctricos (parte 2).

- Las características eléctricas (parte 3).
- Los protocolos de comunicación (parte 3).
- El formato de los comandos (ADPU's) enviados a la tarjeta y las respuestas retornadas por la misma (parte 3).
- La dureza de la tarjeta.
- La funcionalidad.

bfTarjetas Inteligentes sin Contacto

El segundo tipo es la tarjeta inteligente sin contacto, RFID, en el cual el chip se comunica con el lector de tarjetas mediante acoplamiento magnético a una tasa de transferencia de 106 a 848 Kbits/s. El estándar de comunicación de tarjetas inteligentes sin contacto es el ISO/IEC 14443. Define dos tipos de tarjetas sin contacto (A y B), permitidos para distancias de comunicación de hasta 10cm. Las más abundantes son las tarjetas de la familia MIFARE de Philips, las cuales representan a la ISO/IEC 14443-A. Las tarjetas inteligentes sin contacto son una evolución de la tecnología usada desde hace años por los RFID (identificación por radio frecuencia), añadiéndoles dispositivos que los chip RFID no suelen incluir, como memoria de escritura o microcontroladores.

Tarjetas híbridas y duales

Una tarjeta híbrida es una tarjeta sin contacto (contactless) a la cual se le agrega un segundo chip de contacto. Ambos chips pueden ser chips microprocesadores o simples chips de memoria. El chip sin contacto es generalmente usado en aplicaciones que requieren transacciones rápidas. Por ejemplo el transporte, mientras que el chip de contacto es generalmente utilizado en aplicaciones que requieren de alta seguridad como las bancarias.

Seguridad

La seguridad es una de las propiedades más importantes de las tarjetas inteligentes y se aplica a múltiples niveles y con distintos mecanismos. Cada fichero lleva asociadas unas condiciones de acceso y deben ser satisfechas antes de ejecutar un comando sobre ese fichero.

En el momento de personalización de la tarjeta (durante su fabricación) se puede indicar que mecanismos de seguridad se aplican a los ficheros. Normalmente se definirán:

- Ficheros de acceso libre.
- Ficheros protegidos por claves: Pueden definirse varias claves con distintos propósitos. Normalmente se definen claves para proteger la escritura de algunos ficheros y claves específicas para los comandos de consumo y carga de las aplicaciones de monedero electrónico. De ese modo la aplicación que intente ejecutar comandos sobre ficheros protegidos tendrá que negociar previamente con la tarjeta la clave oportuna.
- Ficheros protegidos por PIN: El PIN es un número secreto que va almacenado en un fichero protegido y que es solicitado al usuario para acceder a este tipo de ficheros protegidos. Cuando el usuario lo introduce y el programa se lo pasa a la operación que va a abrir el fichero en cuestión, el sistema valida que el PIN sea correcto para dar acceso al fichero.

La negociación de claves se realiza habitualmente apoyándose en un Módulo SAM, que no deja de ser otra tarjeta inteligente en formato ID-000 alojada en un lector interno propio dentro de la carcasa del lector principal o del TPV(Terminal de Punto de Venta) y que contiene aplicaciones criptográficas que permiten negociar las claves oportunas con la tarjeta inteligente del usuario. Operando de este modo se está autenticando el lector, la tarjeta y el módulo SAM involucrados en cada operación.

Programación de aplicaciones para los sistemas en los que se utiliza la tarjeta

Existen varias API de programación estandarizadas para comunicarse con los lectores de tarjetas inteligentes desde un computador. Las principales son:

- PC/SC (Personal Computer/Smart Card). El proyecto MUSCLE proporciona una implementación casi completa de esta especificación para los sistemas operativos GNU Linux-UNIX.

- OCF (OpenCard Framework), especificado por el grupo de empresas OpenCard. Este entorno intenta proporcionar un diseño orientado a objetos fácilmente extensible y modular. El consorcio OpenCard publica el API y proporciona una implementación de referencia en Java. Existe un adaptador para que OCF trabaje sobre PC/SC.

En ambos casos, el modelo de programación que utilizan las tarjetas inteligentes está basado en protocolos de petición-respuesta. La tarjeta (su software) expone una serie de comandos que pueden ser invocados. Estos comandos interactúan con los ficheros que subyacen a cada aplicación de la tarjeta y proporcionan un resultado. Desde el terminal se invocan estos comandos a través de cualquiera de las API antes descritas componiendo un APDU (Application Protocol Data Unit - comandos con parámetros) que son enviados a la tarjeta para que ésta responda.

A.2. ISO 14443

ISO 14443 es un estándar internacional relacionado con las tarjetas de identificación electrónicas, en especial las smart cards, gestionado conjuntamente por la Organización Internacional de Normalización (ISO) y la Comisión Electrotécnica Internacional (IEC). Este estándar define una tarjeta de proximidad utilizada para identificación y pagos que por lo general utiliza el formato de tarjeta de crédito definida por ISO 7816 - ID 1 (aunque otros formatos son posibles). El sistema RFID utiliza un lector con un microcontrolador o ASIC y una antena que opera a 13,56MHz (frecuencia RFID). El lector mantiene a su alrededor un campo electromagnético de modo que al acercarse una tarjeta al campo, ésta se alimenta eléctricamente de esta energía inducida y puede establecerse la comunicación lector-tarjeta.

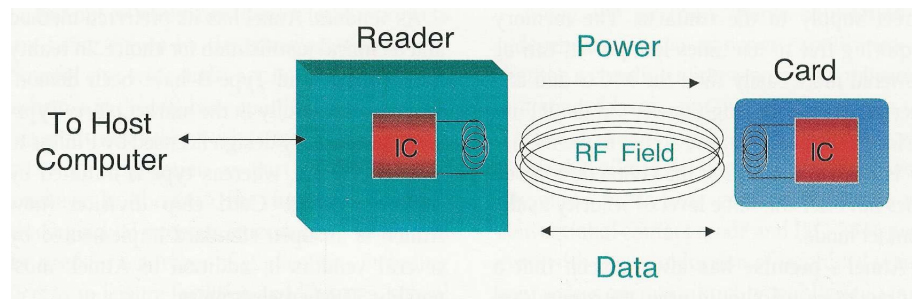


Figura A.2:

El estándar ISO 14443 consta de cuatro partes y se describen dos tipos de tarjetas: tipo A y tipo B. Las principales diferencias entre estos tipos está en los métodos de modulación, codificación de los planes (parte2) y el protocolo de inicialización de los procedimientos (parte3). Las tarjetas de ambos tipos (A y B) utilizan el mismo protocolo de alto nivel (llamado T=CL) que se describe en la parte4. El protocolo T=CL especifica los bloques de datos y los mecanismos de intercambio:

1. Bloque de datos de encadenamiento.
2. Tiempo de espera de extensión.
3. Múltiple activación.

Las tarjetas Mifare cumplen con las partes 1, 2 y 3 de tipo A de la especificación ISO/IEC 14443.

A.3. Mifare

Mifare es la tecnología de smart card sin contacto más ampliamente usada en el mundo. Es equivalente a las 3 primeras partes de la norma ISO 14443 Tipo A. La distancia típica de lectura es de hasta 10 cm, depende de la potencia del lector y factores del entorno, existiendo lectores de mayor y menor alcance. La tecnología Mifare es económica y rápida, razón por la cual es la más usada a nivel mundial hoy día.

A.3.1. Operación

Las tarjetas Mifare son tarjetas de memoria protegida. Están divididas en sectores que a su vez son subdivididos en bloques y poseen mecanismos de seguridad para el control de acceso. Su capacidad de cómputo no permite realizar operaciones criptográficas o de autenticación mutua de alto nivel, estando principalmente destinadas a monederos electrónicos simples, control de acceso, tarjetas de identidad corporativas, tarjetas de transporte urbano o para ticketing. Cada sector se divide en cuatro bloques, de los cuales tres pueden contener información del usuario, y el cuarto, llamado trailer, contiene elementos de seguridad. La información es almacenada sin un formato pre establecido, y se puede modificar con comandos simples de lectura y escritura. Mifare provee un formato especial llamado “bloque de valor”(value block); los bloques que tienen información guardada en este formato se comportan de una forma diferente, incluyendo operaciones de incremento y descuento. Los sectores utilizan dos claves de acceso llamadas Á’y ’B’. Estas claves se almacenan en el cuarto bloque junto con los permisos de acceso a cada uno de los tres bloques que son parte del mismo sector. Estos permisos pueden ser: lectura, escritura, descuento o incremento (para bloques de valor).

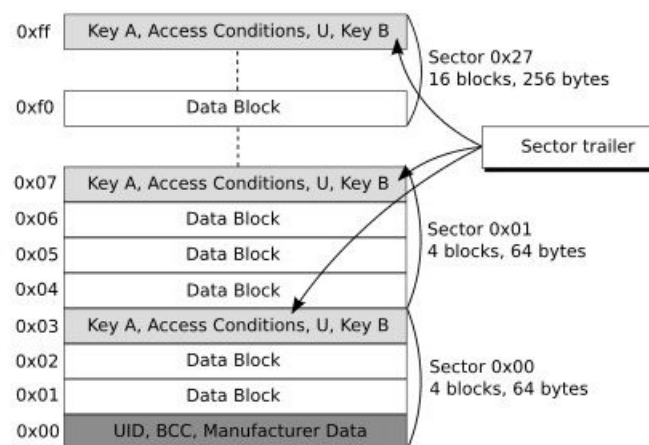


Figura A.3: Mifare Classic de 4K

Una vez que se acerca la tarjeta a un lector, ésta se activa e inicia un proceso de intercambio con el lector para establecer una comunicación cifrada. Este proceso es igual con todas las tarjetas y está diseñado para proveer protección del canal(evitando que

se espíe), y no para autenticar la tarjeta o el lector. Previo a establecer un canal cifrado la tarjeta envía un código de identificación, mediante el algoritmo de anticlisión, que usualmente es el número de serie de la tarjeta, aunque la norma ISO 14443 indica que este número puede ser aleatorio. Con este número de identificación el lector está en condiciones de realizar cualquier operación en la tarjeta, previa autenticación con las claves de acceso en los respectivos sectores. Se debe destacar que un sistema con claves diversificadas facilita el fortalecimiento de la seguridad, apoyada por una base de datos que pueda monitorear los aumentos de los saldos y demás estrategias operativas y finalmente la autenticación remota por SAM, no todos los sistemas poseen esto.

Variantes

- Mifare Classic. Son fundamentalmente de los dispositivos de almacenamiento de memoria. Existen tarjetas de 1Kb y de 4Kb. La Mifare Standard de 1KB ofrece unos 768 bytes de almacenamiento de datos, dividida en 16 sectores. La Mifare Standard de 4k ofrece 3 KB dividido en 64 sectores.
- Mifare Ultralight. Es semejante a la classic, pero sólo tiene 512 bits de memoria (es decir 64 octetos), sin seguridad. Esta tarjeta es muy barata así que se utiliza a menudo de forma desechable.
- Mifare T = CL. Bajo esta denominación se encuadran las tarjetas Mifare ProX y SmartMX. Son tarjetas con microprocesador que incorporan un sistema operativo de tarjeta (Card Operating System - COS) y aplicaciones desarrolladas específicamente para ser ejecutadas en la tarjeta. Estas tarjetas son capaces de ejecutar operaciones complejas de forma rápida y segura, igual que las tarjetas con contactos ISO 7816.
- Mifare DESFire. Esta tarjeta es una versión especial de Philips SmartMX. Se vende con un software de propósito general incorporado (el sistema operativo DESFire), que ofrece más o menos las mismas funciones que Mifare Standard (4kB de almacenamiento de datos dividido en 16 bloques), pero con una mayor flexibilidad, una mayor seguridad (triple DES), y con mayor rapidez (protocolo T=CL).

- Mifare DESFire EV1. Es la primera evolución de Mifare DESFire, compatible con la versión anterior, pero aún más segura, alcanzando la certificación EAL 4.

Apéndice B

Lector/Escritor RFID

B.1. Reglas y Parámetros de Diseño de una Antena RF

Pasos para el diseño de la antena RF:

- A) Diseñar el inductor, medir su inductancia L y resistencia R (o factor de calidad Q).
- B) Calcular los capacitores para el circuito resonante, que forman junto con el inductor.
- C) Sintonizar el circuito resonante junto con el filtro pasa bajo a la impedancia requerida.
- D) Conectar el circuito resonante a la salida del integrado(TX1 y TX2), verificar la corriente I_{TVDD} y si es necesario sintonizar los componentes para un desempeño óptimo.
- E) Verificar y ajustar el factor de calidad Q .
- F) Verificar y ajustar el circuito receptor.

B.1.1. Diseño del inductor

Se recomienda usar antenas cuyo inductor tenga forma circular o cuadrado. El valor exacto del inductor es difícil de calcular pero puede ser aproximado por la siguiente

ecuación:

$$L_1[nH] = 2 \cdot l_1 \cdot \left(\ln\left(\frac{l_1}{D_1}\right) - K \right) \cdot N_1^{1,8}$$

donde:

l_1 Longitud de una vuelta del conductor (en cm).

D_1 Diámetro del conductor o ancho del conductor del PCB.

K Factor de forma ($K = 1,07$ antena circular y $K = 1,47$ antena cuadrada).

N_1 Número de vueltas.

La antena debe ser simétrica, donde el punto central puede estar conectado a GND. Si esto es así, se sugiere mantener este punto lo más cercano posible al conector de la antena. El radio de la antena deberá ser $r > 5cm$ para una sola vuelta de cada uno de los inductores simétricos L_a y L_b , o $r < 5cm$ para dos vueltas. El blindaje de campo eléctrico debe ser conectado a GND.

Los valores de inductancia y resistencia del inductor, si se siguen las reglas de diseño, se encuentran entre:

$$L = 300nH...2\mu H$$

$$R_{coil} = 0,5\Omega...5\Omega$$

Resistor externo

En serie con el inductor se agrega un resistor externo. El valor del mismo se encuentra mediante las ecuaciones:

$$Q = \frac{wL}{R_{coil}} \rightarrow R_{coil} = \frac{wL}{Q}$$

y $R = 2 \cdot R_s + R_{coil} = R_{Sa} + R_{Sb} + R_{coil}$, donde R es la resistencia total, R_{Sa} y R_{Sb} son cada uno de los

Definiendo Q entre 20 y 30, se pueden hallar los resistores externos:

$$R_{Sa} = R_{Sb} = \frac{1}{2} \cdot (R - R_{coil}) = \frac{wL}{2Q} - \frac{R_{coil}}{2} \text{ con } w = 2\pi \cdot 13,56MHz$$

Dejando de lado la influencia de todos los otros componentes en el factor Q , este cálculo sólo da una estimación del valor de R_s , pero esta estimación es necesaria para el cálculo de los capacitores del circuito de resonancia.

En muchas aplicaciones prácticas es posible observar que se prescinde del valor de resistencia externa R_s , teniendo en cuenta sólo el valor de resistencia del inductor R_{coil} .

B.1.2. Capacitores del circuito resonante

Gracias a la simetría del circuito es posible simplificar los cálculos operando sólo con la mitad del circuito, por tanto los valores del inductor L , la resistencia R (incluyendo el resistor externo) y el valor de impedancia requerida de la antena Z_{ant} , empleados en los siguientes cálculos son la mitad del valor correspondiente a la totalidad del circuito. Aplicando entonces la suma de impedancias a la mitad del circuito y sabiendo que el resultado tiene que ser real e igual a Z_{ant} , es posible hallar los valores del capacitor paralelo C_2 y el capacitor serie C_1 mediante las siguientes igualdades:

$$C_{2a} = C_{2b} = \frac{L}{\omega^2 L^2 + R^2} - \frac{R}{(\omega^2 L^2 + R^2) \omega \sqrt{\frac{Z_a}{\left(\frac{\omega^2 L^2 + R^2}{R} - Z_a\right)}}}$$

$$C_{1a} = C_{1b} = \frac{1}{\omega \sqrt{Z_a \cdot \left(\frac{\omega^2 L^2 + R^2}{R} - Z_a\right)}}$$

$$Z_{ant} = 250\Omega$$

El valor de $Z = 2 \cdot Z_{ant} = 500\Omega$ podría ser incrementado hasta $Z = 2 \cdot Z_{ant} = 800\Omega$ para incrementar la potencia de salida, pero el límite de corriente de salida desde el integrado no debe ser excedido.

B.1.3. Sintonizar el circuito resonante

El circuito todo (incluyendo el filtro pasa bajos) tiene que ser adaptado a una impedancia de aproximadamente 40Ω entre TX1 y TX2 (500Ω si no tenemos en cuenta el filtro). Donde los valores propuestos para los componentes del filtro son:

$$L_0 = 1\mu H \text{ (e.g. TDK NL322522T-1R0J)}$$

$$C_{01} = 68pF \text{ (Ceramic NP0, tolerance } \leq \pm 2\%)$$

$$C_{02} = 56pF \text{ (Ceramic NP0, tolerance } \leq \pm 2\%)$$

Con estos valores, la frecuencia de resonancia del filtro se encuentra centrada en $14,4MHz(13,56MHz + 847,5KHz)$. Esto mejora la performance en dos formas:

- Incrementa la relación señal a ruido de la señal recibida.
- Decrementa el sobretiro de los pulsos transmitidos, mejorando la calidad de la señal transmitida.

El procedimiento para sintonizar el circuito, es el siguiente:

Los materiales necesarios son:

- Generador de señales ($13,56\text{MHz}$).
- Osciloscopio con puntas de prueba.
- Resistor de referencia (40Ω).

Se debe conectar las puntas del osciloscopio a la salida del generador y en paralelo un resistor de referencia de 40Ω (500Ω en caso de sintonizar el circuito sin conectar el filtro pasa bajos).

Calibración

Se genera una señal sinusoidal de frecuencia $13,56\text{MHz}$ y de amplitud entre 2V y 5V . El osciloscopio se configura para observar las figuras de Lissajous, con la escala del eje X dos veces la del eje Y. Se calibra el capacitor, C_{cal} , de la punta de prueba del osciloscopio hasta que la figura de Lissajous sea un segmento de recta, inclinado 45° .

Sintonizado

Luego de la calibración se sustituye el resistor de referencia por la antena y se sintoniza la misma variando los capacitores C_1 y C_2 , hasta que se obtenga una figura como la obtenida en el caso anterior. En ese momento la antena se encuentra sintonizada.

En caso de contar con un analizador de redes, el método anterior puede ser evitado, ya que es posible sintonizar el circuito buscando que la impedancia en el diagrama de Smith se ubique sobre el eje real al alcanzar la frecuencia de trabajo, en este caso $13,56\text{MHz}$.

B.1.4. Valor de I_{TVDD}

El integrado de la familia Micore, entrega a la salida una señal cuadrada, con valor de pico a pico $U_{TxAC} = 2,5V_{pp}$ centrada en el valor de continua $U_{TxDC} = 2,5\text{V}$, con una frecuencia $f_0 = 13,56\text{MHz}$ y un máximo de salida de corriente:

$$I_{TVDD} \leq 150\text{mA}$$

Esto significa que la salida TX oscila entre 0V y 5V. TX1 y TX2 usualmente están desfasados 180°, dependiendo de la configuración del bit 3 (TX2Inv) del registro Tx-Control (ver hoja de datos del integrado RC632).

B.1.5. Factor de calidad Q

El factor de calidad Q está directamente asociado con la forma de los pulsos modulados, éste puede ser usado para verificar el valor del factor.

Un osciloscopio con al menos 50MHz de ancho de banda puede ser usado para observar la forma de los pulsos; donde los canales son conectados de la siguiente forma:

CH1: La punta de prueba conectada en este canal forma un loop con su línea de tierra para generar el acoplamiento necesario al estar próxima a la antena.

CH2: Este canal es conectado a la salida del pin 4 (MFout) de integrado y es usado como canal de disparo.

El registro MFoutSelect (26h) es configurado con los valores:

“2” para que la señal sea modulada con código Miller.

“3” para flujo de datos serial (sin código Miller).

Ver hoja de datos del integrado RC632 por más detalles.

Es recomendado verificar que la forma de los pulsos cumpla con lo establecido en la norma ISO14443. La figura debajo muestra como son estos pulsos. Para garantizar que la antena se encuentre bien sintonizada y el factor Q sea el correcto, debe verificarse que:

- i. La señal caiga debajo del 5 % de su valor máximo (sin tener en cuenta el sobretiro).
- ii. El tiempo t_2 debe estar limitado entre: $0,7\mu s < t_2 < 1,4\mu s$.

Si $t_2 < 0,7\mu s$, el factor Q es muy alto (mayor que 35), por lo tanto la resistencia externa R_{ext} debe ser incrementada.

Si $t_2 > 1,4\mu s$ el factor Q es muy bajo, la distancia de operación no será cumplida y por lo tanto R_{ext} debe ser decrementada.

La tabla siguiente muestra la duración de los pulsos en μs de acuerdo a la norma ISO 14443.

Pulses length	t1	t2 min	t3 max	t4 max
T1 MAX	3.0	0.7	1.0	0.4
T1 MIN	2.0	0.7	1.0	0.4

Cuadro B.1: Duración de los pulsos en μs - ISO 14443

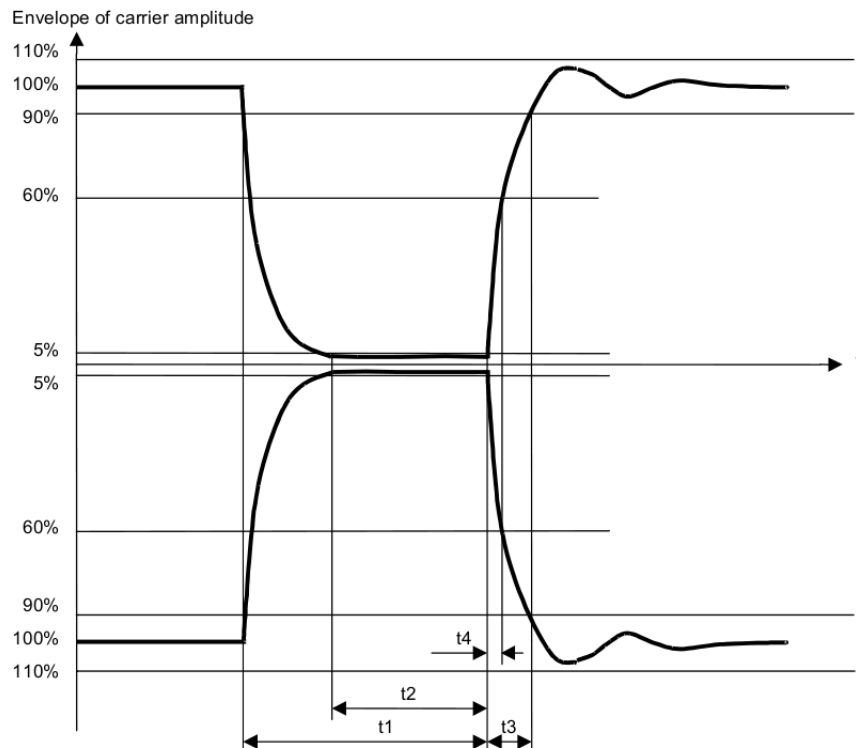


Figura B.1: Forma de pulso acorde a la norma ISO 14443

B.1.6. Circuito receptor

Cuando ya se han tomado en cuenta todos los cuidados en el diseño del transmisor, el circuito receptor debe ser conectado y ajustado. Los valores de los componentes sugeridos en el circuito receptor son los siguientes:

$$C_3 = 1nF \text{ (Ceramic NP0, tolerance } \leq \pm 10\%)$$

$$C_4 = 100nF \text{ (Ceramic X7R, tolerance } \leq \pm 10\%)$$

$$R_1 = 470\Omega \dots 4,7k\Omega$$

$$R_2 = 820\Omega$$

Dos reglas deben ser tenidas en cuenta para este circuito:

- i. El nivel de tensión de continua, DC, en la entrada Rx tiene que ser mantenido a V_{mid} (por eso es necesario R_2 y C_4 , ver figura debajo).
- ii. El nivel de tensión de alterna, AC, en la entrada Rx debe ser mantenido entre los siguientes límites: $1,5V_{pp} < V_{Rx} < 3,0V_{pp}$.

Si $V_{Rx} > 3,0V_{pp}$, R_1 debe ser incrementada.

Si $V_{Rx} < 1,5V_{pp}$, R_1 debe ser decrementada.

El voltaje a la entrada Rx debe ser verificado con y sin presencia de una tarjeta entre los límites máximo y mínimo de distancia de operación.

El valor límite $V_{Rx} = 3,0V_{pp}$ no debe ser excedido, un valor mayor puede causar fallos en la recepción.

Otros puntos a tener en cuenta

PCB

La parte más crítica de todo el circuito analógico es el directamente conectado al integrado, o sea el filtro pasa bajos y la conexión de TVDD a la fuente de alimentación. Entonces, por un lado un filtro puede ser usado para la conexión a la fuente de alimentación. Por otro lado el diseño del filtro a la salida del integrado, formado por L_0 y

C_0 , debe ser considerado con mucho cuidado. El área y la distancia del filtro al integrado deben ser mantenidas lo más pequeñas posibles. Es recomendado además un plano de tierra.

La figura siguiente muestra un esquemático del diseño de una antena:

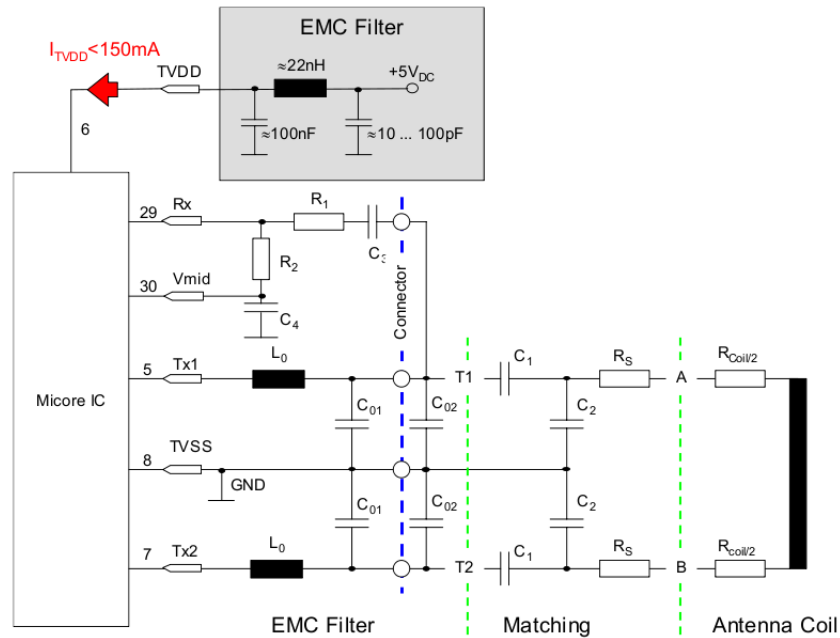


Figura B.2: Esquema de una antena, identificando sus principales secciones

Filtro de entrada de alimentación

Aunque no sería necesario, un filtro puede ser conectado a la entrada TVDD para mejorar los siguientes puntos:

- a) suprimir ruido llegado desde la fuente de alimentación.
- b) suprimir armónicos provenientes desde el transmisor.

Filtros idénticos pueden ser ubicados en las entradas AVDD y DVDD.

Blindaje

El blindaje eléctrico absorbe el campo eléctrico generado por la antena. Para construir un blindaje, es recomendable usar un PCB de al menos 4 capas, donde el loop del blindaje se encuentra en las 2 capas externas. Este loop no debe ser cerrado y debe estar conectado en su punto central al sistema de tierra mediante una vía. Los extremos de la bobina deben ser ruteados próximos entre sí para evitar inductancias adicionales. La figura siguiente da una idea de como debe ser un blindaje:

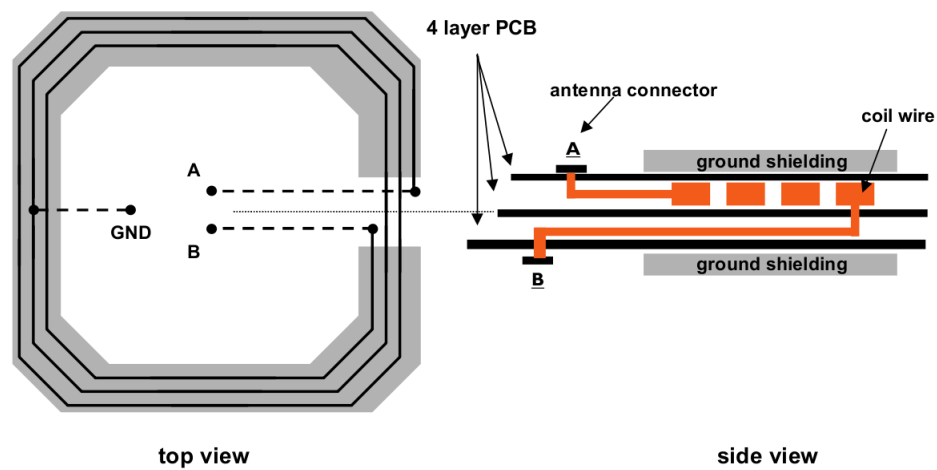


Figura B.3: Blindaje de una antena en un diseño de 4 capas

Apéndice C

Software

C.1. OpenEmbedded-Bitbake

Para la instalación, configuración y ejecución de esta herramienta, se deben seguir los pasos en detalle. Se debe tener una buena conexión a internet para la descarga de fuentes, espacio libre en disco duro de no menos de 10GB, buen procesador y paciencia ya que los desarrollos completos demoran varias horas.

Primero se instalan los paquetes previos necesarios.

Paquetes importantes:

```
$ sudo apt-get install sed wget cvs subversion git-core \  
coreutils unzip texi2html texinfo docbook-utils \  
gawk python-pysqlite2 diffstat help2man make gcc build-essential g++ \  
desktop-file-utils chrpath
```

Paquetes secundarios (aceleran los procesos):

```
$ sudo apt-get install libxml2-utils xmlto python-psyco apr
```

Chequear que /bin/sh no tiene un enlace simbólico a “dash”:

```
$ ls -l /bin/sh
```

Debe estar enlazado a “bash”. Si no lo está:

```
$ sudo dpkg-reconfigure dash
```

Aquí seleccionamos NO instalar “dash” como /bin/sh

Compilador para aumentar la velocidad de bitbake:

```
$ sudo apt-get install python-psyco
```

Para versiones de Ubuntu mayores o iguales a la 10.04:

```
$ sudo su
```

```
$ echo 128 > /proc/sys/vm/mmap_min_addr
```

```
$ exit
```

```
$ sudo sysctl -w vm.mmap_min_addr=128
```

Instalación:

El directorio base seleccionado para el desarrollo con OpenEmbedded es stuff (puede ser otro), y se ubicó en /.

Se crea la estructura de directorios:

```
$ sudo mkdir -p /stuff/build/conf
```

```
$ cd /stuff/
```

Bitbake es la herramienta de construcción que utiliza OpenEmbedded. Está escrita en Python, por lo que no es necesario compilarlo para que funcione.

```
$ sudo wget http://download.berlios.de/bitbake/bitbake-1.10.2.tar.gz
```

Nota: esta es la última versión disponible al momento. Para saber cual es la última versión disponible, entrar a: <http://download.berlios.de/bitbake/>.

Para las nuevas versiones es necesario tener instalado Python 2.6 o posterior.

Luego se descomprime el tar.gz bajado:

```
$ sudo tar -xzf bitbake-1.10.2.tar.gz
$ ls
```

Se debe ver un directorio llamado en este caso bitbake-1.10.2 (se puede renombrar a: “bitbake” por comodidad).

Para obtener OpenEmbedded es necesario tener instalado git.

Ahora se hace lo siguiente:

```
$ cd /stuff
$ sudo git clone git://git.openembedded.org/openembedded
```

Nota: git clone es para hacer un checkout del repositorio.

Otro repositorio es <http://repo.or.cz/r/openembedded.git>

Demora mucho. Al finalizar se crea un directorio con el nombre openembedded.

Se recomienda actualizar OpenEmbedded una vez al día:

```
$ cd /stuff/openembedded
$ sudo git pull
```

Configuración:

Se modifica la configuración local, donde se debe indicar todo lo que se quiera crear.

```
$ cd /stuff/
$ sudo cp openembedded/conf/local.conf.sample build/conf/local.conf
$ sudo vi build/conf/local.conf
```

Nota: en lugar de vi, se pueden usar nano o incluso gedit. Estos son editores de texto ordenados por complejidad.

En este punto hay que tener cuidado debido a que existen muchas variables a editar y se necesita mucho conocimiento para poder cambiarlas.

La mínima cantidad de variables a editar para un desarrollo correcto son las siguientes:

```
BBFILES = "/stuff/openembedded/recipes/*/*.bb"  
MACHINE = "beagleboard"  
DISTRO = "angstrom-2008.1"  
PARALLEL_MAKE = "-j 5"  
INHERIT += "rm_work"
```

Nota: Los parámetros detallados antes ya existen en el archivo de configuración, algunos deben ser descomentados y/o editados ya que lo único que cambia es el valor asignado.

BBFILES: indica que archivos son considerados durante el desarrollo.

MACHINE: el nombre asociado a la SBC que se esté usando. Para saber el nombre asociado a la SBC se puede ver el contenido del directorio `/stuff/openembedded/conf/machine`.

DISTRO: qué versión de la distribución se quiere instalar. Aquí se eligió la última versión estable de Angström, aunque si se pone "angstrom-2010.x", se obtiene una versión más nueva (no asegura estabilidad). La versión no solo afecta a la distribución sino que la versión del kernel generado va a depender de esta versión. Por ejemplo, con 2008.1 se obtiene un kernel 2.6.32 y con 2010.x se obtiene un kernel 2.6.37. Para saber cuales son las versiones disponibles al momento se puede ver el contenido del directorio `/stuff/openembedded/conf/distro`.

PARALLEL_MAKE: indica cuantas operaciones simultáneas puede realizar el procesador de la pc de desarrollo. En general el valor se puede calcular como sigue: (cantidad de procesadores)x2 +1. En este caso 5 equivale a una cpu del tipo core2duo.

INHERIT += "rm_work": esta opción elimina los fuentes después de haber construido los paquetes. Esto hace que el tamaño del desarrollo en disco, no supere los 10GB. Si esta opción no se elige, se deben tener por lo menos 40GB de espacio libre en disco duro. También se puede decir que si se elige esta opción algunos fuentes deberán ser bajados nuevamente en cada desarrollo, lo que lo puede hacer más lento.

Conviene leer todo el archivo para tener una idea básica de lo que hace. Si en algún lugar se quiere hacer referencia al “home” del usuario, la ruta se debe escribir completa (no se puede ~).

La última línea debe ser borrada (esto es para asegurarse de que se leyó todo).

Ejecución:

Siempre antes de empezar a desarrollar se debe ejecutar lo siguiente:

```
$ export BBPATH=/stuff/build:/stuff/openembedded
$ export PATH=/stuff/bitbake/bin:$PATH
```

Comenzando el desarrollo:

```
$ cd /stuff/build
$ bitbake console-image
```

Nota: Al ejecutarlo por primera vez, demora varias horas.

Si aparecen errores como “Please set persistent and cache” o “no se puede acceder al directorio tmp” esto se soluciona dando permisos al directorio stuff:

```
$ sudo su
$ chmod -R 777 /stuff
```

El comando bitbake console-image baja todos los fuentes y genera todos los binarios necesarios para la ejecución de la distribución Angström en modo consola. Otra opción, si solo queremos un kernel, es el comando bitbake virtual/kernel, pero para entender bien el funcionamiento del bitbake, la primera vez se recomienda bitbake console-image.

Luego de ejecutado el comando, se crea toda la estructura de directorios.

A continuación se detallan los más importantes:

/stuff/build/tmp/deploy/glibc/images/beagleboard/

Aquí se guardan los archivos generados.

/stuff/build/tmp/work/beagleboard-angstrom-linux-gnueabi/

Aquí se encuentran los directorios con los fuentes del kernel y el u-boot.

C.2. uImage

Se detallan las modificaciones en el archivo `board_omap3beagle.c` necesarios para la inicialización correcta de las interfaces SPI y GPIO. Como ya se comentó este archivo está ubicado en `/stuff/build/tmp/work/beagleboard-angstrom-linux-gnueabi/linux-omap-.../git/arch/arm/mach-omap2/` y es el encargado de toda la inicialización de las interfaces del sistema.

En el caso de la interfaz SPI se vio que no se lograba un mapeo de la interfaz en `/dev`, lo que no permitía el acceso a ésta a nivel de usuario. En el caso de la interfaz GPIO se vio que para los pines GPIO no basta con los cambios realizados en el u-boot para establecer su dirección y valor al iniciar el sistema. A continuación se plantea una posible solución para ambos casos.

Cambios asociados al SPI:

Se creó una estructura (`spi_board_info` `beagle_mcspi_board_info`) que contempla todas las posibilidades de interfaz SPI en la Beagleboard y agrega información sobre éstas. En la estructura se pueden ver tres formas de representar al SPI: `spi3.0`, `spi3.1` y `spi4.0`. El microprocesador de la Beagleboard tiene 4 interfaces SPI disponibles de las cuales la 3 y la 4 son accesibles desde el bloque de expansión de la Beagleboard. Además la interfaz `spi3` se puede encontrar en dos modalidades 3.0 o 3.1 dependiendo de si se utiliza el CS0 o el CS1 como chip select de la interfaz. La interfaz `spi4` solo puede utilizar el CS0. Es por esto que en la estructura se definen `spi3.0`, `spi3.1` y `spi4.0`. Dentro de cada interfaz definida se agrega información sobre la interfaz, como ser el nombre (modalias), la máxima velocidad de transferencia/recepción de datos (`max_speed_hz`), número de bus (`bus_num`), chip select (`chip_select`) y modo del spi (`SPI_MODE_1`).

```
static struct spi_board_info beagle_mcspi_board_info[] = {
    /* spi 3.0 */
    {
        .modalias = "spidev",
        .max_speed_hz = 48000000, /* 48 Mbps */
        .bus_num = 3,
        .chip_select = 0,
        .mode = SPI_MODE_1,
    },

```



```

/* spi 3.1 */
{
    .modalias = "spidev",
    .max_speed_hz = 48000000, /* 48 Mbps */
    .bus_num = 3,
    .chip_select = 1,
    .mode = SPI_MODE_1,
},
/* spi 4.0 */
{
    .modalias = "spidev",
    .max_speed_hz = 48000000, /* 48 Mbps */
    .bus_num = 4,
    .chip_select = 0,
    .mode = SPI_MODE_1,
},
};

```

Luego de definidas las interfaces fue creada una función (`omap3_beagle_init_spi_rf2`) que las inicializara.

```

static void __init omap3_beagle_init_spi_rf2(void)
{
    printk(KERN_INFO "Usando SPI\n");
    /* hook the spi ports to the spidev driver */
    spi_register_board_info(beagle_mcspi_board_info,
        ARRAY_SIZE(beagle_mcspi_board_info));
}

```

Para que la función de inicialización de la interfaz SPI pueda ejecutarse, se debe hacer referencia a ésta en la función general de inicialización de interfaces asociada a la Beagleboard (`omap3_beagle_init`).

```
omap3_beagle_init_spi_rf2();
```

Con estos cambios se logró que las interfaces SPI sean accesibles en el espacio de usuario bajo `/dev` y mapeadas como `spidev3.0`, `spidev3.1`, `spidev4.0`.

Cambios asociados al GPIO:

Se creó una función (`gpio_config_rf2`) que dado un número asociado con el pin GPIO, establece su dirección y valor.

```
static void gpio_config_rf2(unsigned gpio, int direction,
int value) {
    /* Tell the kernel, we want to use the GPIO*/
    if (gpio_request(gpio, "gpio\n") != 0) {
        printk(KERN_ALERT "Unable to request GPIO %d\n",
gpio);
    }
    else {
        /* Now tell the kernel that GPIO is an (in-out)put
and should be set to value (only as output) */
        switch (direction) {
            case 0: if (gpio_direction_output(gpio, value) != 0) {
                printk(KERN_ALERT "Unable to set GPIO
direction for GPIO %d\n", gpio);
            }
            else {
                /* enable direction on userspace */
                if (gpio_export(gpio, 1) != 0){
                    printk(KERN_ALERT "Unable to set GPIO
export for GPIO %d\n", gpio);
                }
            }
            break;
            case 1: if (gpio_direction_input(gpio) != 0) {
                printk(KERN_ALERT "Unable to set GPIO
direction for GPIO %d\n", gpio);
            }
            else {
                /* enable direction on userspace */
                if (gpio_export(gpio, 1) != 0) {
                    printk(KERN_ALERT "Unable to set GPIO
export for GPIO %d\n", gpio);
                }
            }
            break;
            default: break;
        }
    }
}
```

Se creó la función de inicialización (`gpio_rf2`) que establece la configuración de todos los pines GPIO del sistema *RF*².

```
static void __init gpio_rf2(void)
{
    printk(KERN_ALERT "Configurando GPIO RF2...\n");
    gpio_config_rf2(133, 0, 1); /*E*/
    gpio_config_rf2(134, 0, 0); /*D5*/
    gpio_config_rf2(136, 0, 0); /*D7*/
    gpio_config_rf2(137, 0, 0); /*XOE*/
    gpio_config_rf2(138, 0, 0); /*led rojo*/
    gpio_config_rf2(139, 0, 0); /*led verde*/
    gpio_config_rf2(144, 0, 0); /*RST_SC*/
    gpio_config_rf2(145, 0, 0); /*led amarillo*/
    gpio_config_rf2(156, 0, 0); /*RW*/
    gpio_config_rf2(157, 0, 0); /*RS*/
    gpio_config_rf2(158, 0, 0); /*Buzzer*/
    gpio_config_rf2(159, 0, 0); /*D4*/
    gpio_config_rf2(161, 0, 0); /*D6*/
    gpio_config_rf2(162, 0, 0); /*Backlight*/
    gpio_config_rf2(168, 0, 1); /*RST_RF*/
    gpio_config_rf2(183, 1, 0); /*IRQ_RF*/
}
```

Luego, como en el caso de la interfaz SPI, se debe hacer referencia a la función anterior en la función de inicialización del sistema (`omap3_beagle_init`).

```
gpio_rf2();
```

Con estos cambios se logró un cambio en la configuración de los pines GPIO, según la dirección y el valor que les corresponde para el buen funcionamiento del sistema *RF*².

C.3. Depuración remota

A continuación se detalla la configuración de depuración remota con conexión ethernet.

En la Beagleboard:

```
$ gdbserver localhost: <puerto> <ejecutable Aplicación> <argumentos>
```

En el pc de desarrollo:

\$ gdb

\$ target remote <ip_Beagleboard>:<puerto>

<puerto>: número del puerto por el que se conectan. El puerto no debe estar ocupado por otra aplicación. Por ejemplo un número > 2000 funciona correctamente.

<ejecutable Aplicación> <argumentos>: es el nombre de la aplicación que se quiere depurar y si la aplicación necesita algún argumento para ejecutarse correctamente también se deben agregar.

<ip_Beagleboard>: es la ip de la Beagleboard.

Parte VI

Bibliografía

Bibliografía