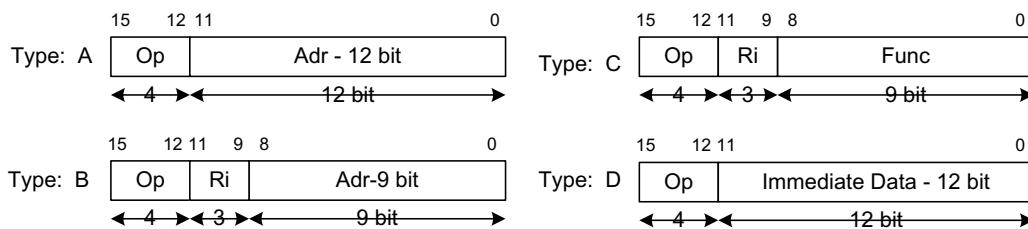




هدف از این تمرین کامپیوتری پیاده‌سازی Multi-Cycle پردازنده‌ای با ویژگی‌های زیر است:

- رجیستر فایل شامل ۸ رجیستر ۱۶ بیتی (R0 تا R7) است، که R0 به عنوان Accumulator مورد استفاده قرار می‌گیرد.
- توانایی آدرس دهی حافظه‌ای به ظرفیت  $4K \times 16\text{bit}$
- چهار نوع دستور با قالب‌های زیر:



جدول زیر دستورات این پردازنده را نشان می‌دهد.

Mnemonic	Description	Opcode	Function	Type
Load	adr-12	0000	-	A
Store	adr-12	0001	-	A
Jump	adr-12	0010	-	A
BranchZ	Ri, adr-9	0100	-	B
MoveTo	Ri	1000	000000001	C
MoveFrom	Ri	1000	000000010	C
Add	Ri	1000	000000100	C
Sub	Ri	1000	000001000	C
And	Ri	1000	000010000	C
Or	Ri	1000	000100000	C
Not	Ri	1000	001000000	C
Nop	-	1000	010000000	C
Addi	Imm-12	1100	-	D
Subi	Imm-12	1101	-	D
andi	Imm-12	1110	-	D
Ori	Imm-12	1111	-	D

جدول صحت ALU به صورت زیر است.

Operation	y
000	In1 + In2
001	In1 - In2
010	In1 & In2
011	In1   In2
100	Not In1
101	In1
110	In2



برای تست پردازنده‌ی خود، یک برنامه بنویسید که حاصل جمع عناصر یک آرایه‌ی ۱۰ عنصری از اعداد را به دست آورد.

### روش ارزیابی:

- پیاده‌سازی پردازنده ۱۰۰ نمره دارد
- ۲۵ نمره طراحی مسیر داده و واحد کنترل (به همراه کد وریلگ باید بارگذاری شود)
- ۱۵ نمره روش کدینگ (مسیر داده به صورت ساختاری و واحد کنترل به صورت مدل هافمن)
- ۴۰ نمره صحت طراحی با برنامه‌ی طراحی شده توسط شما
- ۲۰ نمره صحت طراحی با برنامه‌ی طراحی شده توسط دستیاران آموزشی