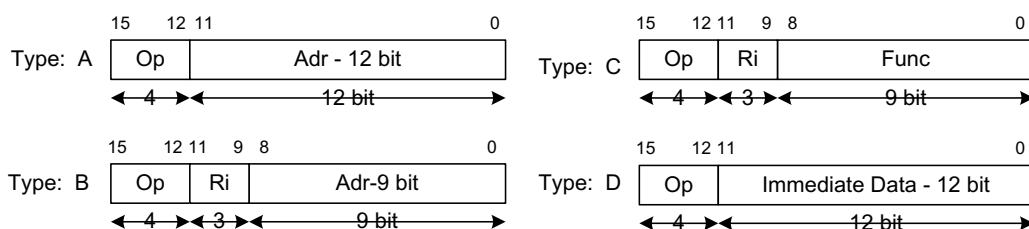




هدف از این تمرین کامپیوتری پیاده‌سازی Multi-Cycle پردازنده‌ای با ویژگی‌های زیر است:

- رجیستر فایل شامل ۸ رجیستر ۱۶ بیتی (R0 تا R7) است، که R0 به عنوان Accumulator مورد استفاده قرار می‌گیرد.
- توانایی آدرس‌دهی حافظه‌ای به ظرفیت 4Kx16bit
- چهار نوع دستور با قالب‌های زیر:



- جدول زیر دستورات این پردازنده را نشان می‌دهد.

Mnemonic		Description	Opcode	Function	Type
Load	adr-12	$R0 \leftarrow M[adr-12]$	0000	-	A
Store	adr-12	$M[adr-12] \leftarrow R0$	0001	-	A
Jump	adr-12	$PC \leftarrow adr-12$	0010	-	A
BranchZ	Ri, adr-9	If ($R0=Ri$) $PC[8:0] \leftarrow adr-9$	0100	-	B
MoveTo	Ri	$Ri \leftarrow R0$	1000	000000001	C
MoveFrom	Ri	$R0 \leftarrow Ri$	1000	000000010	C
Add	Ri	$R0 \leftarrow R0 + Ri$	1000	000000100	C
Sub	Ri	$R0 \leftarrow R0 - Ri$	1000	000001000	C
And	Ri	$R0 \leftarrow R0 \text{ AND } Ri$	1000	000010000	C
Or	Ri	$R0 \leftarrow R0 \text{ OR } Ri$	1000	000100000	C
Not	Ri	$R0 \leftarrow \text{NOT } Ri$	1000	001000000	C
Nop	-	No Operation	1000	010000000	C
Addi	Imm-12	$R0 \leftarrow R0 + \text{Imm-12}$	1100	-	D
Subi	Imm-12	$R0 \leftarrow R0 - \text{Imm-12}$	1101	-	D
Andi	Imm-12	$R0 \leftarrow R0 \text{ AND Imm-12}$	1110	-	D
Ori	Imm-12	$R0 \leftarrow R0 \text{ OR Imm-12}$	1111	-	D

- جدول صحت ALU به صورت زیر است.

Operation	y
000	$In1 + In2$
001	$In1 - In2$
010	$In1 \& In2$
011	$In1 In2$
100	Not In1
101	In1
110	In2



برای تست پردازنده‌ی خود، یک برنامه بنویسید که حاصل جمع عناصر یک آرایه‌ی ۱۰ عنصری از اعداد را به دست آورد.

روش ارزیابی:

- پیاده‌سازی پردازنده ۱۰۰ نمره دارد
 - ۲۵ نمره طراحی مسیر داده و واحد کنترل (به همراه کد ورپلاگ باید بارگذاری شود)
 - ۱۵ نمره روش کدینگ (مسیر داده به صورت ساختاری و واحد کنترل به صورت مدل هافمن)
 - ۴۰ نمره صحت طراحی با برنامه‌ی طراحی شده توسط شما
 - ۲۰ نمره صحت طراحی با برنامه‌ی طراحی شده توسط دستیاران آموزشی