

Zadání virtuální laboratoře č. 4

Bipolární tranzistor ve funkci spínače a zesilovače

Cíle: Seznámit se s bipolárním tranzistorem (typu NPN) v zapojení se společným emitorem (SE), prakticky ověřit jeho činnost v aplikacích spínače a zesilovače a jeho využití v oblasti číslicové techniky.

Motivace

Na základě sady experimentů budete moci ověřit, pochopit a objasnit princip činnosti bipolárního tranzistoru a jeho vybraných aplikací.

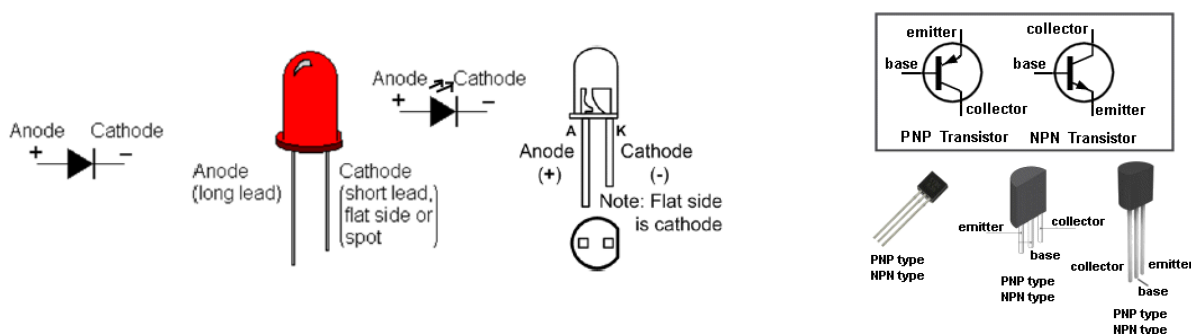
Výstup a jeho hodnocení

Vzhledem k omezení prezenční výuky budete odevzdávat stručnou **zprávu ve formátu PDF** s názvem `xlogin00_lab4.pdf` (kde `xlogin00` je váš login do počítačové sítě na FIT) do informačního systému do termínu **Laboratoře**. Zpráva by měla obsahovat všechny informace požadované v postupu samostatné činnosti.

Vývojové prostředí

Ve virtuální laboratoři budeme používat prostředí Tinkercad. Na serveru YouTube¹ máte krátkou ukázkou práce v tomto prostředí. URL a uživatelské jméno pro připojení ke třídě. Po přihlášení pomocí URL třídy a uživatelského jména, které najdete v informačním systému, si stáhněte kopii zadání². Na vašem "virtuálním stole" naleznete následující komponenty:

- **Nepájivé pole** (k propojování obvodových prvků **použijte toto pole**),
- **Rezistory** o hodnotách odporů dle příslušných schémat (viz dále v zadání),
- **Potenciometry** (rezistor s proměnným odporem)
- 2x polovodičový tranzistor typu NPN
- 1x **svítivá polovodičová dioda (LED)**; pozn.: katoda je kratší vývod u zarovnaného/seříznutého okraje pouzdra, anoda je delší vývod u zakulaceného okraje pouzdra,
- **Zdroj napětí**: 1x napájecí zdroj (ss./= 5 V),
- **Měřicí přístroje** (funkce a počet dle potřeby měřicí úlohy): multimetr, osciloskop.



Obr. 1: Polovodičová dioda - schematická značka, pouzdro a rozlišení vývodů pro svítivou diodu (vlevo), NPN a PNP tranzistor (vpravo)

Případné problémy s vývojovým prostředím konzultujte s V. Mrázkem přes MS Teams či mail (mrazek@fit.vutbr.cz). Před psaním problému zkuste: 1) vypnout blokaci reklam v prohlížeči (např. Adblock), či 2) zkusit jiný prohlížeč.

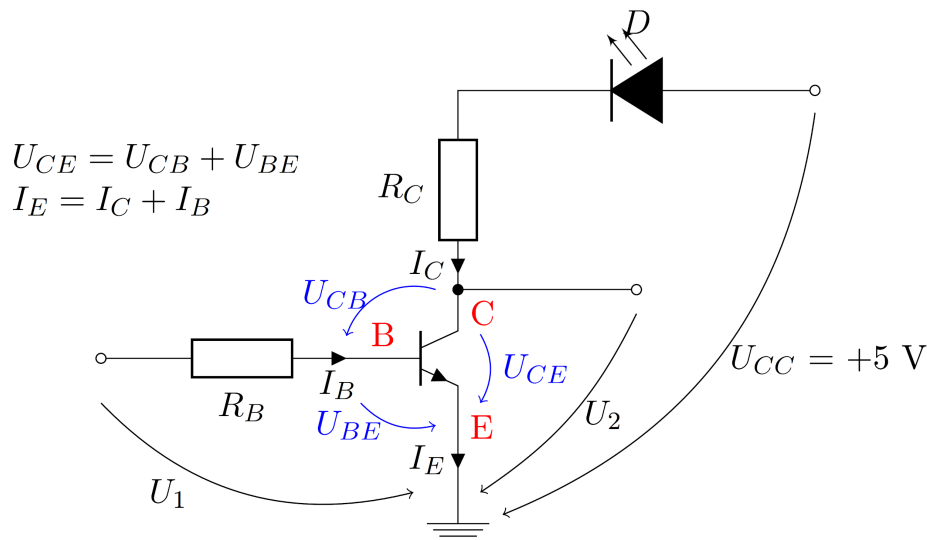
¹ <https://www.youtube.com/watch?v=bwusm5hsrnE>

² <https://www.tinkercad.com/login?next=%2Fthings%2FzIMhiWoeN-iel-lab-4>

Experimenty

Odevzdávaná zpráva musí být vypracována v originálním provedení (odevzdání téže zprávy různými osobami je nepřípustné; spolupracujete-li na řešení laboratoře s někým jiným, zprávu vypracujte samostatně!), **musí obsahovat** hlavičku (jméno, příjmení, login, skupina), odpovědi na označené úkoly³ a screenshot dokumentující zapojení a odpověď ke každému úkolu. Zprávu bude hodnotit váš vedoucí.

Experiment 1 - tranzistor jako spínač



Obr. 2: Obvod k realizaci spínače v zapojení SE, základní elektrické veličiny a vztahy mezi nimi

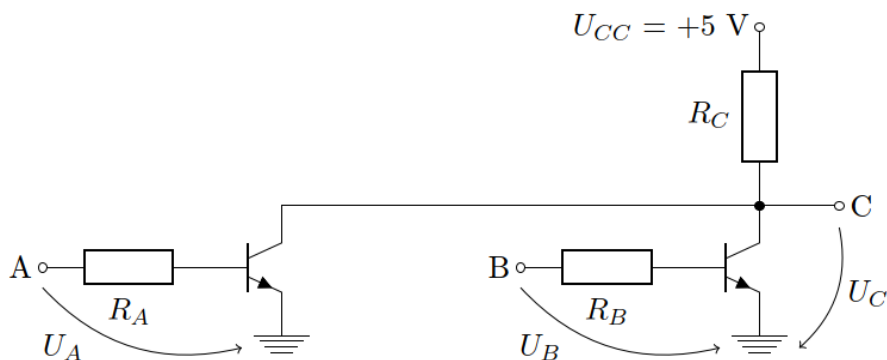
- Předpokládejte $U = 5 \text{ V ss}$
- Zapojte **potenciometr**, abyste byli schopni při otáčení jeho knoflíkem regulovat napětí mezi jezdcem potenciometru (tzn. jeho prostředním vývodem) a zemí v rozmezí 0 V až 5 V.
- Zapojte obvod dle Obr. 2 ($R_B = R_C = 2,2 \text{ k}\Omega$), U_1 odebírejte mezi jezdcem potenciometru a zemí.
- Odměřte vstupně-výstupní chování tranzistorového spínače z Obr. 2, tj. závislost výstupního (spínaného) napětí U_2 na vstupním (spínacím) napětí U_1 . Odměřte a do tabulky zaznamenejte závislost U_2 , U_{BE} na U_1 pro dané hodnoty U_1 :

U_1	0	0,2	0,4	0,6	0,8	1	2	3	4	5	[V]
U_{BE}											
U_2											



- Na základě hodnot z tabulky vynesete grafy závislosti $U_2 = f(U_1)$, $U_{BE} = g(U_1)$.
 - Proč bývá tranzistor-spínač označován pojmem invertor logické úrovně, tj. prvkem měnícím log.0 na log.1 a naopak (pro jednoduchost předpokládejte, že výstupní log.0 je definována jako napětí pod 0,4 V a výstupní log.1 jako napětí nad 0,6 V)?
 - Pro jaké hodnoty U_1 , U_{BE} je možno tento tranzistor považovat za sepnutý (řízeným obvodem teče nezanedbatelný I_C , LED svítí) resp. rozepnutý (I_C se blíží 0 A, LED nesvítí), jaká je hodnota U_2 , tj. i U_{CE} , je-li tranzistor sepnut resp. rozepnut?
- Nepovinné:* Odměřte závislost I_C a U_{CE} (tj. výstupní charakteristiku tranzistoru), vynesete ji do grafu a poté do tohoto grafu vynesete tzv. zatěžovací přímku (pro odporovou zátěž R_C). Vyznačte, kde na přímce se tranzistor nachází ve stavu sepnuto a kde ve stavu rozepnuto.

³ značí úkol, jehož výsledek je očekáván v odevzdávané zprávě

Experiment 2 - hradlo v RT (rezistor-tranzistorové) logice

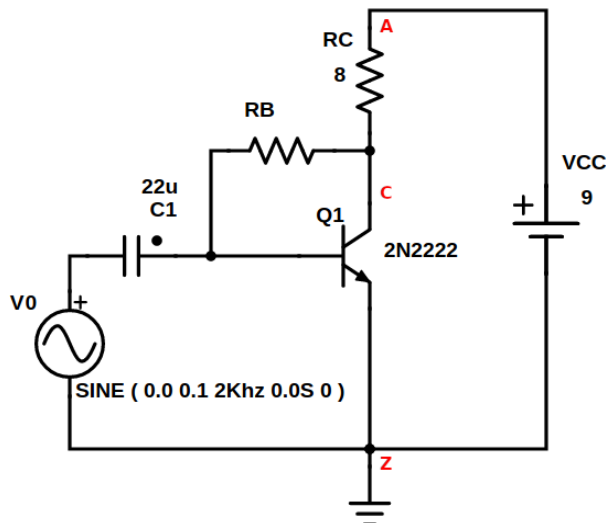


Obr. 3: Dvouvstupové hradlo v logice RTL (rezistor-tranzistorová logika)


1. Zapojte obvod dle obrázku 3 ($R_A = R_B = R_C = 2,2 \text{ k}\Omega$). log.0 bude reprezentována napětím v rozpětí 0 V až 0.4 V, log.1 napětím v rozmezí 2.7 V až 5 V
2. Na vstupy A, B obvodu přivádějte postupně všechny možné kombinace vstupních logických hodnot (tj., $A=\text{log.0}/B=\text{log.0}$, $A=\text{log.0}/B=\text{log.1}$, $A=\text{log.1}/B=\text{log.0}$, $A=\text{log.1}/B=\text{log.1}$ odpovídající kombinacím $U_A=0 \text{ V} / U_B=0 \text{ V}$, $U_A=0 \text{ V} / U_B=5 \text{ V}$, $U_A=5 \text{ V} / U_B=0 \text{ V}$, $U_A=5 \text{ V} / U_B=5 \text{ V}$).
3.  Pro každou z kombinací vstupních logických hodnot odměřte hodnotu napětí U_C a určete, zda tato hodnota představuje log. 0 či log. 1; výsledky měření shrňte formou tabulky.
4.  Na základě hodnot v tabulce identifikujte logickou funkci (log. součet, OR, log. součin, AND, exkluzivní log. součet, XOR, apod.), kterou vybraný obvod realizuje.

Experiment 3 - zesilovač napětového signálu (nepovinný):

V analogové doméně jsou tranzistory nejčastěji používány jako zesilovací prvky. Obvod na obr. 4 představuje asi nejjednodušší případ zesilovače napětového signálu - v tzv. zapojení tranzistoru se společným emitorem, kde emitor je referenčním (nulovým) potenciálem pro vstup i výstup. Nastavením pracovního bodu tranzistoru vhodnou hodnotou odporu R_B je v klidovém režimu na kolektoru měřitelné napětí blízké hodnotě $U_{CC}/2 \text{ V}$ pro daný rezistor v kolektoru (zátěž) R_C . Změna vstupního napětí (typ. v řádu max. desetin voltu) do + (nebo -) způsobí otevření (nebo uzavření) tranzistoru v míře odpovídající velikosti této změny. To vyvolá odpovídající zvýšení (nebo snížení) proudu ze zdroje V_{CC} procházejícího přes R_C s příslušnými úbytky napětí na R_C a na přechodu tranzistoru C-E. Uvažujeme-li výstupní signál v podobně napětí na kolektoru C, je pro změnu vstupního signálu do + (nebo -) měřitelné nižší (nebo vyšší) napětí na kolektoru, proto se uvedené zapojení nazývá **invertující zesilovač**. Maximální rozkmit výstupního napětí, daný hodnotou U_{CC} , je při správném nastavení několikanásobně větší než u napětí na vstupu, což právě představuje zesílení vstupního signálu. **Uvedené zapojení není výkonovým zesilovačem**, slouží pouze pro základní ilustraci zesilovací schopnosti tranzistoru.



Obr. 4: Bipolární tranzistor jako zesilovač v zapojení se společným emitorem

 Namodelujte obvod z obr. 4 v prostředí Partsim (www.partsim.com) a **experimentálně** nalezněte hodnotu R_B tak, aby zesílení (tj. poměr amplitud $U_{\text{výstupní}} / U_{\text{vstupní}}$) byl alespoň 40. Pro dané parametry vstupního střídavého signálu (Offset 0.0 V, Amplitude 0.1 V, Frequency 2 kHz, Delay 0 s, Damping Factor 0) proveďte časovou simulaci (Transient Response) v délce trvání 6 ms s krokem 1 us (max. krok 10 us). Řešení prezentujte v podobě screenshotu výstupu simulace zobrazujícího průběh vstupního a výstupního signálu (toho dosáhnete tak, že na vstup a výstup zapojíte voltmetry). **Doporučení:** pro rezistor R_B nepřekračujte hodnotu 2 kΩ.

Shrnutí, vyhodnocení a interpretace výsledků

Ve spínacích aplikacích se u tranzistoru očekávají pouze stavy sepnuto resp. rozepnuto, mezi nimiž přechází, v případě odporové zátěže v kolektoru, po tzv. zatěžovací přímce. Od tranzistoru ve funkci spínače se očekává malá spotřeba výkonu, krátká doba a vysoký opakovací kmitočet spínání/rozepínání. *Případné otázky z tohoto odstavce jsou řečnické a odpovědi na ně není třeba uvádět do zprávy.*

Zamyšlení na závěr

Využijte získané poznatky ke konstrukci hradel realizujících další logické funkce. Shrňte společné rysy tranzistorového a mechanického spínače. Přechází spínač mezi stavy sepnuto a rozepnuto po přímce také v případě kapacitní či induktivní zátěže nebo po obecnější křivce? *Případné otázky z tohoto odstavce jsou řečnické a odpovědi na ně není třeba uvádět do zprávy.*