

1. Inverter Trifásico

1.1. Generación PWM y Disparo

1.1.1. Overlapping

Debido a los tiempos de encendido y apagado de los transistores, puede haber un tiempo durante el cual, al conmutar, estén ambos encendidos (de la misma rama del inverter). Una forma de minimizar este tiempo, es proporcionar un camino en Gate a través de un diodo para que el capacitor C_{gd} del MOS se descargue más rápido. Se coloca una resistencia en paralelo para dar un camino a Gate en el encendido, como se muestra en la figura.

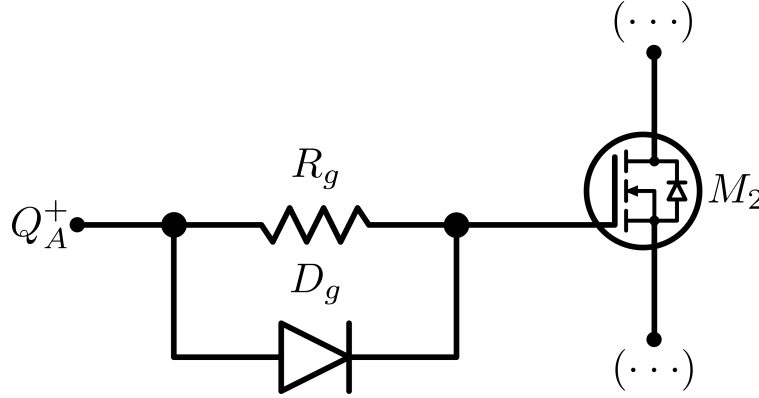


Figura 1: Inverter Trifásico - Minimización de Overlapping

1.1.2. Generación de señales con μP

Para la generación de las señales de control, tendría una tabla principal (en este caso con 512 puntos), donde se compararía cada punto con el valor actual de la señal triangular generada en paralelo. Siendo 50Hz la frecuencia buscada de recorrido de la tabla, el período es de 20ms, por lo que debería realizarse una comparación cada:

$$t_{COMP} \frac{20m}{512} = 39\mu s \rightarrow f_{COMP} = \frac{1}{t_{COMP}} = 25.6KHz$$

La frecuencia de la señal triangular a generar es de $50 \cdot m_f$, por lo que la frecuencia de clock mínima es de:

$$f_{CLK} = m_f \cdot 25.6KHz$$

Cuando el valor de tabla de la senoidal es mayor al de la triangular, se activa la salida de control del transistor (y su complementario negado). En caso contrario, se apaga.

Para generar las otras dos señales, se utilizarían dos punteros más, que inicien el recorrido de la tabla en otro lugar, de manera que equivalga al defasaje de 120° entre las señales:

$$\frac{512 \text{ Puntos}}{360^\circ} = 1.422 \left(\frac{\text{Puntos}}{\text{Grado}} \right)$$

De forma tal que, para generar las otras 2, tendría que iniciar los dos punteros restantes en el equivalente a 120° y 240° .

Por lo tanto, el puntero de la primer señal inicia en la posición 0 de la tabla, el puntero de la segunda en la posición 171, y el de la tercera en la posición 341.

1.2. Modulaci3n PWM

1.3. Motores de inducci3n Trifásicos