

Instituto Tecnológico de Buenos Aires

22.14 ELECTRÓNICA IV

Trabajo Práctico 3: Inverters

Grupo 3

BUALÓ, Santiago	57557
LAGO, Valentina	57249
MARTORELL, Ariel Antonio	56209
REGUEIRA, Marcelo Daniel	58300

Profesores

AGUIRRE, Miguel Pablo
COSSUTTA, Pablo Martín
WEILL, María Alejandra
SALVATI, Matías Damián

Presentado: 23/06/2020

Índice

1. Inverter Monofásico - Medio Puente	1
1.1. MOS Gate Driver	1
1.1.1. Cálculo de $\mathbf{C_{BOOT}}$	1
1.1.2. Análisis Diodo $\mathbf{D_1}$	1
1.1.3. UVLO: Under Voltage Lock Out	1
1.1.4. Shoot Through	1
1.2. Medio Puente - Modulación Cuadrada	2
1.2.1. Análisis de $\mathbf{C_2}$ y $\mathbf{C_3}$ - Circulación de corrientes	2
2. Inverter Trifásico	4
2.1. Generación PWM y Disparo	4
2.1.1. Overlapping	4
2.1.2. Generación de señales con $\mu\mathbf{P}$	4
2.2. Modulación PWM	5
2.2.1. Caso: $\mathbf{m_a = 0.8, 1, 1.3 - m_f = 15}$	5
2.2.2. Caso: $\mathbf{m_a = 0.8 - m_f = 15, 21, 27}$	5
2.2.3. Caso: $\mathbf{m_a = 1.1 - m_f = 33, 66, 81}$	7
2.3. Motores de inducción trifásicos	8
2.3.1. Modelo equivalente	8
2.3.2. Simulación en el Inverter - Conexión Triángulo	9
3. Control de velocidad de motores de inducción trifásicos	10

1. Inverter Monofásico - Medio Puente

1.1. MOS Gate Driver

1.1.1. Cálculo de C_{BOOT}

Para el cálculo de C_{BOOT} , se utiliza la ecuación aproximada de acuerdo a la nota de aplicación AN-978 de International Rectifier:

$$C_{BOOT} >> \frac{4 \cdot Q_G + 10nC}{V_{CC} - 0.7V}$$

Donde en este caso $V_{CC} = 15V$. Para obtener el Q_G (gate charge) del transistor, se procede a medir la V_{gsIO} en el tiempo de encendido, obteniendo un valor $V_{gsIO} = 6.5V$.

En la hoja de datos (Infineon Technologies, Página 7, Gráfico 12), se ingresa a la curva de $V_{GS}(Q_G)$, y se obtiene el diferencial de carga Q_G buscado. Con estos datos, se calcula el mínimo valor para C_{BOOT} , resultando:

$$C_{BOOT} = 7nF$$

1.1.2. Análisis Diodo D_1

Midiendo sobre el diodo D_1 (RFN1L6S), la tensión máxima en inversa es de 100V. Es decir, la tensión del nodo A más la fuente de alimentación V3 (15V) cuando se enciende el transistor M1. Según el fabricante, el diodo en cuestión soporta en inversa hasta 600V, por lo que está dentro del margen permitido.

1.1.3. UVLO: Under Voltage Lock Out

Si la tensión de alimentación cae por debajo de cierto límite, quedando cerca de la tensión de threshold del MOS, podría ocasionar un funcionamiento errático ó incertidumbre en si encenderá o no el transistor.

La función de UVLO monitorea la tensión de alimentación del integrado. Si ésta cae por debajo de 6.15V (de acuerdo al fabricante), los pines BG y TG se conectan a GND, de manera tal que se apagan los dos transistores, evitando el comportamiento indefinido.

Por ejemplo, si debido al comportamiento indefinido se encendieran ambos transistores a la vez, se produciría una falla de Shoot Through (que se revisa en el siguiente inciso), que puede ser evitada gracias a esta función.

1.1.4. Shoot Through

El Shoot Through es una falla que consiste en que ambos transistores se enciendan simultáneamente, provocando un cortocircuito en la alimentación y su posterior destrucción. Para evitar esto, por un lado, el integrado mantiene las salidas de control en fase con el mismo tiempo de propagación, para evitar diferencias de tiempo en el encendido de los transistores. Y por otra parte, se deja un tiempo muerto entre el encendido de ambos transistores. Para ello se utiliza para cada transistor un duty menor al 50 %.

1.2. Medio Puente - Modulación Cuadrada

1.2.1. Análisis de C_2 y C_3 - Circulación de corrientes

En el nodo entre C_2 y C_3 , se pone una tensión fija correspondiente a $\frac{V_d}{2}$, en este caso son 50V. La circulación de corrientes en los capacitores, tomando el sentido indicado en la figura, se muestran a continuación.

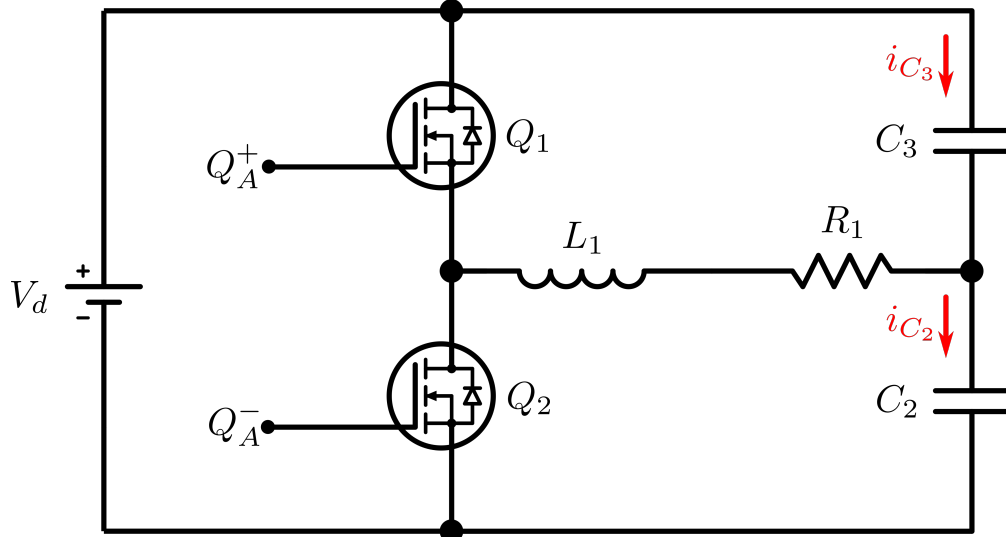


Figura 1: Inverter Monofásico

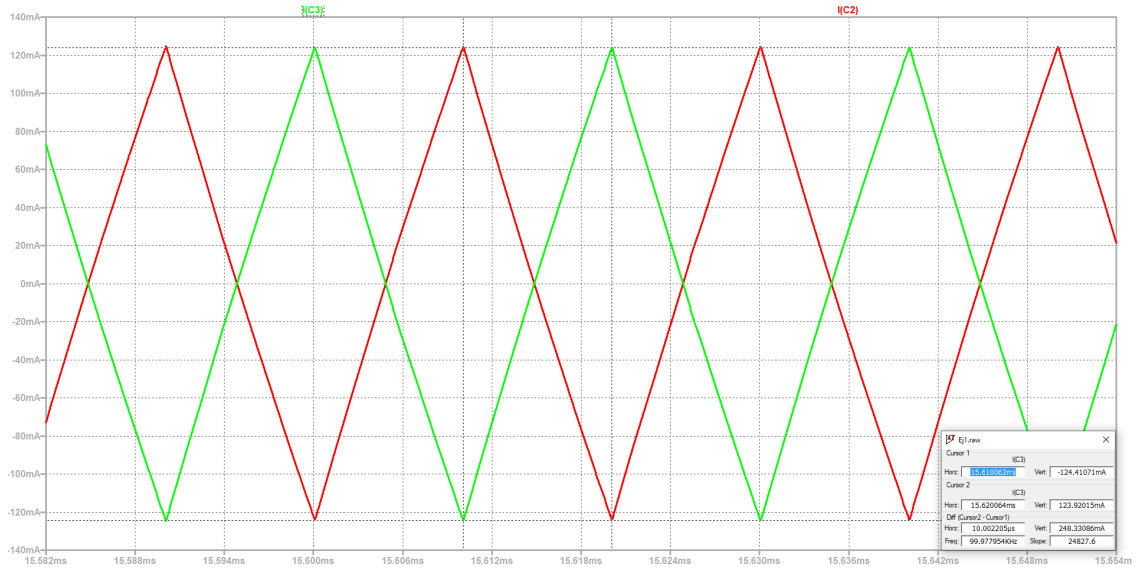


Figura 2: Circulación de corrientes por los capacitores

Cuando se enciende Q_1 , la corriente circula a través de éste, por el conjunto $L_1 - R_1$ y por C_2 cargándolo positivamente, mientras que C_3 se carga negativamente. Cuando se apaga Q_1 y se enciende Q_2 , ocurre lo opuesto: ahora C_2 se carga negativamente y C_3 positivamente, manteniendo el valor medio de la corriente de ambos capacitores en 0, y la tensión prácticamente constante en ambos. La corriente en este caso circula a través de C_3 , por el conjunto $L_1 - R_1$ y por Q_2 .

A partir de lo anterior, a través de los diodos intrínsecos de los transistores no se tiene circulación de corriente estacionaria.

De la teoría, la expresión de la Serie de Fourier para una señal cuadrada con simetría impar que oscila entre -A y A es:

$$x(t) \approx \sum_{k \in \mathbb{Z}(\text{impar})} X_k \cdot e^{ik\omega_0 t} = \sum_{k \in \mathbb{Z}(\text{impar})} \frac{2A}{ik\pi} \cdot e^{ik2\pi \frac{t}{T}}$$

Por lo que los armónicos a visualizar son impares.

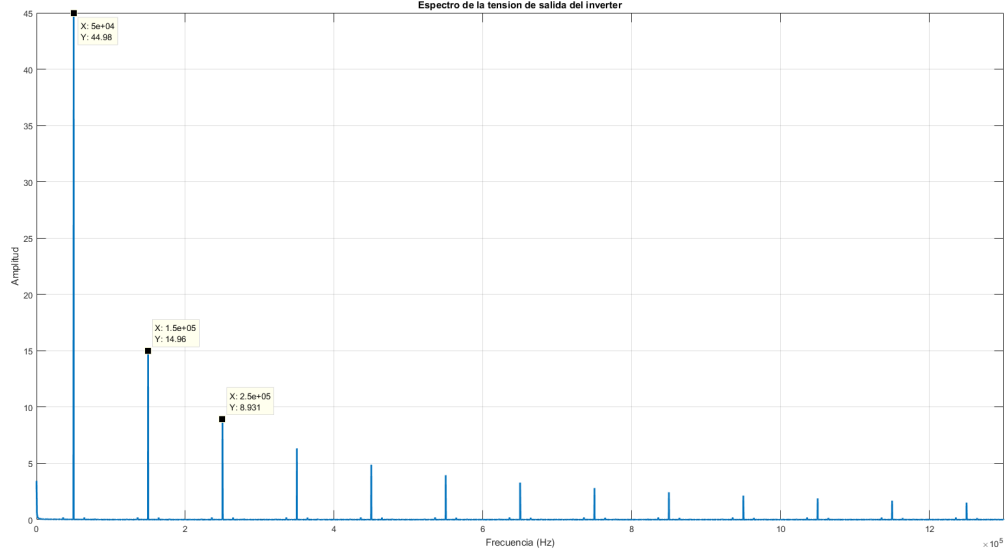


Figura 3: FFT (Ventana utilizada: Rectangular)

Se muestran los primeros 10 armónicos, de los cuales se indica el valor de los primeros 3, que se comparan con los teóricos (en módulo) en la siguiente tabla:

	Frecuencia	Teórico	Simulado
Fundamental	50KHz	50V	44.98V
1er Armónico	150KHz	15.91V	14.96V
2do Armónico	250KHz	10.61V	8.93V

Tabla 1: Tabla comparativa de los 3 primeros armónicos

2. Inverter Trifásico

2.1. Generación PWM y Disparo

2.1.1. Overlapping

Debido a los tiempos de encendido y apagado de los transistores, puede haber un tiempo durante el cual, al conmutar, estén ambos encendidos (de la misma rama del inverter). Esto ocasiona que, durante dicho tiempo se produzca un cortocircuito en la fuente V_d , generando un pico de corriente elevado, que es lo que se observó sobre el transistor M_2 .

Una forma de minimizar este tiempo, es proporcionar un camino en Gate a través de un diodo para que el capacitor C_{gd} del MOS se descargue más rápido. Se coloca una resistencia en paralelo para dar un camino a Gate en el encendido, como se muestra en la figura.

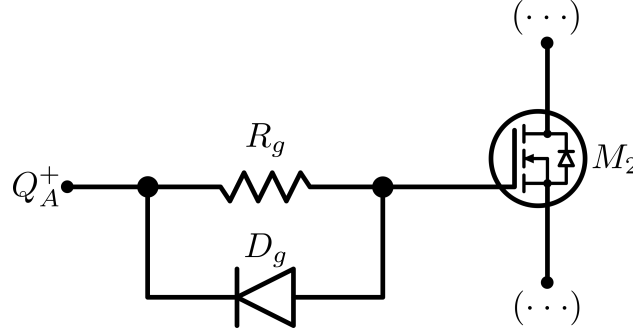


Figura 4: Inverter Trifásico - Minimización de Overlapping

2.1.2. Generación de señales con μP

Para la generación de las señales de control, tendría una tabla principal (en este caso con 512 puntos), donde se compararía cada punto con el valor actual de la señal triangular generada en paralelo. Siendo 50Hz la frecuencia buscada de recorrido de la tabla, el período es de 20ms, por lo que debería realizarse una comparación cada:

$$t_{COMP} = \frac{20ms}{512} = 39\mu s \implies f_{COMP} = \frac{1}{t_{COMP}} = 25.6KHz$$

Es decir que, por lo menos la frecuencia de clock debe ser de 25.6KHz para recorrer la tabla de la señal de control senoidal. Si la señal triangular se genera también internamente, su frecuencia se sabe que es de $50Hz \cdot m_f$, por lo que la frecuencia de clock mínima considerando esto sería:

$$f_{CLK} = m_f \cdot 25.6KHz$$

Cuando el valor de tabla de la senoidal es mayor al de la triangular, se activa la salida de control del transistor (y su complementario negado). En caso contrario, se apaga.

Para generar las otras dos señales, se utilizarían dos punteros más, que inicien el recorrido de la tabla en otro lugar, de manera que equivalga al defasaje de 120° entre las señales:

$$\frac{512 \text{ Puntos}}{360^\circ} = 1.422 \left(\frac{\text{Puntos}}{\text{Grado}} \right)$$

De forma tal que, para generar las otras 2, tendría que iniciar los dos punteros restantes en el equivalente a 120° y 240° .

Por lo tanto, el puntero de la primer señal inicia en la posición 0 de la tabla, el puntero de la segunda en la posición 171, y el de la tercera en la posición 341.

2.2. Modulación PWM

En este caso se busca observar que ocurre sobre la carga al variar m_a y m_f . En el circuito original se tiene que:

$$m_a = 0.5$$

$$m_f = 15$$

$$I_{Fase} = 8A$$

$$V_{Fase} = 206V$$

2.2.1. Caso: $m_a = 0.8, 1, 1.3$ - $m_f = 15$

Se vuelven a medir la corriente y tensión de fase para los valores propuestos.

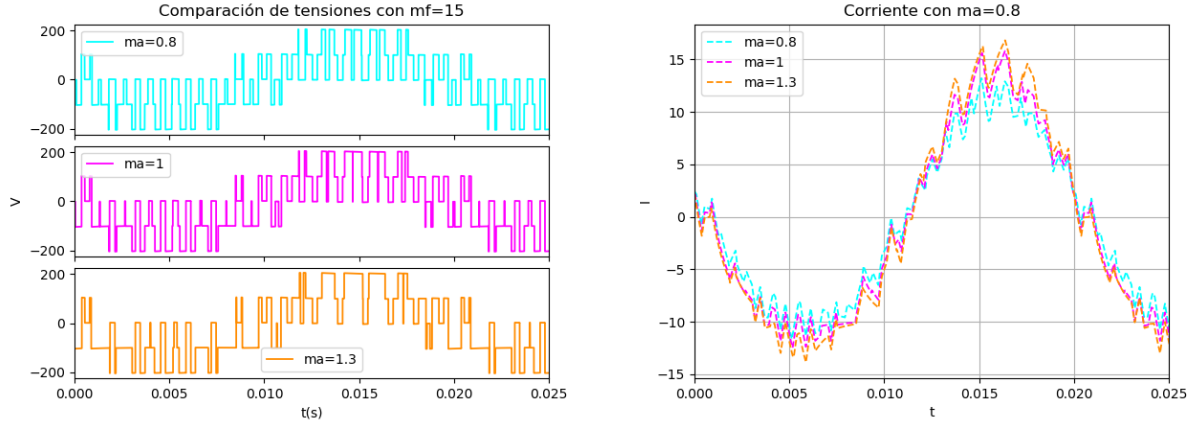


Figura 5: V_{Fase} e I_{Fase} para el primer caso propuesto

De acuerdo a la expresión para el cálculo de la tensión de línea en la configuración estrella:

$$V_{AB} = \frac{\sqrt{3}}{2} \cdot m_a \cdot V_d$$

Al aumentar m_a , aumenta la tensión de línea, lo que resulta en un aumento de la tensión de fase, y consecuentemente de la corriente de fase, como se observa en las figuras.

En este caso, el espectro de la señal de corriente no aporta mayor información a la mencionada, por lo que no se incluye.

2.2.2. Caso: $m_a = 0.8$ - $m_f = 15, 21, 27$

Se vuelven a medir la corriente y tensión de fase para los valores propuestos.

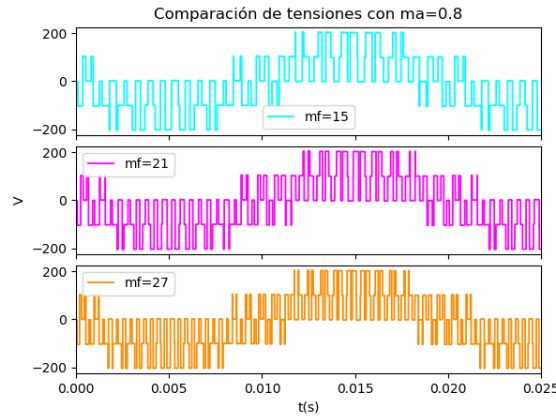


Figura 6: V_{Fase} para el segundo caso propuesto

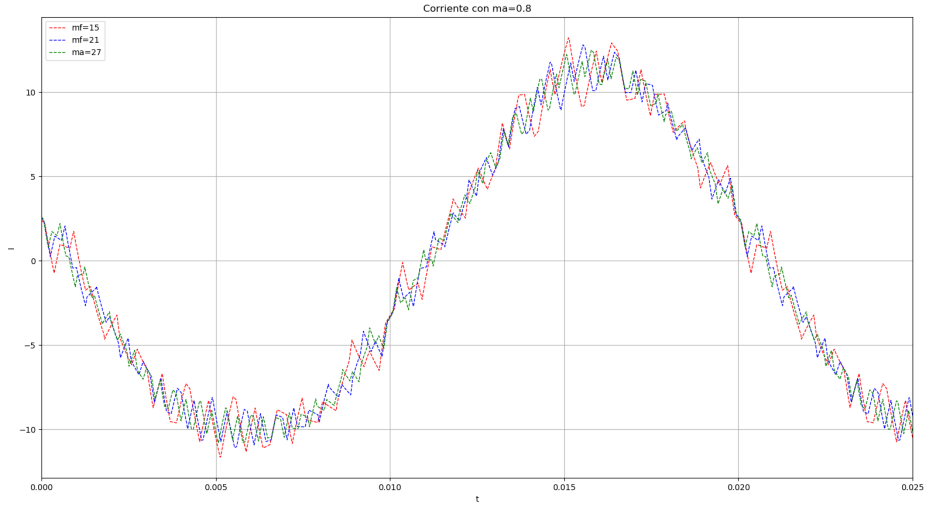


Figura 7: I_{Fase} para el segundo caso propuesto

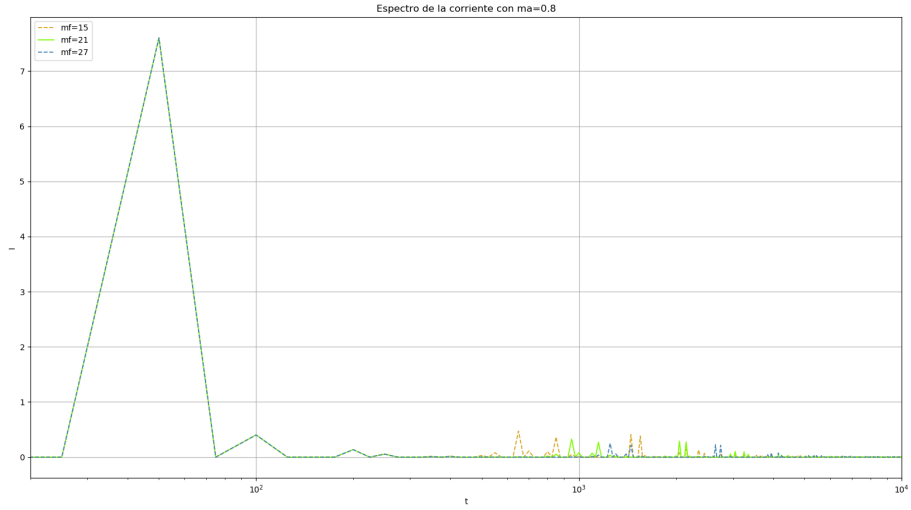


Figura 8: Espectro de I_{Fase} para el segundo caso propuesto

Se verifica por un lado, que al aumentar m_f , aumenta la frecuencia de conmutación, lo cual se puede observar en los diferentes gráficos de V_{Fase} . En cualquier caso, la componente de frecuencia fundamental se mantiene, dado que depende de la señal de control senoidal, que es la misma en todos los casos.

Por el otro lado, respecto a las señales de I_{Fase} obtenidas, en el tiempo no se logra apreciar demasiado el cambio en los armónicos contenidos, pero si en la figura que muestra el espectro. En ella, se observa como al aumentar m_f , efectivamente los armónicos secundarios se desplazan hacia la derecha, lo cual provoca que en la señal en el tiempo cada vez se aprecien menos y se parezca más a una senoidal pura.

2.2.3. Caso: $m_a = 1.1$ - $m_f = 33, 66, 81$

Se vuelven a medir la corriente y tensión de fase para los valores propuestos.

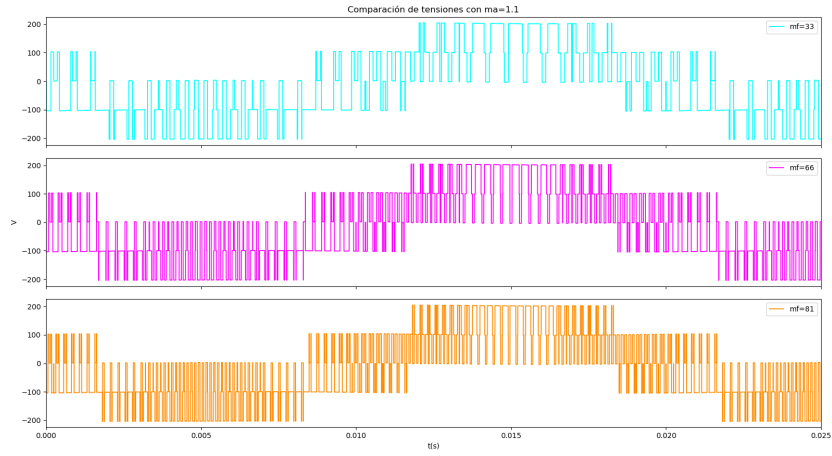


Figura 9: V_{Fase} para el tercer caso propuesto

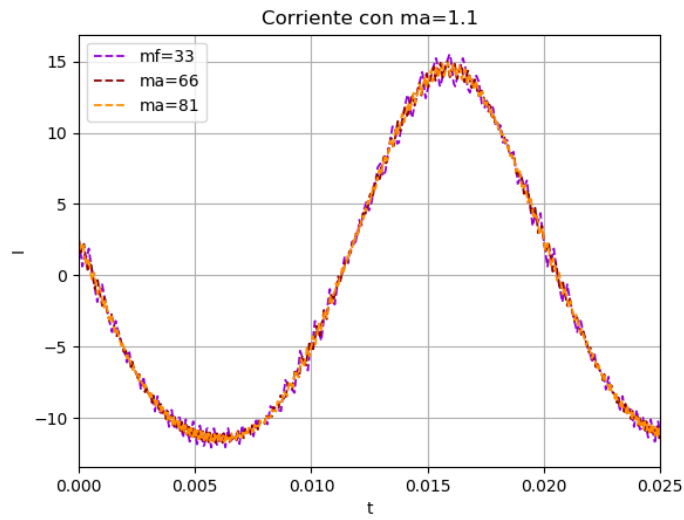


Figura 10: I_{Fase} para el tercer caso propuesto

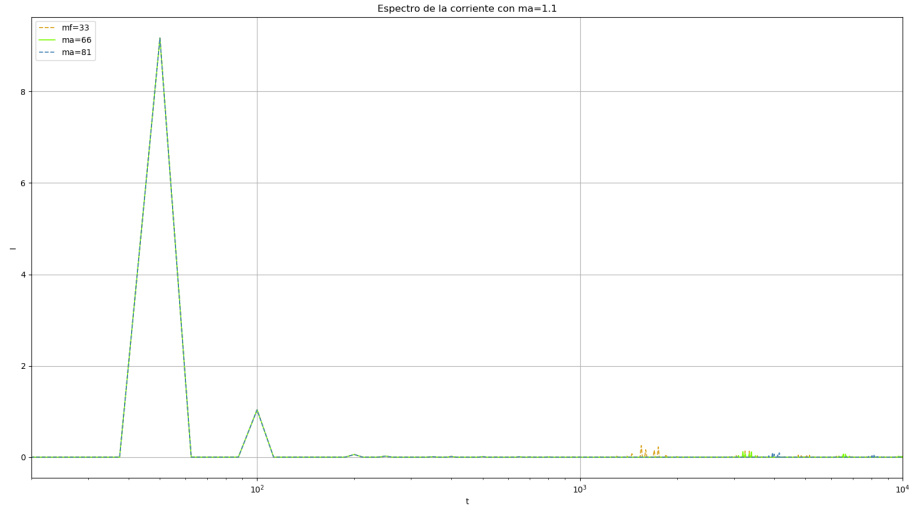


Figura 11: Espectro de I_{Fase} para el tercer caso propuesto

En este caso, los resultados son similares al caso anterior, pero se tiene mayor potencia en los primeros armónicos, debido a que se está sobremodulando. Por otra parte, al ser los m_f más grandes que en el caso anterior, los armónicos secundarios están más alejados (y son de menor amplitud).

2.3. Motores de inducción trifásicos

2.3.1. Modelo equivalente

Tomando en cuenta la conexión en triángulo:

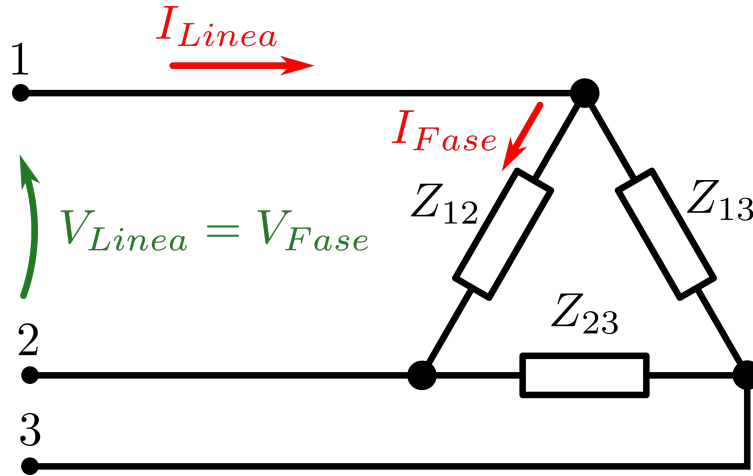


Figura 12: Motor asincrónico trifásico de inducción - Conexión triángulo

De la placa se obtiene que $V_{Fase} = 230V$, y la $I_{Fase} = 0.42A$. Dado el $\cos(\phi) = 0.75$, se obtiene la fase $\phi = 44^\circ$. Se calcula entonces las impedancias a usar como modelo:

$$Z = \frac{|V_{Fase}|}{|I_{Fase}|} \angle 44^\circ = 547.6\Omega \angle 44^\circ = 410\Omega + j362\Omega$$

De la parte imaginaria se obtiene el valor de la inductancia para el modelo:

$$2 \cdot \pi \cdot 50Hz \cdot L = 362\Omega$$

$$L = 1.15H$$

2.3.2. Simulación en el Inverter - Conexión Triángulo

Para tener una V_{Linea} (que en este caso es igual a la tensión de fase por estar conectado en triángulo) de 230V (RMS) para realizar la simulación, se elige un índice de modulación m_a mayor a 1 (es decir, sobremodulando) para no tener que aumentar tanto la tensión V_d y así conseguir más potencia. Tomando $m_a = 1.4$, se estima la V_d necesaria:

$$V_{ab} = \frac{1}{2} \cdot m_a \cdot V_d \implies V_d = 328V$$

El valor anterior se ajustó a 350V para obtener la I_{Fase} buscada (dado que como $m_a > 1$, no estamos en la zona lineal, por lo que no corresponde exactamente al valor mínimo necesario). El valor pico esperado para la I_{Fase} sería $I_{Fase} = 0.72A \cdot \sqrt{2} = 1A$.

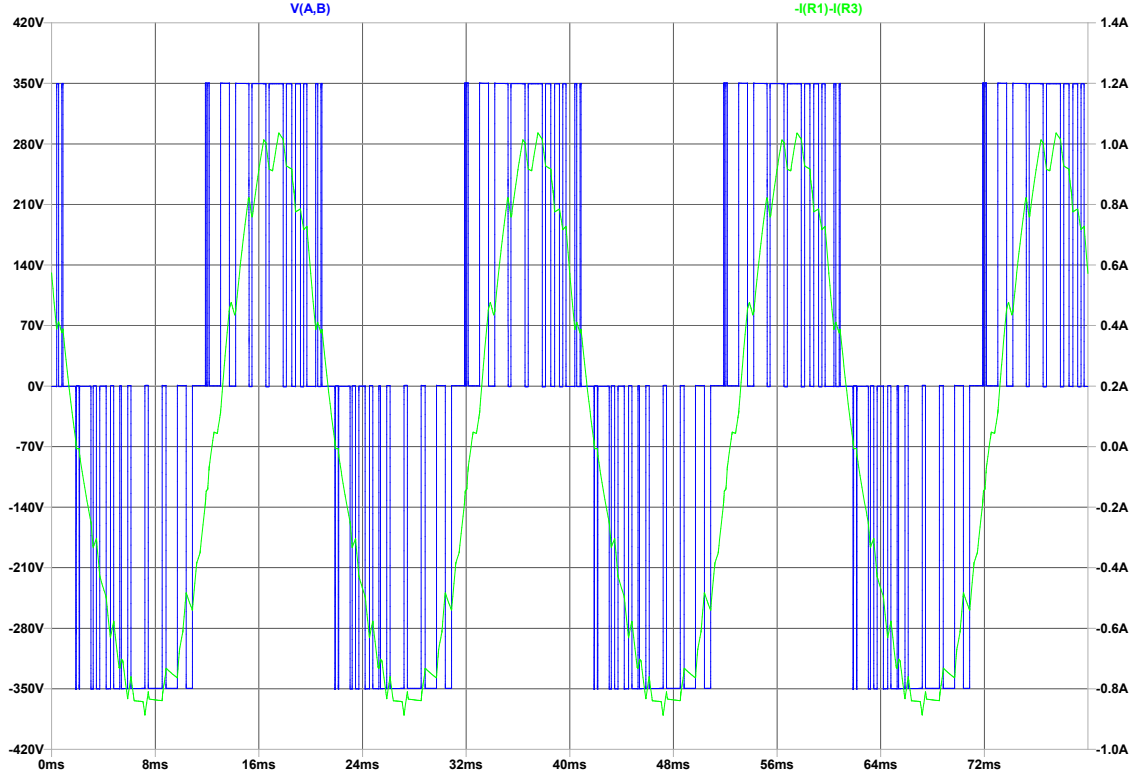


Figura 13: Tensión de fase y corriente de fase de una rama

3. Control de velocidad de motores de inducción trifásicos