



آزمایشگاه معماری کامپیوتر
گرد آورندگان: علیرضا یزدان پناه – ادریس نصیحت کن
مرضیه رستگار

اهداف

- 1- یادگیری مفاهیم اصلی معماری کامپیوتر
- 2- یادگیری مفاهیم خط لوله در پردازنده
- 3- تأثیرات اجزای مختلف پردازنده در کارایی آن و نحوه افزایش آن
- 4- یادگیری طراحی سخت افزار و کدنویسی هافمن
- 5- نحوه کدنویسی Verilog با قابلیت سنتز
- 6- نحوه عیب‌یابی و تست مدارهای سخت افزاری طراحی شده

مطالب پیش‌زمینه‌ی درس

- طراحی مدارهای دیجیتال
- معماری کامپیوتر
- زبان توصیف سخت‌افزار Verilog
- آشنایی با نرم‌افزار Quartus II

سرفصل

- 1- پیاده‌سازی پردازنده ARM
- 2- پیاده‌سازی تکنیک ارسال به جلو و مشاهده میزان بهبود کارایی
- 3- استفاده از SRAM به عنوان حافظه اصلی
- 4- پیاده‌سازی حافظه نهان و مشاهده میزان افزایش کارایی آن

نحوه نمره‌دهی

- نمرات آزمایشگاه شامل موارد زیر می‌باشد:
- 1- نمره انجام آزمایش‌ها و گزارش کار
 - 2- نمره امتحان عملی
 - 3- کسر نمره به ازای تأخیر در تحویل هربخش



آزمایشگاه معماری کامپیوتر
گرد آورندگان: علیرضا یزدان پناه – ادریس نصیحت کن
مرضیه رستگار

بارمبندی هر بخش از آزمایشگاه

ردیف	سرفصل	نمره	توضیحات
1	پیاده سازی پردازنده ARM	7	در این بخش پردازنده ARM به صورت کامل پیاده سازی می شود و برنامه محک اجرا خواهد شد.
2	پیاده سازی تکنیک ارسال به جلو و مشاهده میزان بهبود کارایی	2	تکنیک ارسال به جلو به پردازنده اضافه می شود و میزان بهبود کارایی آن بررسی می شود.
3	استفاده از SRAM به عنوان حافظه اصلی	2	در این آزمایش ماژول SRAM به عنوان حافظه اصلی به پردازنده اضافه خواهد شد.
4	پیاده سازی حافظه نهان و مشاهده میزان افزایش کارایی آن	3	برای بهبود کارایی پردازنده پس از سربار اضافه شده توسط حافظه اصلی حافظه نهان به سیستم اضافه می شود و میزان کارایی آن بررسی می شود.
5	گزارش کار	2	گزارش کار تمامی قسمت ها به صورت یکجا در پایان ترم باید در وبگاه درس بارگذاری شود.
6	امتحان عملی	6	امتحان عملی شامل افزودن یک دستور به پردازنده خواهد بود.
	جمع	22	

نمره دهی برای هر آزمایش

- 1- اجرای درست هر آزمایش بر روی برد
- 2- پیاده سازی صحیح توصیف سخت افزار و تسلط به کد ارائه شده
- 3- مطابقت کد با RTL ترسیم شده و توضیحات آن
- 4- تهیه گزارش به همراه نتایج و تحلیل های خواسته شده
- 5- درصد مشارکت: براساس تسلط هر فرد نسبت به کد به اعضای هر گروه تعلق می گیرد و نمره براساس آن برای هر فرد محاسبه می شود.

کسر نمره به ازای تأخیر در تحویل هر آزمایش:

تأخیر براساس زمان تحویل عملی هر بخش و مطابق زمان های تعیین شده در جدول زمانبندی آزمایشگاه محاسبه می گردد و به ازای هر روز 1 درصد کسر خواهد شد.



دستور کار آزمایشگاه معماری کامپیوتر
بخش سخت افزار، دانشکده برق و کامپیوتر، دانشگاه تهران



آزمایشگاه معماری کامپیوتر
گرد آورندگان: علیرضا یزدان پناه – ادريس نصيحت كن
مرضيه رستگار

جدول زمانبندی آزمایشگاه

ردیف	سرفصل	تاریخ شروع سرفصل و تاریخ تحویل
1	پیاده سازی پردازنده ARM	1402/01/18-1401/12/06
2	پیاده سازی تکنیک ارسال به جلو	1402/01/25-1402/01/19
3	استفاده از SRAM به عنوان حافظه اصلی	1402/02/08-1402/01/26
4	تحویل و پیاده سازی بر روی برد FPGA	1402/02/15-1402/02/09
5	پیاده سازی حافظه نهان و مشاهده میزان افزایش کارایی آن	1402/02/29-1402/02/16
6	امتحان عملی	1402/03/05 – 1402/02/30
7	آخرین تاریخ ارسال گزارش کار	1402/03/17
8	آخرین تاریخ تحویل	1402/03/10-1402/03/06



آزمایشگاه معماری کامپیوتر
گرد آورندگان: علیرضا یزدان پناه – ادریس نصیحت کن
مرضیه رستگار

نحوه تصحیح گزارش کار

گزارش کار براساس موارد زیر نمره‌دهی خواهد شد:

- ظاهر شکل و داشتن قالب مناسب (در صورتی که گزارش کار دارای قالب شکل نباشد نمره از 50٪ محاسبه می‌شود).
- توضیحات مربوط به کد
- گزارش مشکلات احتمالی
- گزارش تعداد سیکل‌های اجرای برنامه
- گزارش میزان سخت‌افزار مورد استفاده
- مقایسه هر آزمایش با آزمایش‌های قبل (مقایسه کارایی و هزینه)
- محاسبه CPI
- محاسبه کارایی بر هزینه (performance per cost)

جدول بارم‌بندی گزارش کار

ردیف	سرفصل	بارم
1	پیاده‌سازی پردازنده ARM	45٪
3	پیاده‌سازی تکنیک ارسال به جلو	20٪
4	استفاده از SRAM به عنوان حافظه اصلی	15٪
5	پیاده‌سازی حافظه نهان و مشاهده میزان افزایش کارایی آن	20٪

موفق باشید

نصیحت کن-رستگار