

variables

Une variable se déclare sous la forme : `NOM=VALEUR` et s'utilise via : `$(NOM)` .

Variables typiques :

CC désigne le compilateur C (CPP pour le compilateur C++)

CFLAGS regroupe les options de compilation pour une compilation en C (CXXFLAGS pour le C++).

LDFLAGS regroupe les options de l'édition de liens.

EXEC contient le nom des exécutables à générer.

exemple :

```
EXEC=grosston
all: $(EXEC)
    commandes...
```

Il existe plusieurs variables internes au Makefile, citons entre autres :

<code>\$@</code>	Le nom de la cible
<code>lt;</code>	Le nom de la première dépendance de la liste des dépendances
<code>^</code>	La liste des dépendances, toutes les dépendances
<code><</code>	Le nom de la première dépendance,
<code>?</code>	La liste des dépendances plus récentes que la cible
<code>*</code>	Le nom du fichier sans suffixe

règles

Les fichiers Makefile sont structurés grâce aux règles. Ce sont elles qui définissent ce qui doit être exécuté ou non, et qui permettent de compiler un programme de différentes façons.

Une règle est une suite d'instructions qui seront exécutées pour construire une cible à partir d'éléments dont dépend sa construction : ses dépendances (mais uniquement si ces dépendances sont plus récentes) . La syntaxe d'une règle est la suivante:

```
cible: dependances
[--> tab ]commandes
...
```