

История RISC-V

Оглавление

История RISC-V	1
Обзор главы	2
Цели обучения	2
История RISC-V	3
Как все начиналось	3
Важность открытого кода и открытых стандартов	3
История RISC и открытых ISA	4
Происхождение RISC-V: Архитектурные исследования в университете Беркли	5
Влияние DARPA	7
Побочный квест: Имя RISC-V	8
RISC-V International	9
Что такое RISC-V International?	9
Членство RISC-V International	10
Международное управление RISC-V	11
Рабочая модель сообщества RISC-V	12
Отношения RISC-V с Linux Foundation	12

Обзор главы

В этой главе рассматривается все, что нужно знать об организации RISC-V - RISC-V International. Будет рассмотрена история RISC-V от ее возникновения как академической программы до ее нынешнего воплощения как глобальной некоммерческой организации, а также организации внутри RISC-V - технические и нетехнические.

Цели обучения

К концу главы вы научитесь:

- Объяснять, как была создана архитектура набора инструкций (ISA) RISC-V.
- Описывать структуру RISC-V International.
- Понимать, как организации-участники работают вместе для развития сообщества с открытым исходным кодом.

История RISC-V

Как все начиналось

История RISC-V начинается в лаборатории параллельных вычислений Калифорнийского университета в Беркли. Чтобы создать основу, мы сначала обсудим важность открытого исходного кода и открытых стандартов, поскольку они непосредственно относятся к процессу разработки и открытому лицензированию ISA RISC-V, а также расскажем небольшую историю обработки RISC и других открытых (или полуоткрытых) ISA.

Важность открытого кода и открытых стандартов

Технологии не существуют в изоляции, если только речь не идет об исключительно простых, не связанных между собой устройствах, таких как фонарик - и даже там мы полагаемся на международные стандарты, чтобы соединить батарейку с лампочкой. Поскольку наш технический мир становится все более сложным и более взаимосвязанным, глобальные стандарты обеспечивают обществу возможность реализовать глубокие преимущества функциональной совместимости от изобретателя до потребителя.

Стандарты стимулируют инновации на уровне базовой платформы - от стандартной резьбы на винте до резьбы, соединяющей кремний в микропроцессоре. [Установление добровольных стандартов в машиностроении](#)¹ началось более века назад. В конце 1980-х - 1990-х годов [Тим Бернерс-Ли](#)² возглавил революцию по стандартизации протоколов, которые мы используем в Интернете (URL, HTML, HTTP, W3C), что легко можно назвать самым крупным достижением в области технологических утилит в современной истории. Существует множество примеров, которые лежат в основе технологий, которыми мы пользуемся каждый день.

Прогресс в стандартизации программного и аппаратного обеспечения путем глобального сотрудничества и консенсуса, а также разработка и предоставление программного и аппаратного обеспечения с открытым исходным кодом ускорили технический прогресс в беспрецедентном глобальном масштабе. Предоставление RISC-V открытому сообществу, как для стандартизации, так и для постоянного совершенствования посредством открытого сотрудничества, лежит в основе RISC-V International. Без сотрудничества и открытого доступа к RISC-V ISA и открытым расширениям сообщество рискует получить фрагментацию, развилки и создание множества стандартов. Такая множественность снижает стратегическую ценность и долговечность

¹ <https://www.iec.ch/history/how-why-iec-was-started>

² https://en.wikipedia.org/wiki/Tim_Berners-Lee

архитектуры, поскольку поставщики технологий полагаются на глобальные стандарты для развития партнерских отношений и цепочек поставок, а также для участия в глобальных рынках своих продуктов и услуг.

Будучи архитектурой набора команд, RISC-V сама по себе не является "открытым исходным кодом" как программное обеспечение, поскольку ISA не состоит из исходного кода. Тем не менее, это открытая спецификация, и она выпущена под лицензией Creative Commons. Другие компоненты в рамках RISC-V, такие как программное обеспечение и тесты соответствия, используют соответствующие лицензии (например, BSD и MIT), которые сохраняют первоначальное намерение сделать RISC-V доступным для всех.

История RISC и открытых ISA

[Компьютеры с сокращенным набором команд](#)³ - RISC - имеют долгую и разнообразную историю, которая начинается в Калифорнийском университете в Беркли (UCB). Во многом история RISC связана с историей процессоров MIPS, которая началась почти в то же время в Стэнфорде в 1980-х годах. Обе процессорные архитектуры по-разному добились большого коммерческого успеха, хотя архитектура RISC, вероятно, более узнаваема по некоторым очень популярным разработкам, включая линейку SPARC от Sun Microsystems, линейку Alpha от DEC, процессоры i860 и i660 от Intel и вездесущие процессоры ARM, которыми сегодня оснащены миллиарды устройств от многих производителей кристаллов. RISC-V – это последняя итерация этой архитектуры набора инструкций.

Многие RISC, MIPS и другие конструкции были "открытыми" в той или иной степени. В 2005 году компания Sun Microsystems открыла архитектуру SPARC, создав проект OpenSPARC под лицензией GNU Public License (GPL). Проект OpenRISC предоставляет 32- и 64-разрядные ядра через сообщество OpenCores под лицензией Lesser GNU Public License (LGPL), которая является несколько менее ограничительной, чем GPL. Архитектура MIPS, принадлежащая Wave Computing, предоставлялась по лицензии "открытого использования" в рамках пилотной программы, которая была закрыта в 2019 году. Даже ARM, которая ранее показывала свою архитектуру только обладателям платных лицензий, теперь частично открыла свою архитектуру для изменений со стороны своих партнеров. Все эти усилия направлены на то, чтобы сбалансировать потребности и чаяния партнеров и заинтересованных сторон с реалиями рынка, международными законами об интеллектуальной собственности и историческим импульсом в отрасли, который неумолимо ведет к открытому исходному коду, открытым спецификациям и открытым стандартам.

³ <https://ru.wikipedia.org/wiki/RISC>

Вывод заключается в том, что открытие архитектуры набора инструкций – это одновременно и очень ценная работа, и очень сложная задача - она требует сотрудничества между многими заинтересованными сторонами, защиты от патентных и других правовых нарушений, а также четкого пути к праву собственности для тех, кто в результате рассчитывает получить средства к существованию. RISC-V добилась огромного успеха благодаря своей приверженности полностью открытой архитектуре, защите, предусмотренной и согласованной всеми участниками в соглашении о членстве, внутренних правилах и полной, неуклонной приверженности сообществу.

Происхождение RISC-V: Архитектурные исследования в университете Беркли

Профессор Крсте Асанович и аспиранты Юнсуп Ли и Эндрю Ватерман начали разработку набора инструкций RISC-V в мае 2010 года в рамках [Лаборатории параллельных вычислений](https://parlab.eecs.berkeley.edu/)⁴ (Par Lab) в Калифорнийском университете в Беркли, директором которой был профессор Дэвид Паттерсон. Par Lab была пятилетним проектом по развитию параллельных вычислений, [финансируемым Intel и Microsoft](#)⁵ в размере \$10M в течение 5 лет, с 2008 по 2013 год. Он также получил финансирование от [нескольких других компаний и штата Калифорния](#)⁶. Язык построения аппаратного обеспечения Chisel, который использовался для проектирования многих процессоров RISC-V, также был разработан в Par Lab. Подробнее о Par Lab можно узнать в книге *"The Berkeley Par Lab: Прогресс на ландшафте параллельных вычислений"*⁷, книга Паттерсона, Гэннона и Вринна.

Хотя проект в целом не имел федерального финансирования, Юнсуп Ли и Эндрю Ватерман получили некоторое финансирование от проекта DARPA POEM photonics, который финансировал часть разработки реализации процессора (но не RISC-V ISA). Средства были направлены на [6.1 фундаментальные исследования](#)⁸ через MIT в качестве основного контракта с [Международным институтом компьютерных наук](#)⁹ в качестве субподряда.

Все проекты лаборатории Par Lab были с открытым исходным кодом по лицензии Berkeley Software Distribution (BSD), включая RISC-V и Chisel. Следующий отчет Par Lab является первой публикацией, в которой описывается набор инструкций RISC-V: [Waterman, A., Lee, Y., Patterson, D.](#)

⁴ <https://parlab.eecs.berkeley.edu/>

⁵ <https://parlab.eecs.berkeley.edu/sponsors>

⁶ <https://parlab.eecs.berkeley.edu/sponsors>

⁷ <https://www.amazon.com/Berkeley-Par-Lab-Computing-Landscape-ebook/dp/B00EQM5114?>

⁸ https://www.rand.org/content/dam/rand/pubs/monograph_reports/MR1194/MR1194.appb.pdf

⁹ <http://www.icsi.berkeley.edu/icsi/>

[A., and Asanović, K. \(2011\). The RISC-V Instruction Set Manual, Volume I: Base User-Level ISA \(EECS-2011-62\)](#)¹⁰.

Для RISC-V промышленные спонсоры лаборатории UC Berkeley ParLab предоставили начальное финансирование, которое было использовано для разработки RISC-V. Они не просили непосредственно RISC-V - их интересовали системы параллельной обработки данных.

Помимо этой первой публикации, основные вехи развития RISC-V включают первую запись на пленку чипа RISC-V в 28-нм FDSOI (предоставленного компанией [ST Microelectronics](#)¹¹ из Швейцарии) в 2011 году, публикацию [статьи о преимуществах открытых наборов инструкций](#)¹² в 2014 году, [первый семинар по RISC-V](#)¹³, проведенный в январе 2015 года, и запуск Фонда [RISC-V Foundation](#)¹⁴ в том же году с 36 [членами-основателями](#)¹⁵.

Сама спецификация ISA, то есть кодировка набора инструкций, была выпущена под разрешительной лицензией (похожей на лицензию BSD), когда были опубликованы технические отчеты ISA, хотя сам текст технического отчета (выражение спецификации) был позже помещен под лицензию Creative Commons, чтобы его могли улучшать внешние авторы, включая RISC-V Foundation.

Ни в одном из этих проектов не было подано ни одного патента, связанного с RISC-V, поскольку сама по себе ISA RISC-V не представляет никакой новой технологии. ISA RISC-V [основана на идеях компьютерной архитектуры, которым уже не менее 40 лет](#)¹⁶. Реализации процессоров RISC - в том числе и основанные на других открытых стандартах ISA - широко доступны у различных производителей по всему миру.

Всемирный интерес к RISC-V вызван не тем, что это новая замечательная технология производства микросхем. Интерес вызван тем, что это общий свободный и открытый стандарт, на который можно переносить программное обеспечение, и который позволяет любому свободно разрабатывать собственное оборудование для работы программного обеспечения. RISC-V International не управляет и не делает доступными какие-либо реализации RISC-V с открытым исходным кодом, только стандартные спецификации. Программное обеспечение RISC-V

¹⁰ <https://www2.eecs.berkeley.edu/Pubs/TechRpts/2011/EECS-2011-62.pdf>

¹¹ https://www.st.com/content/st_com/en/about/st_company_information/who-we-are.html

¹² <https://www2.eecs.berkeley.edu/Pubs/TechRpts/2014/EECS-2014-146.pdf>

¹³ <https://live-risc-v.pantheonsite.io/proceedings/2015/01/1st-risc-v-workshop-bootcamp/>

¹⁴ <https://live-risc-v.pantheonsite.io/>

¹⁵ <https://riscv.org/membership/founding-members/>

¹⁶ <https://riscv.org/technical/specifications/risc-v-genealogy/>

управляется соответствующими проектами программного обеспечения с открытым исходным кодом.

Также смотрите оригинальную историческую статью под названием *"Генеалогия RISC-V"*¹⁷ Чена и Паттерсона.

Влияние DARPA

После изобретения RISC-V многие проекты использовали его, включая исследовательские программы, финансируемые [Агентством перспективных оборонных исследовательских проектов](#)¹⁸ (DARPA), во многих местах и во многих компаниях. Стандарты с открытым исходным кодом обеспечивают большие преимущества для американских налогоплательщиков, снижая стоимость разработки передовых военных систем, а также повышают безопасность, позволяя правительству создавать свои собственные доверенные реализации по низкой цене. Обратите внимание, что несколько десятилетий назад ВВС США разработали открытый стандарт [MIL-STD-1750 16-разрядного процессора ISA](#)¹⁹ для военных приложений по тем же причинам.

Лаборатория UC Berkeley [ASPIRE Lab](#)²⁰ сменила Par Lab, и ее возглавлял Крсте Асанович. Она просуществовала с 2013 по 2018 год и привела к созданию нескольких микропроцессоров, совместимых с RISC-V. Она получала финансирование от DARPA, а также от многих компаний. Финансирование DARPA было [финансированием фундаментальных исследований \(категория 6.1\)](#)²¹.

Финансирование фундаментальных исследований в университетах в основном предназначено для неограниченных исследований с разрешением публично распространять результаты. Этот контракт является стандартной моделью федеральных грантов США для университетов и позволяет публиковать результаты финансируемой работы в открытой литературе и делать их доступными для широкой общественности во всем мире. Правительство сохраняет права на использование любых технологий, разработанных в ходе исследования, но, если это не оговорено особо, не ограничивает эти технологии.

Смежная программа DARPA по фотонике существовала до RISC-V и финансировала исследования в MIT в 2006 году. Исследование поддерживало разработку интегрированной кремниевой фотоники. Более поздние этапы финансирования в MIT и Беркли были использованы

¹⁷ <https://riscv.org/technical/specifications/risc-v-genealogy/>

¹⁸ <https://www.darpa.mil/work-with-us/for-universities>

¹⁹ <https://en.wikipedia.org/wiki/MIL-STD-1750A>

²⁰ <https://aspire.eecs.berkeley.edu/>

²¹ https://www.rand.org/content/dam/rand/pubs/monograph_reports/MR1194/MR1194.appb.pdf

для создания прототипов чипов, которые включали ядра RISC-V в качестве инфраструктуры для демонстрации фотонных связей.

Лаборатория ASPIRE Lab финансировалась программой DARPA Power Efficiency Revolution for Embedded Computing Technologies (PERFECT). Целью программы была разработка революционных подходов, а также технологий и методов, обеспечивающих энергоэффективность, необходимую для встраиваемых вычислительных систем. Исследователи использовали системы на базе RISC-V для демонстрации идей этой программы.

Во всех этих финансируемых проектах спецификация RISC-V ISA и ядра RISC-V с открытым исходным кодом не являлись результатом контракта. RISC-V была просто инфраструктурой, отдельно разработанной для поддержки финансируемых исследований.

Хотя DARPA не финансировала первоначальное определение RISC-V ISA, ее финансирование сыграло значительную роль в его последующем развитии. В связанных статьях о [машине для голосования SSITH](#)²² и презентации Линтона Салмона для [Министерства обороны США](#)²³ подробно описаны некоторые из областей, где исследования DARPA продолжают поддерживать RISC-V. DARPA финансирует большой набор программ, связанных с аппаратными технологиями с открытым исходным кодом. RISC-V International никогда не получала финансирования от DARPA, а также не стремилась получить финансирование от какого-либо правительства.

Побочный квест: Имя RISC-V

Как RISC-V получила свое название? Часть RISC достаточно очевидна, но почему она имеет номер 5, и почему это обозначено римской цифрой? Ответ кроется в сноске во введении к самой спецификации ISA:

Название RISC-V было выбрано, чтобы представить пятый крупный проект RISC ISA от UC Berkeley (первые четыре были RISC-I [15], RISC-II [8], SOAR [21] и SPUR [11]). Мы также использовали римскую цифру "V" для обозначения "вариаций" и "векторов", поскольку поддержка различных архитектурных исследований, включая параллельные ускорители данных, является явной целью разработки ISA.

²² <https://abopen.com/news/darpa-takes-risc-v-ssith-voting-machine-prototype-to-def-con-2019/>

²³ <https://riscv.org/wp-content/uploads/2017/12/Wed-1042-RISCV-Open-Source-LintonSalmon.pdf>

RISC-V International

Что такое RISC-V International?

Фонд [RISC-V Foundation](https://riscv.org/)²⁴ был основан в 2015 году для создания открытого, совместного сообщества разработчиков программного и аппаратного обеспечения на базе RISC-V ISA. Фонд (некоммерческая корпорация, контролируемая ее членами) руководил разработкой, чтобы способствовать первоначальному внедрению RISC-V ISA.

В течение 2018-2019 годов сообщество RISC-V размышляло о геополитическом ландшафте и слышало опасения со всего мира, что инвестиции в RISC-V должны сопровождаться непрерывностью доступа к IP для обеспечения долгосрочных стратегических инвестиций. Мы впервые упомянули о наших намерениях переехать на саммите в декабре 2018 года. Инкорпорация в Швейцарии позволяет снять опасения по поводу политических потрясений модели открытого сотрудничества. Будучи некоммерческой организацией, основанной на членстве, RISC-V International не имеет коммерческих интересов в продуктах или услугах. В США не было никаких экспортных ограничений на RISC-V, и мы соблюдали все законы США. Этот шаг не обходит никаких существующих ограничений, а скорее устраняет неопределенность в будущем.

В марте 2020 года Международная ассоциация RISC-V была зарегистрирована в Швейцарии. Вместе с этим мы перешли на новую, более инклюзивную структуру членства. Члены RISC-V International имеют доступ к спецификации и расширениям RISC-V ISA, а также к соответствующему оборудованию и программному обеспечению и участвуют в их разработке. У RISC-V есть Совет директоров, состоящий из представителей членов, а также Технический комитет, состоящий из руководителей рабочих групп.

Решение RISC-V International о регистрации в Швейцарии не связано с какой-либо одной страной, компанией, правительством или событием. Этот шаг отражает озабоченность сообщества и управление стратегическим риском для нашего сообщества, инвестирующего в RISC-V на следующие 50+ лет.

IP, внесенная и произведенная RISC-V International, хранится под лицензиями отраслевых и глобальных стандартов, которые уже открыты для использования любой компанией независимо от юрисдикции. Такое лицензирование представляет собой общий подход к открытому исходному коду для содействия сотрудничеству, который не привязан к какому-либо географическому регулированию. IP с открытым исходным кодом не подлежит экспортному контролю.

²⁴ <https://riscv.org/>

Мы призываем организации, частных лиц и энтузиастов присоединиться к нашей экосистеме и вместе создать новую эру инноваций в области процессоров благодаря сотрудничеству на основе открытых стандартов и открытого исходного кода.

Членство RISC-V International

RISC-V – это некоммерческая организация, основанная на членстве, которая управляется своими членами через представительное управление в Совете директоров, Техническом руководящем комитете и многих других рабочих комитетах.

Членство предлагается на различных уровнях, и члены получают множество преимуществ. Наиболее важным является то, что процесс членства обеспечивает защиту интеллектуальной собственности для всех членов, а также безопасность IP для самой RISC-V ISA, что является приоритетом RISC-V International. Все члены могут принимать полноценное участие в процессе технического развития, а также в администрировании проектов через различные рабочие группы и комитеты. Члены также могут участвовать в ряде ежегодных мероприятий и семинаров и оставаться на переднем крае развития RISC-V. Все преимущества описаны на [странице членства](https://riscv.org/membership/)²⁵.

Один из распространенных вопросов - почему RISC-V настаивает на членстве вместо того, чтобы открыть вклад и участие для широкой публики, как ядро Linux и многие другие проекты программного обеспечения с открытым исходным кодом. Основной причиной этого является только что упомянутая защита интеллектуальной собственности. Соглашение о членстве в RISC-V и устав ассоциации обеспечивают надежную защиту, но их сфера действия ограничена членами, которые фактически подписали соглашение.

Хотя активное участие в проекте ограничено членами по этой причине, RISC-V делает весь технический процесс прозрачным (только для чтения) для нечленов, и предоставляет широкие возможности для обучения, а также набор публичных списков обсуждения, в которые часто вносят свой вклад опытные разработчики RISC-V.

Членство в RISC-V является бесплатным для отдельных людей, академических учреждений и некоммерческих организаций. Для коммерческих компаний доступны три уровня членства с ежегодными взносами, которые поддерживают постоянную коллективную поддержку, содействие и пропаганду RISC-V, а также следующие программы, способствующие техническому развитию, включению в академическую среду, внедрению на рынок и популяризации в отрасли нашего сообщества и членов RISC-V.

²⁵ <https://riscv.org/membership/>

Члены становятся **Премьер-членами**, чтобы иметь место за столом управления RISC-V. Члены Premier TSC получают место в Техническом руководящем комитете, который управляет техническим процессом, а полноправные члены уровня Premier получают место в Совете директоров, а также в TSC.

Стратегические члены составляют наибольшую часть членов RISC-V, в их число входят компании из десятков отраслей промышленности, а также ряд академических учреждений, желающих оказать RISC-V финансовую поддержку. Стратегические члены платят взносы в зависимости от размера организации, при этом существует четыре уровня таких взносов. Стратегические члены ежегодно избирают трех представителей в Совет директоров.

Общественные организации включают академические и некоммерческие организации, многие из которых также участвуют в специальной группе Academia & Training Special Interest Group для обмена идеями и учебными материалами. Общественные организации не платят взносов, хотя многие из них предпочитают спонсировать мероприятия RISC-V. Организации сообщества ежегодно избирают одного представителя в Совет директоров своей группы.

Все организационные члены - Премьер, Стратегические и Общественные организации - имеют доступ к торговой марке RISC-V, которая включает название и логотип RISC-V.

Индивидуальные члены сообщества – одни из самых активных членов сообщества RISC-V. Они активно участвуют во всех технических и нетехнических рабочих группах и группах по особым интересам. Индивидуальные члены сообщества не платят взносов и ежегодно избирают одного представителя в Совет директоров своей группы. Отдельные лица не имеют доступа к торговой марке RISC-V, но многие из них способны убедить своих работодателей или другие организации, с которыми они связаны, присоединиться к RISC-V в качестве организации.

Международное управление RISC-V

RISC-V International управляется Советом директоров. Совет состоит из директоров, избранных для представления всех классов членства, чтобы обеспечить стратегический голос на всех уровнях. Кроме того, Технический руководящий комитет (TSC) обеспечивает руководство нашими техническими инициативами в определении долгосрочной стратегии, формировании тактических комитетов и рабочих групп, а также утверждении технических результатов для ратификации или выпуска.

RISC-V International также поддерживает и стимулирует технические рабочие группы – комитеты, рабочие группы и группы по особым интересам – для достижения конкретных отраслевых, географических и стратегических интересов с помощью различных структур. Рабочие группы возглавляются членами сообщества, которые ведут разработчиков к консенсусу.

Наша цель – направлять и способствовать наиболее широкому и эффективному сотрудничеству на благо сообщества наших членов.

Рабочая модель сообщества RISC-V

Развитие сообщества является основой RISC-V International – за кулисами не стоит одна компания, и без активного сообщества архитекторов и разработчиков не было бы RISC-V.

Более подробно о практических аспектах разработки спецификаций на базе сообщества вы узнаете в главе 3 этой серии. Здесь мы хотели бы описать, как выглядит сообщество и как каждая его часть вносит свой вклад в создание целостного, неоднородного, живого сообщества RISC-V.

Команды разработчиков спецификаций - которых мы называем "техническим" сообществом - состоят из членов RISC-V International, включая как отдельных людей, так и организации. Хотя каждый член участвует на своем уровне, мы приветствуем голос каждого в процессе разработки. Рабочие группы и комитеты возглавляются организациями-членами, но достаточно энергичный и опытный индивидуальный член может помочь возглавить рабочую группу, если он заручится поддержкой сообщества и TSC.

Все члены могут участвовать и вносить свой вклад в работу технических групп через списки адресатов, собрания и семинары, вебинары и конференции, а также многими другими способами. Технические рабочие группы находятся в открытом доступе, так что нечлены также могут следить за обсуждениями и прогрессом.

Кроме того, существуют три публичных форума, в которых может принять участие любой желающий:

- Публичные списки рассылки RISC-V, в частности [ISA-Dev](https://groups.google.com/u/1/a/groups.riscv.org/g/isa-dev?pli=1)²⁶ и [SW-Dev](https://groups.google.com/u/1/a/groups.riscv.org/g/sw-dev)²⁷, которые возникли еще в первые дни существования RISC-V.
- [Форумы Exchange](https://exchange.riscv.org/)²⁸, которые обеспечивают сфокусированное обсуждение вопросов, появляющихся на RISC-V Exchange
- [Канал RISC-V Slack](https://risc-v-international.slack.com/)²⁹ для живого общения

Отношения RISC-V с Linux Foundation

В ноябре 2018 года RISC-V Foundation объявил о сотрудничестве с Linux Foundation. В рамках этого сотрудничества Linux Foundation обеспечивает операционную, техническую и

²⁶ <https://groups.google.com/u/1/a/groups.riscv.org/g/isa-dev?pli=1>

²⁷ <https://groups.google.com/u/1/a/groups.riscv.org/g/sw-dev>

²⁸ <https://exchange.riscv.org/>

²⁹ <https://risc-v-international.slack.com/>

стратегическую поддержку RISC-V International, включая управление членами, бухгалтерский учет, программы обучения, инфраструктурные инструменты, работу с сообществом, маркетинг, юридические и другие услуги и опыт в области открытого исходного кода.