

MODUL II

RANGKAIAN LOGIC STATE

DHIVA DZIKRI RAHADIAN (122130136)

ASISTEN : KENNETH DANIEL (12130052)



Abstrak— Pada praktikum Sistem Digital Modul 2 yang kami jalani pada tanggal 10 Oktober 2022 dengan topik "Rangkaian Logic State," terdapat empat eksperimen yang melibatkan pemahaman dan penerapan gerbang logika dasar. Tujuan praktikum ini adalah agar kami dapat mengenal dan memahami prinsip dasar gerbang logika, merangkai rangkaian logika sederhana, serta memahami penggunaan gerbang logika dalam rangkaian kombinasi dengan berbagai jumlah masukan, yaitu 2, 3, dan 4 masukan. Namun, sebelum kami memulai eksperimen, kami harus memahami konsep gerbang logika dasar seperti AND, OR, dan NOT.

I. PENDAHULUAN

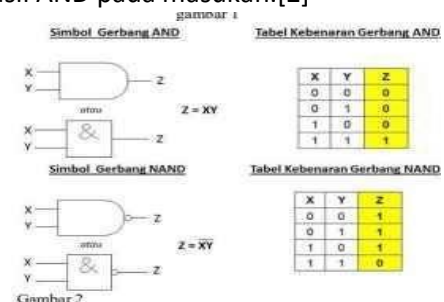
Pada praktikum ini, topik yang dibahas adalah gerbang logika beserta cara merangkainya. Gerbang logika, atau sering disebut sebagai logic gate, merupakan komponen dasar dalam sistem elektronika dasar yang digunakan untuk mengubah satu atau lebih sinyal masukan menjadi keluaran yang bersifat logis. Dalam konteks komputer digital, gerbang logika digunakan untuk melakukan manipulasi informasi dalam bentuk biner, dan ini diimplementasikan melalui rangkaian-rangkaian logika yang sering disebut sebagai "gates." Setiap gerbang memiliki peran khusus dalam menghasilkan sinyal biner 0 atau 1 sesuai dengan kondisi masukan logika yang diberikan. Hubungan antara masukan dan keluaran dari gerbang-gate ini biasanya direpresentasikan dalam bentuk tabel yang disebut dengan "truth table".[1] Adapun tujuan dari percobaan modul 1 ini yaitu :

1. Mengetahui dan memahami gerbang logika dasar AND, OR, dan NOT(INVERTER).
2. Dapat membuat rangkaian logika kombinasi 2 masukan.
3. Dapat membuat rangkaian logika kombinasi 3 masukan
4. Dapat membuat rangkaian logika kombinasi 4 masukan.

II. LANDASAN TEORI

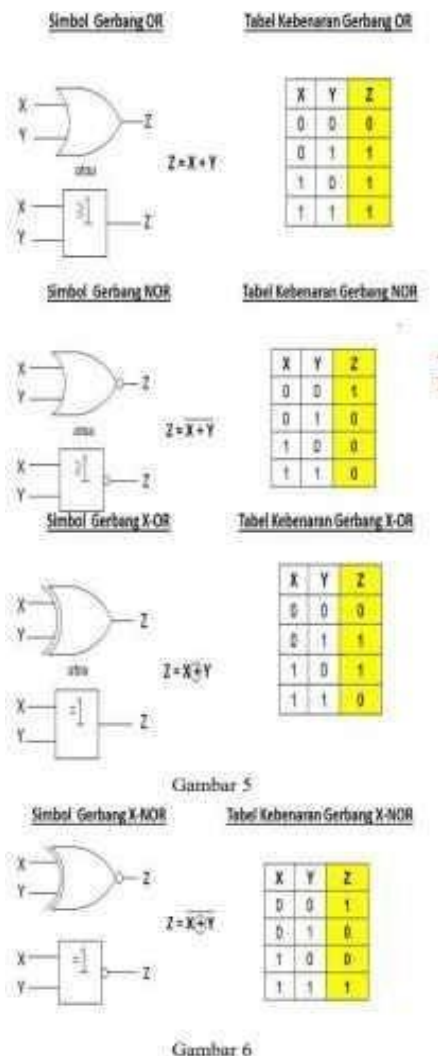
1. Gerbang Logika AND

Gerbang Logika AND menghasilkan fungsi logika AND yang berarti outputnya akan menjadi 1 hanya jika semua masukan adalah 1, dan jika ada setidaknya satu masukan yang 0, maka outputnya akan menjadi 0. Gerbang AND memerlukan minimal 2 masukan atau lebih untuk menghasilkan satu output. Dalam hal ini, ada juga gerbang logika campuran yang disebut gerbang NAND. Gerbang NAND merupakan kebalikan dari hasil operasi AND pada masukan; dengan kata lain, output gerbang NAND adalah NOT dari hasil AND pada masukan.[2]



II. Gerbang Logika OR

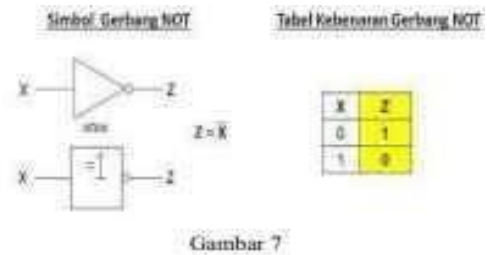
Gerbang logika OR menghasilkan fungsi OR inklusif, yang berarti jika setidaknya satu masukan adalah 1, maka outputnya akan menjadi 1, tetapi jika semua masukan adalah 0, maka outputnya akan menjadi 0. Dengan demikian, dalam gerbang logika OR, kita juga dapat menemukan unsur dari gerbang logika NOR, XOR, dan XNOR. Gerbang NOR merupakan hasil gabungan antara gerbang NOT dan gerbang OR, di mana output dari gerbang NOT adalah kebalikan dari hasil OR pada masukan. Selain itu, gerbang XOR menghasilkan keluaran 1 jika jumlah input yang bernilai 1 adalah ganjil. Sedangkan gerbang XNOR menghasilkan keluaran 1 jika jumlah input yang bernilai 1 adalah genap. [3]



III. Gerbang Logika NOT

Gerbang NOT merupakan suatu pembalik melalui satu sinyal input dan satu

sinyal output, dan hasil keluaran selalu terbalik dengan input.



III. METODOLOGI

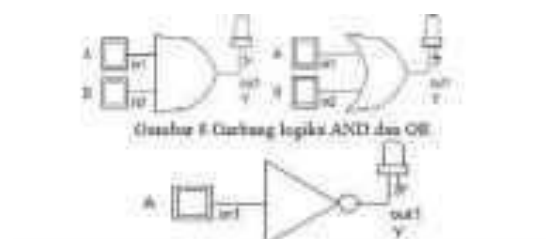
A. ALAT DAN BAHAN

1. Kit praktikum rangkaian logika digital
2. 1 buah Breadboard
3. Power Supply
4. Lampu LED
5. Komponen IC
6. Kabel jumper secukupnya
7. Kabel Banana-Jepit Buaya merah dan hitam.

B. LANGKAH KERJA

PERCOBAAN 1

Gambarlah skema logika AND, OR, dan NOT berikut dalam diagram simulator DSCH2



Ujilah rangkaian tersebut dengan menekan push button yang dimana push button sebagai input

Dan lihat lampu LED, jika hidup maka nilai 1, jika mati maka nilai 0. Buatlah tabel kebenarannya

Untuk gerbang logika OR, cukup lepaskan IC74LS08 dan diganti dengan IC 74LS32

Uji dengan menekan push button dan lihat lampu LED untuk mendata tabel kebenaran gerbang logika OR

Untuk gerbang logika NOT, ganti IC 74LS32 dengan IC 74LS04

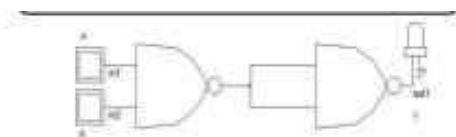
Uji dengan menekan push button dan lihat lampu LED untuk mendata tabel kebenaran gerbang logika NOT

Catat hasil percobaan pada buku catatan praktikum

PERCOBAAN 2

Siapkan alat dan bahan terlebih dahulu, kemudian hidupkan power supply Rangkaian rangkaian

logika kombinasi 2 masukan model 1 seperti gambar dibawah ini



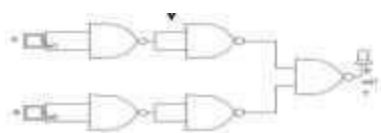
Pada percobaan ini walaupun ada 2 gerbang logika, tetap menggunakan 1 IC 74LS08

Uji rangkaian tersebut dengan menekan push button yang dimana push button sebagai input

Dan lihat lampu LED, jika hidup maka nilai 1, jika mati maka nilai 0 Buatlah tabel kebenarannya

PERCOBAAN 3

Rangkaian rangkaian logika kombinasi 2 masukan model 3 seperti gambar dibawah ini



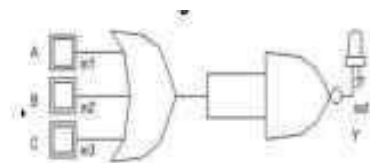
Pada percobaan ini menggunakan 2 IC, gerbang logika NOT dan NAND. Dengan menggunakan IC 74LS04 dan IC 74LS00

Uji rangkaian tersebut dengan menekan push button yang dimana push button sebagai input

Dan lihat lampu LED, jika hidup maka nilai 1, jika mati maka nilai 0 Buatlah tabel kebenarannya

PERCOBAAN 4

Rangkaian rangkaian logika kombinasi 3 masukan model 1 seperti gambar dibawah ini

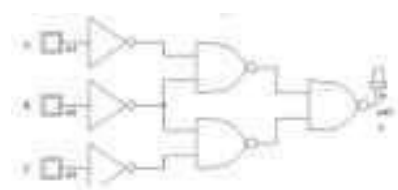


Uji rangkaian tersebut dengan klik inputnya

Dan lihat lampu LED, jika hidup maka nilai 1, jika mati maka nilai 0 Buatlah tabel kebenarannya

PERCOBAAN 5

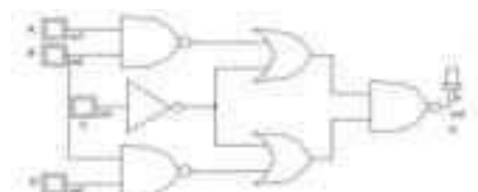
Rangkaian rangkaian logika kombinasi 3 masukan model 2 seperti gambar dibawah ini



Uji rangkaian tersebut dengan klik inputnya, Rangkaian rangkaian logika kombinasi 3 masukan model 2 seperti gambar dibawah ini

4. Rangkaian logika kombinasi 4 masukan

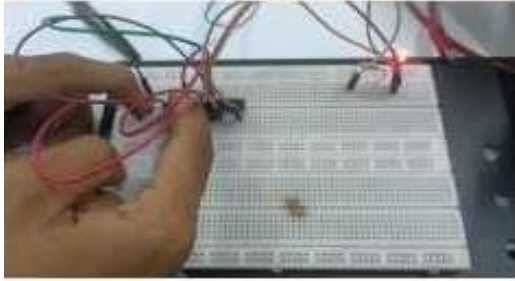
Rangkaian rangkaian logika kombinasi 4 masukan seperti gambar dibawah ini



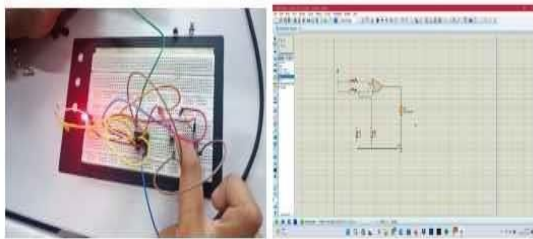
Uji rangkaian tersebut dengan klik inputnya

Dan lihat lampu LED, jika hidup maka nilai 1, jika mati maka nilai 0. Buatlah tabel kebenarannya

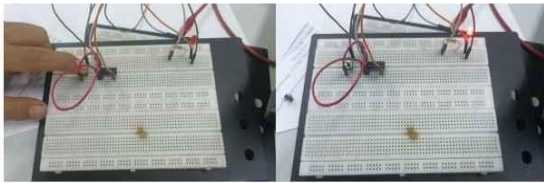
IV. HASIL DAN ANALISIS



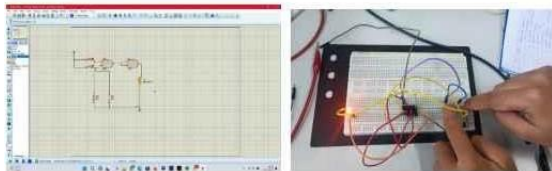
1B



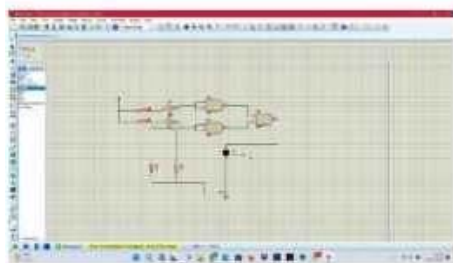
1C



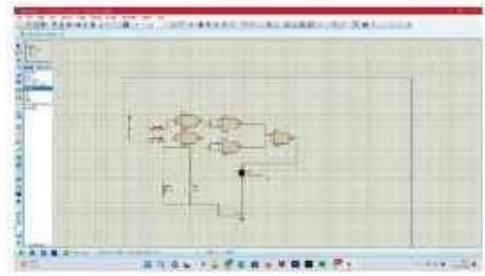
2A



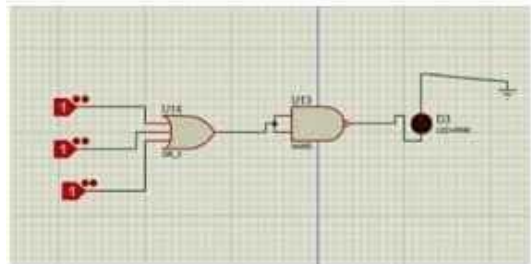
2B



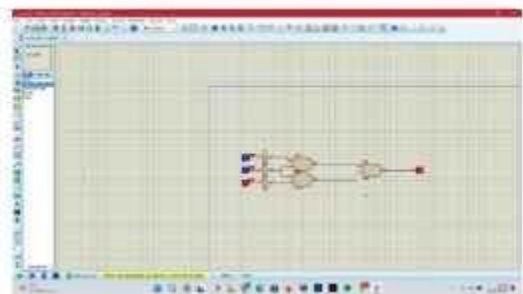
2C



3A



3B



Tabel 1a Gerbang AND

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

Tabel 1b Gerbang OR

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	1
1	0	1
1	1	1

Tabel 1c Gerbang NOT

INPUT	OUTPUT
A	Y
0	1
1	0

Tabel 2a Rangkaian kombinasi

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

Tabel 2b R-kombinasi

INPUT		OUTPUT
A	B	Y
0	0	1
0	1	0
1	0	0
1	1	0

Tabel 2c R-kombinasi

INPUT		OUTPUT
A	B	Y
0	0	0
0	1	0
1	0	0
1	1	1

Tabel 3a

INPUT			OUTPUT
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	1
0	1	1	1
1	0	0	1
1	0	1	1
1	1	0	1
1	1	1	1

Tabel 3b

INPUT			OUTPUT
A	B	C	Y
0	0	0	0
0	0	1	0
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	1
1	1	0	0
1	1	1	1

Analisis: Pada eksperimen yang melibatkan rangkaian logika kombinasi 4 masukan yang kami lakukan, kami mengamati bahwa beberapa keluaran tidak sesuai dengan nilai yang seharusnya sesuai dengan tabel kebenaran teori. Salah satu faktor yang menyebabkan perbedaan ini adalah kerusakan beberapa peralatan praktikum yang kami gunakan. Oleh karena itu, dapat disimpulkan bahwa eksperimen dalam rangkaian logika kombinasi 4 masukan kami tidak memberikan hasil yang optimal karena gangguan teknis yang melibatkan alat praktikum yang rusak.

V. KESIMPULAN

Kesimpulan dari praktikum rangkaian logic state ini didapatkan bahwa:

1. Peserta praktikum memiliki kemampuan untuk memahami konsep gerbang logika dasar seperti gerbang AND, gerbang OR, dan gerbang NOT. Mereka juga mampu membuat tabel kebenaran yang menggambarkan operasi dari gerbang-gearbang ini dan dapat menganalisis perbedaan dalam hasil operasionalnya.

2. Peserta praktikum juga berhasil menguasai keterampilan merangkai rangkaian logika kombinasi dengan jumlah masukan 2, 3, dan meskipun awalnya mungkin mengalami kesulitan, namun mereka berhasil mengatasi kendala tersebut dan akhirnya dapat merangkai rangkaian tersebut dengan tepat dan efisien.

3. Praktikan juga mampu membuat rangkaian menggunakan perangkat lunak, khususnya dengan menggunakan software Proteus IV sebagai alat bantu dalam praktikum ini.

IV. REFFERENSI

[1] R. Andreansyah, "Laporan Prkatikum Rangkaian Digital," 2020.

[2] Y. Julaila, "laporan Praktikum Gerbang dasar NOT, And, dan OR," 2017.

[3] Sa'duddin, "Rangkaian Gerbang Logika Dan Fungsinya," 2009/2010.