

# 전동기 구동 / 계통 연계 시스템의 설계 및 Simulink를 이용한 시뮬레이션

2022년 8월 24일 수요일  
서울대학교 전력연구소

김병헌

공학 박사  
주식회사 플레코 CTO



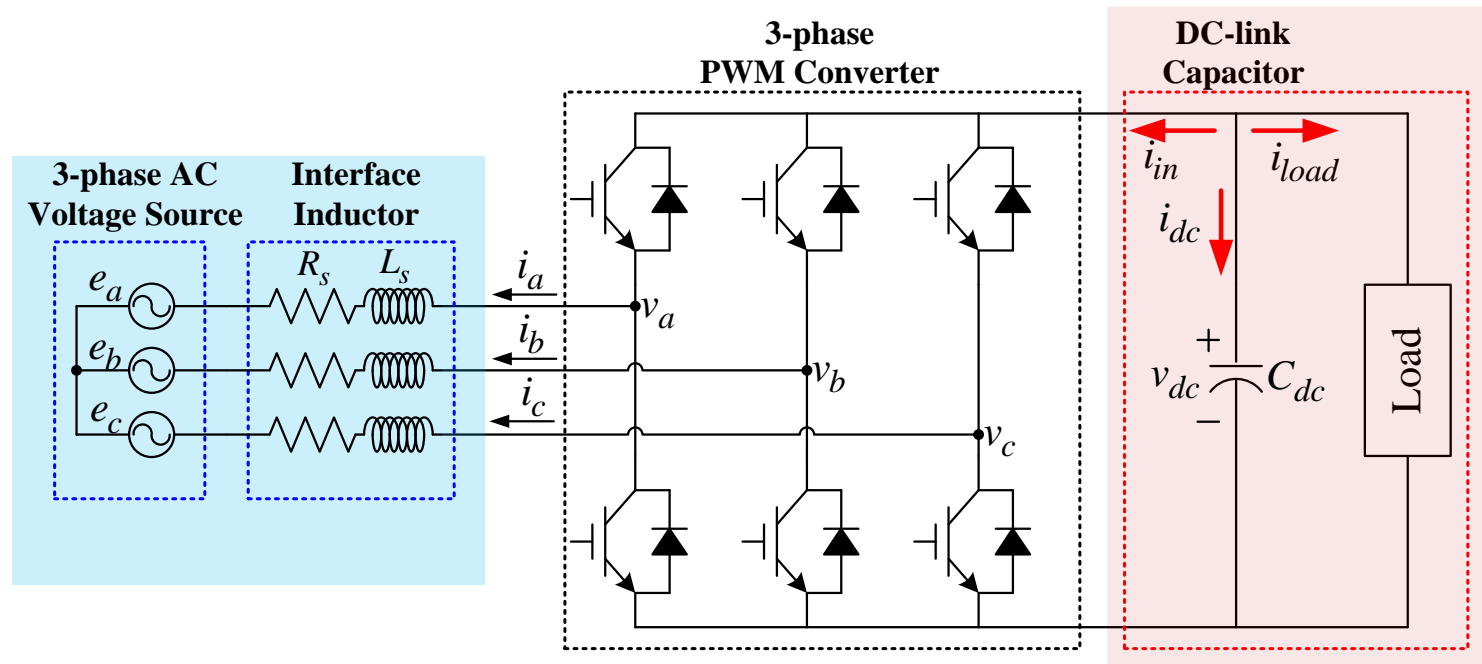
**SPEC**

# Outline

- 1 3상 PWM 컨버터의 모델링
- 2 Phase Locked Loop (PLL)
- 3 PWM 컨버터 전류 제어기
- 4 PWM 컨버터 상위 제어기

# 1. 3상 PWM 컨버터의 모델링

## ❖ 3상 PWM 컨버터 시스템



▶ 계통 전압 방정식:  $\mathbf{v}_{abc} = R_s \mathbf{i}_{abc} + L_s \frac{d}{dt} \mathbf{i}_{abc} + \mathbf{e}_{abc}$

✓ 컨버터 전류 방향: 계통으로 나가는 방향

- 전동기 Application과 동일한 전류 방향으로 설정

▶ 직류단 모델링:  $C_{dc} \frac{dv_{dc}}{dt} = i_{dc} = -i_{in} - i_{load}$

▶ PWM Converter: 2일차 자료 참고

## ❖ 계통 전압의 정의

- ▶ 이상적인(ideal) 3상 평형 정현파 전압:
  - ✓ 정상분 전압 (positive sequence voltages)
- ▶ 위상 각의 기준은 다양하게 설정 가능
  - ✓ 전압이 양에서 음으로 영점(0V)을 지날 때, 위상 각이 영(0°)이 되도록 다음과 같이 계통 전압을 정의

$$e_a = -E \sin(\omega_e t)$$

$$e_b = -E \sin\left(\omega_e t - \frac{2}{3}\pi\right)$$

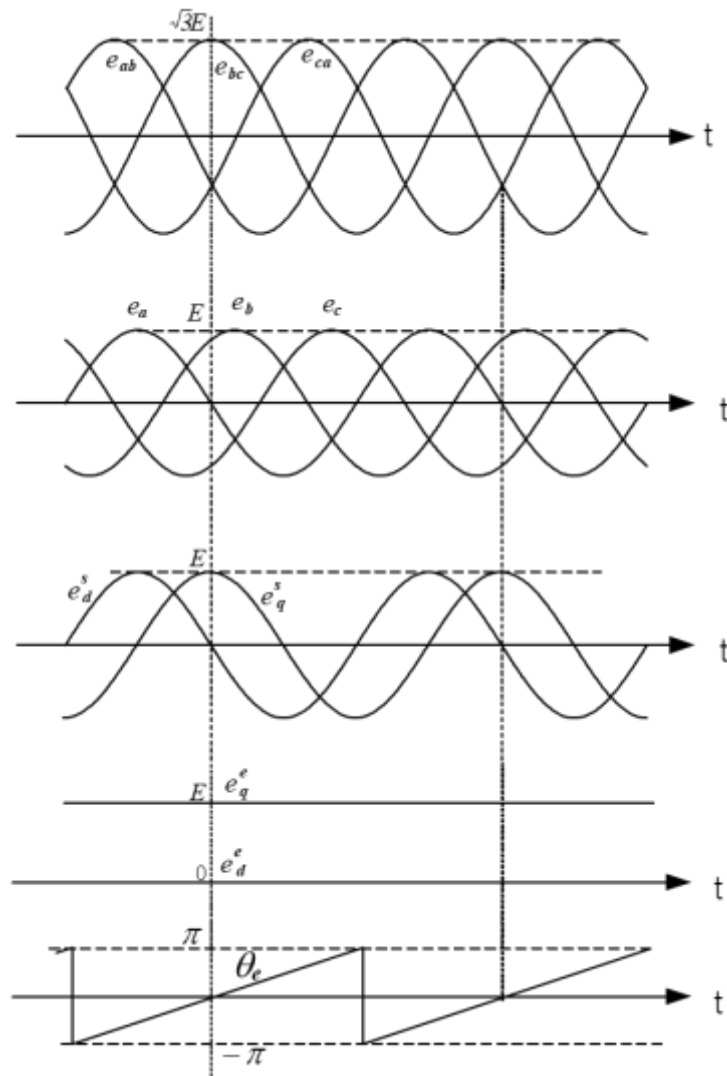
$$e_c = -E \sin\left(\omega_e t + \frac{2}{3}\pi\right)$$

- ✓ 전동기 구동과 동일하게 역기전력이 q축에 발생하게 설정
  - 주의: 많은 경우 d축에 역기전력 정렬
  - 심화: 기준각과 축 설정에 따른 좌표 변환

## ▶ 3상 전압 → 동기 좌표계 dq

- ✓  $e_d^e = 0$      $e_q^e = E$
- ✓ q-axis: 유효(active) 전력 [W]
- ✓ d-axis: 무효(reactive) 전력 [var]

$$\mathbf{V}_{abc} = R_s \mathbf{i}_{abc} + L_s \frac{d}{dt} \mathbf{i}_{abc} + \mathbf{e}_{abc}$$



## ❖ 계통 전압의 불평형(unbalance)

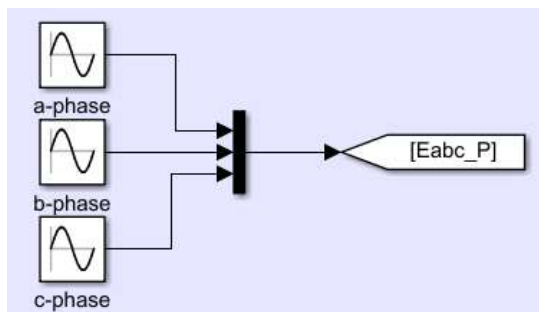
- ▶ 단상 부하, 계통의 사고 등 → 계통 전압에 불평형 발생 → 역상분 전압 발생
  - ✓ 심화: 대칭 성분, 계통 사고 유형
- ▶ 역상분 전압 (negative sequence voltages)
  - ✓ 3상 평형, 정상분과 주파수는 동일, 시간 상 피크 순서가 정상분과 다름
    - 정상분:  $a \rightarrow b \rightarrow c$
    - 역상분:  $a \rightarrow c \rightarrow b$
  - ✓ dq 평면 상에서 표현 시 전압 벡터가 정상분과 반대로 회전

## ❖ 계통 전압의 고조파 (harmonics)

- ▶ 비선형(nonlinear) 부하 등으로 인해 계통 전압에 고조파가 발생할 수 있음.
- ▶ 고조파 전압 (harmonic voltages)
  - ✓ 주로 전원 주파수의 배수 형태로 나타남
    - EX) 5, 7, 11, 13 등 고조파 (다이오드 정류기),
    - Cf) Subharmonic, 3<sup>rd</sup> harmonics
  - ✓ 역상분, 정상분 모두 모델링 가능
  - ✓ PWM 스위칭 등에 의한 고차 고조파는 모델링에서 제외
  - ✓ dq 평면 상에서 표현 시 전압 벡터가 기준 주파수보다 빠른 속도로 회전

## ❖ 계통 전압 모델링

$$\begin{aligned}
 e_a &= -V_P \sin(\omega_e t) \\
 e_b &= -V_P \sin\left(\omega_e t - \frac{2}{3}\pi\right) \quad (V_P=E) \\
 e_c &= -V_P \sin\left(\omega_e t + \frac{2}{3}\pi\right)
 \end{aligned}$$



Amplitude:

-Grid.V\_P

Bias:

0

Frequency (rad/sec):

Grid.We

Phase (rad):

Grid.Thetae\_Init

&lt;a상 설정&gt;

Phase (rad):

Grid.Thetae\_Init-2/3\*pi

&lt;b상 설정&gt;

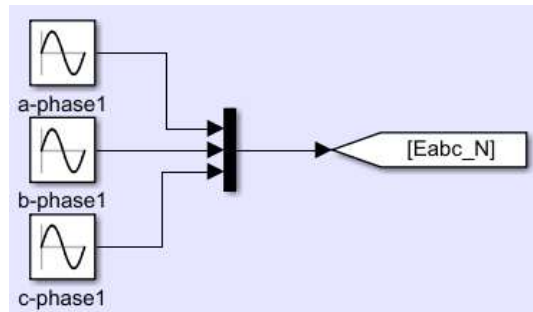
Phase (rad):

Grid.Thetae\_Init+2/3\*pi

&lt;c상 설정&gt;

## ❖ 역상분 전압 모델링

$$\begin{aligned}
 e_{aN} &= -V_N \sin(\omega_e t) \\
 e_{bN} &= -V_N \sin\left(\omega_e t + \frac{2}{3}\pi\right) \\
 e_{cN} &= -V_N \sin\left(\omega_e t - \frac{2}{3}\pi\right)
 \end{aligned}$$



Amplitude:

-Grid.V\_N

Bias:

0

Frequency (rad/sec):

Grid.We

Phase (rad):

Grid.Thetae\_N\_Init

&lt;a상 설정&gt;

Phase (rad):

Grid.Thetae\_N\_Init+2/3\*pi

&lt;b상 설정&gt;

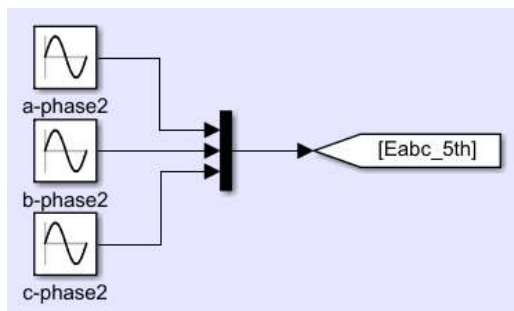
Phase (rad):

Grid.Thetae\_N\_Init-2/3\*pi

&lt;c상 설정&gt;

## ❖ 5차 고조파 전압 모델링

- ▶ 역상분 모델링
- ▶ 동기 좌표계 상에서 6고조파
- ▶ 실계통은 정/역 모두 존재 가능



Amplitude:

-Grid.V\_5th

Bias:

0

Frequency (rad/sec):

5\*Grid.We

Phase (rad):

Grid.Thetae\_5th\_Init

&lt;a상 설정&gt;

Phase (rad):

Grid.Thetae\_5th\_Init+2/3\*pi

&lt;b상 설정&gt;

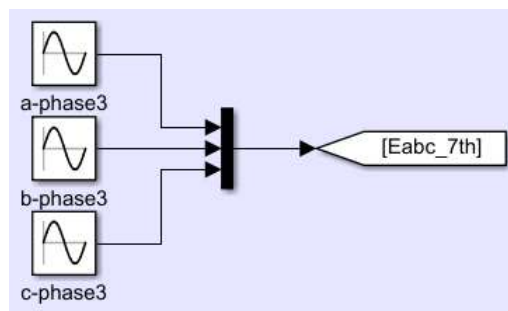
Phase (rad):

Grid.Thetae\_5th\_Init-2/3\*pi

&lt;c상 설정&gt;

## ❖ 7차 고조파 전압 모델링

- ▶ 정상분 모델링
- ▶ 동기 좌표계 상에서 6고조파
- ▶ 실계통은 정/역 모두 존재 가능



Amplitude:

-Grid.V\_7th

Bias:

0

Frequency (rad/sec):

7\*Grid.We

Phase (rad):

Grid.Thetae\_7th\_Init

&lt;a상 설정&gt;

Phase (rad):

Grid.Thetae\_7th\_Init-2/3\*pi

&lt;b상 설정&gt;

Phase (rad):

Grid.Thetae\_7th\_Init+2/3\*pi

&lt;c상 설정&gt;



## ❖ 계통 전압 및 필터: 전압 방정식의 정지 좌표계 dq 모델링 구현

$$\mathbf{v}_{abc} = R_s \mathbf{i}_{abc} + L_s \frac{d}{dt} \mathbf{i}_{abc} + \mathbf{e}_{abc}$$

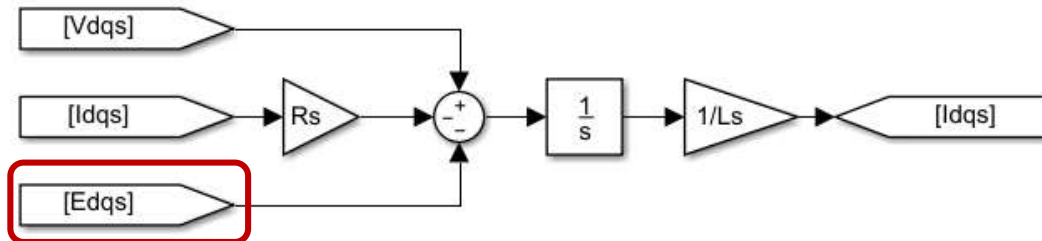
 $\xrightarrow{T_{dq}}$ 

$$\mathbf{v}_{dq}^s = R_s \mathbf{i}_{dq}^s + L_s \frac{d}{dt} \mathbf{i}_{dq}^s + \mathbf{e}_{dq}^s$$

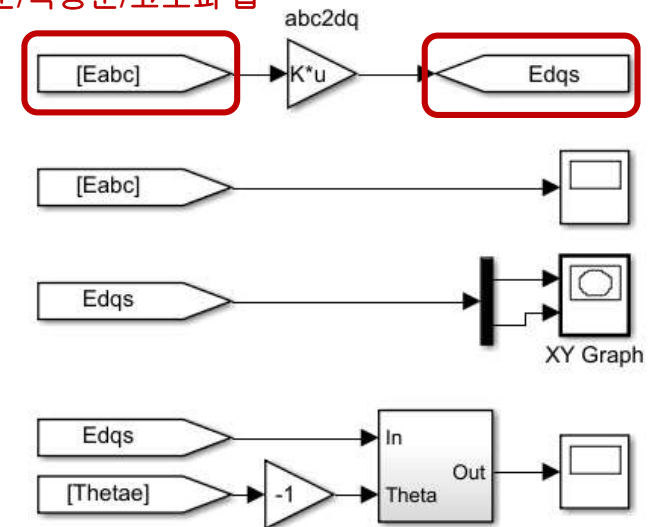
▶ 적분 형태의 식 변환:  $\mathbf{i}_{dq}^s = \frac{1}{L_s} \int (\mathbf{v}_{dq}^s - R_s \mathbf{i}_{dq}^s - \mathbf{e}_{dq}^s) dt$

- ✓ 입력: 전압
- ✓ 출력: 전류

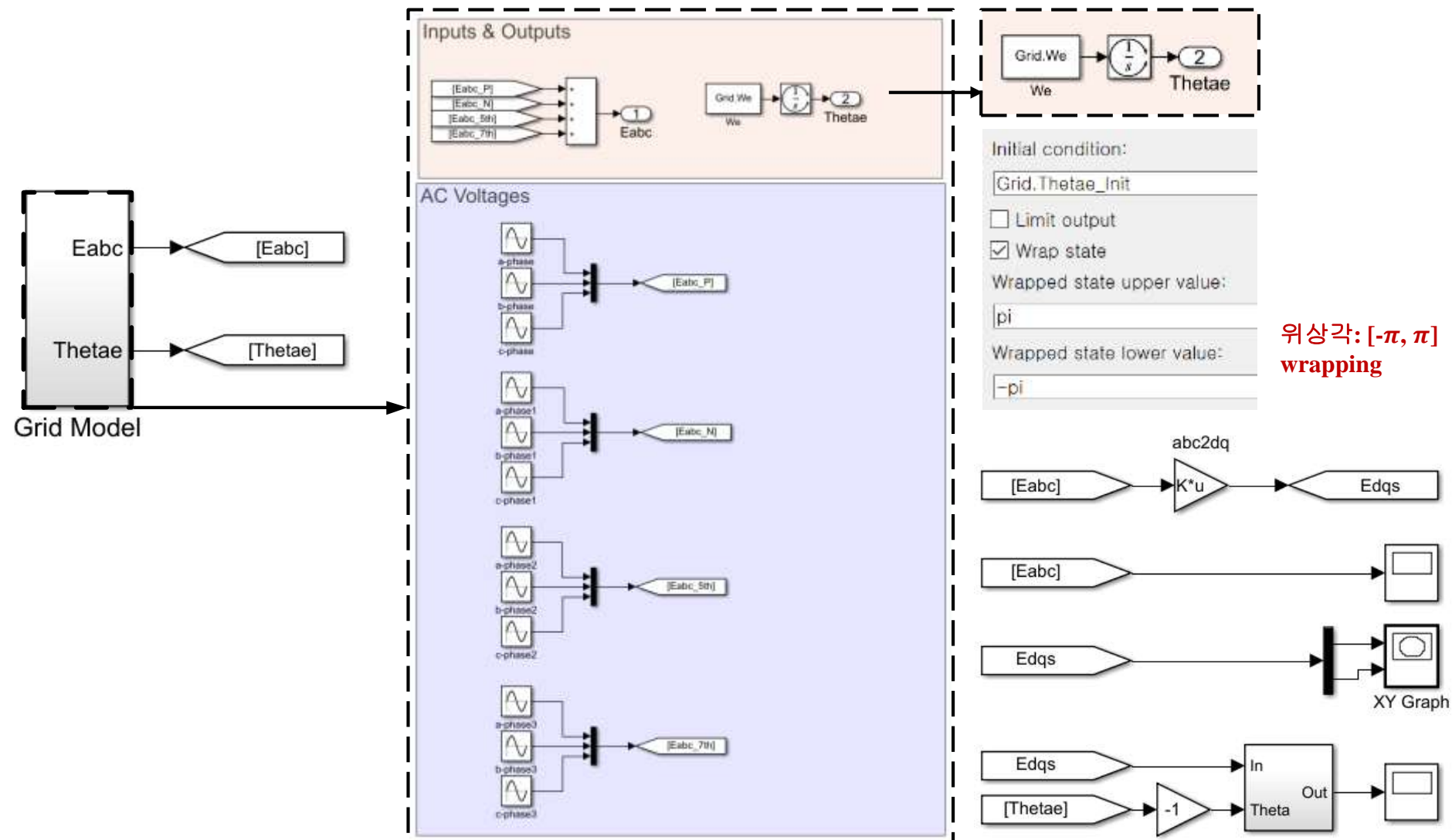
▶ Simulink 구현



정상분/역상분/고조파 합



## ❖ 예제 3-1: 역상분 및 고조파가 포함된 계통 전압의 이해



### ❖ 예제 3-1 (cont.): 3상 평형 전압원

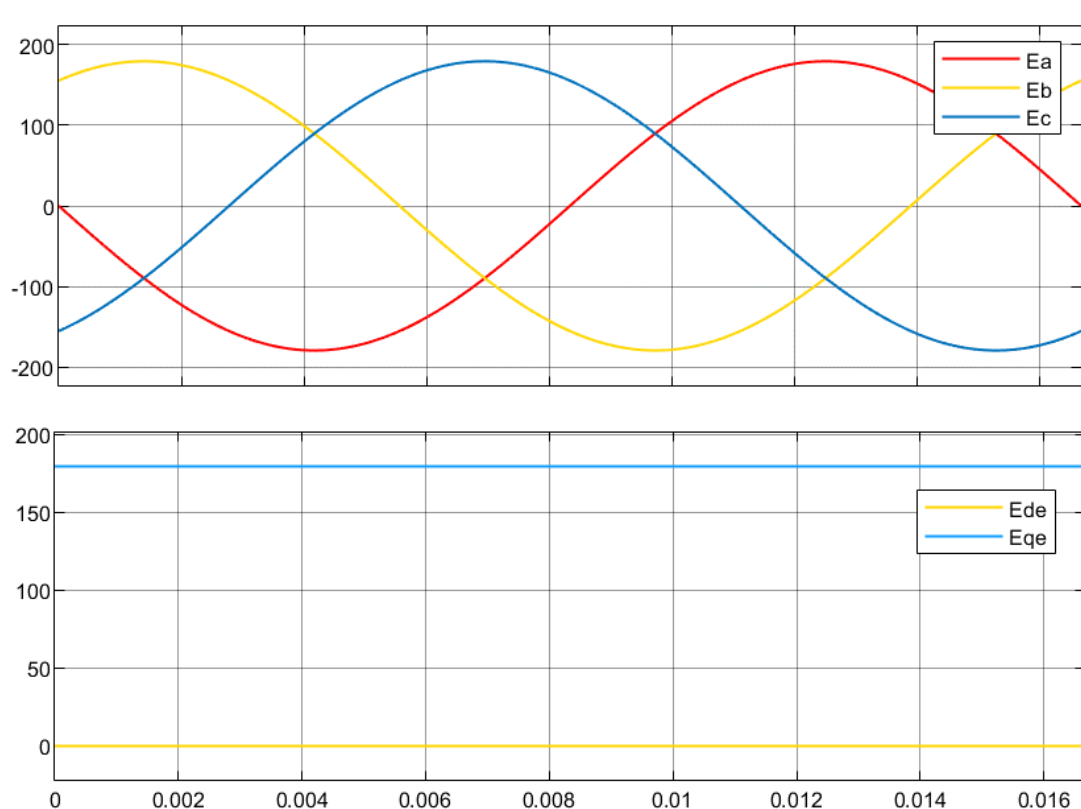
- ▶ 계통 정격 전압,  $V_B = 220/\sqrt{3} V_{\text{rms}}, \omega_e = 2\pi \times 60 \text{ Hz}$
- ▶  $V_P = V_B(0^\circ)$   
(※ 괄호 안의 숫자는 위상을 의미, 이하 동일)

%% Grid parameters in normal condition

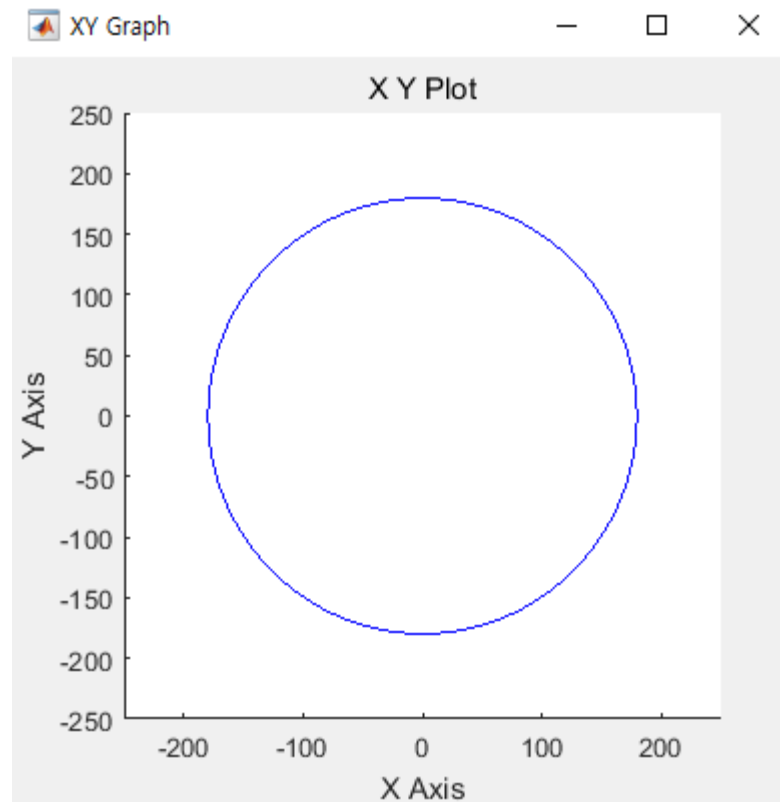
Grid.V=220; % line-to-line RMS value, [V]

Grid.We=2\*pi\*60; % Frequency, [rad/s]

Grid.Thetae\_Init=pi/180\*0; % Initial angle, [rad]



▶ 심화: [기저값](#)

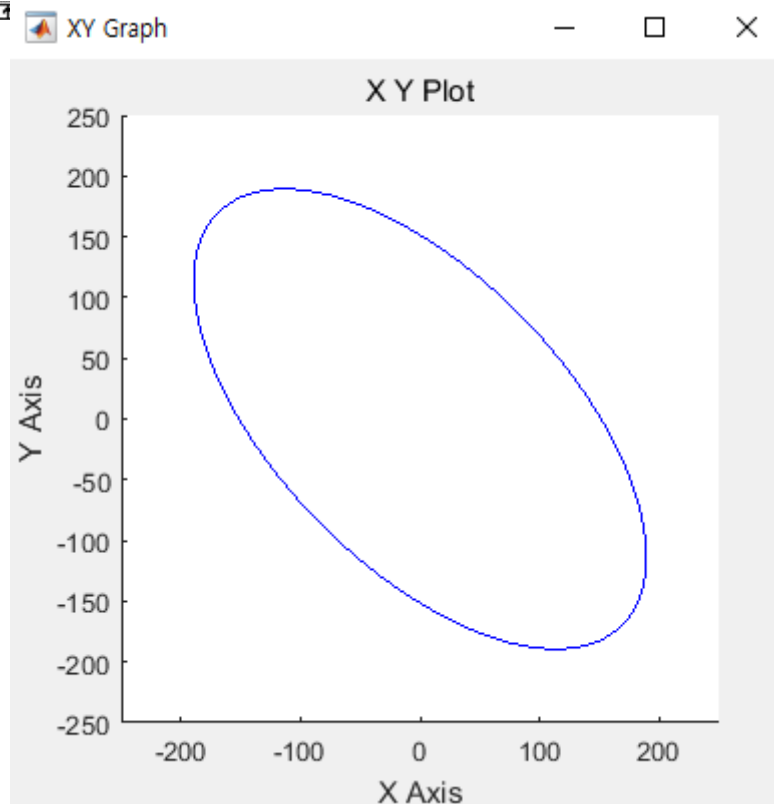
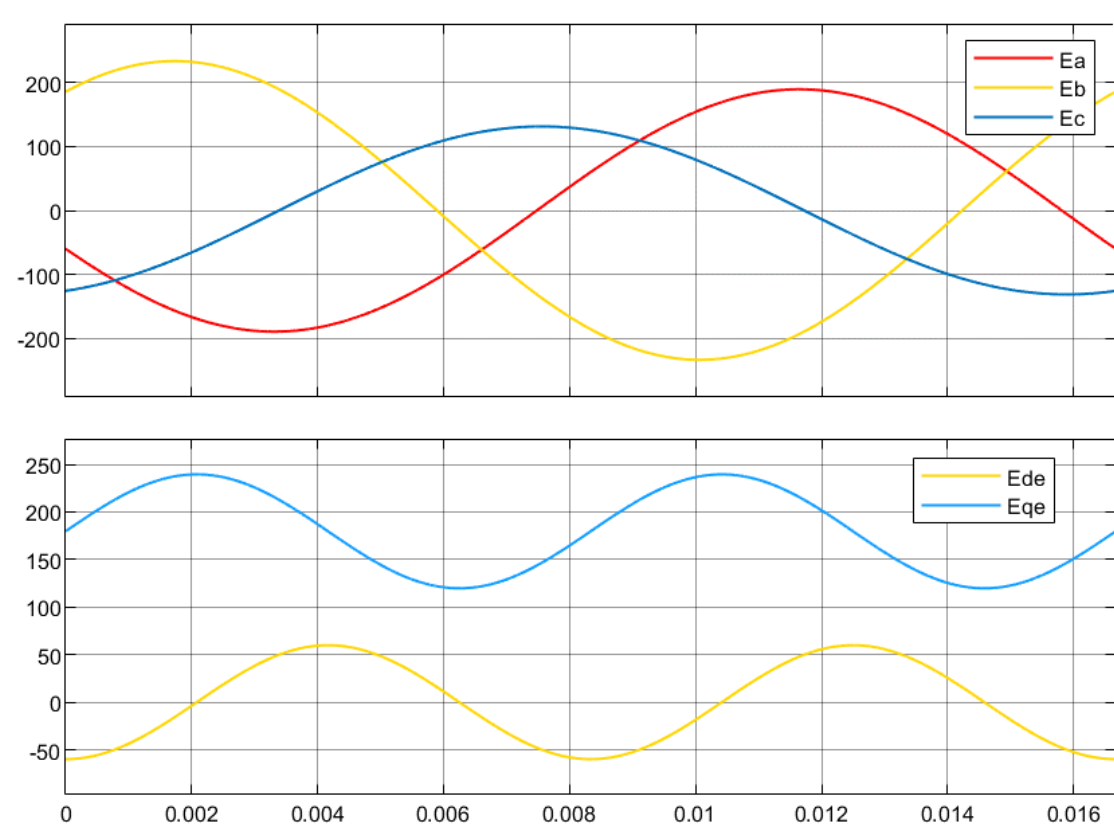


### ❖ 예제 3-1 (cont.): 3상 불평형 전압원

▶ 계통 정격 전압,  $V_B = 220/\sqrt{3} \text{ V}_{\text{rms}}, \omega_e = 2\pi \times 60 \text{ Hz}$

▶  $V_P = V_B(0^\circ), V_N = \frac{1}{3} V_B(90^\circ)$

```
Grid.Ratio_N=1/3;           % Negative sequence
Grid.Thetae_N_Init=pi/180*90; % Magnitude ratio
                                % Initial angle
```



### ❖ 예제 3-1 (cont.): 고조파를 포함한 전압원

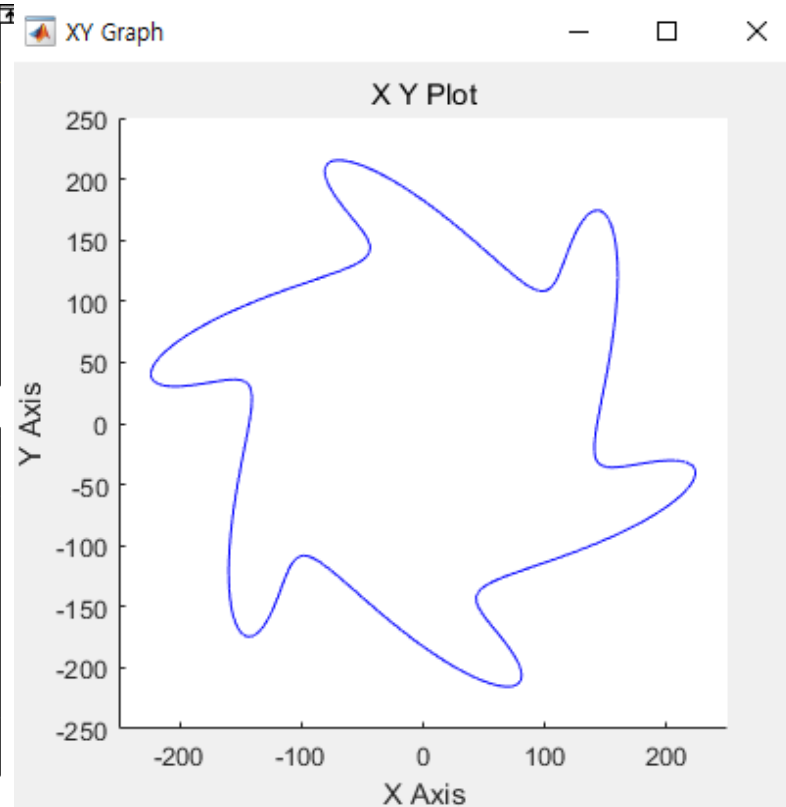
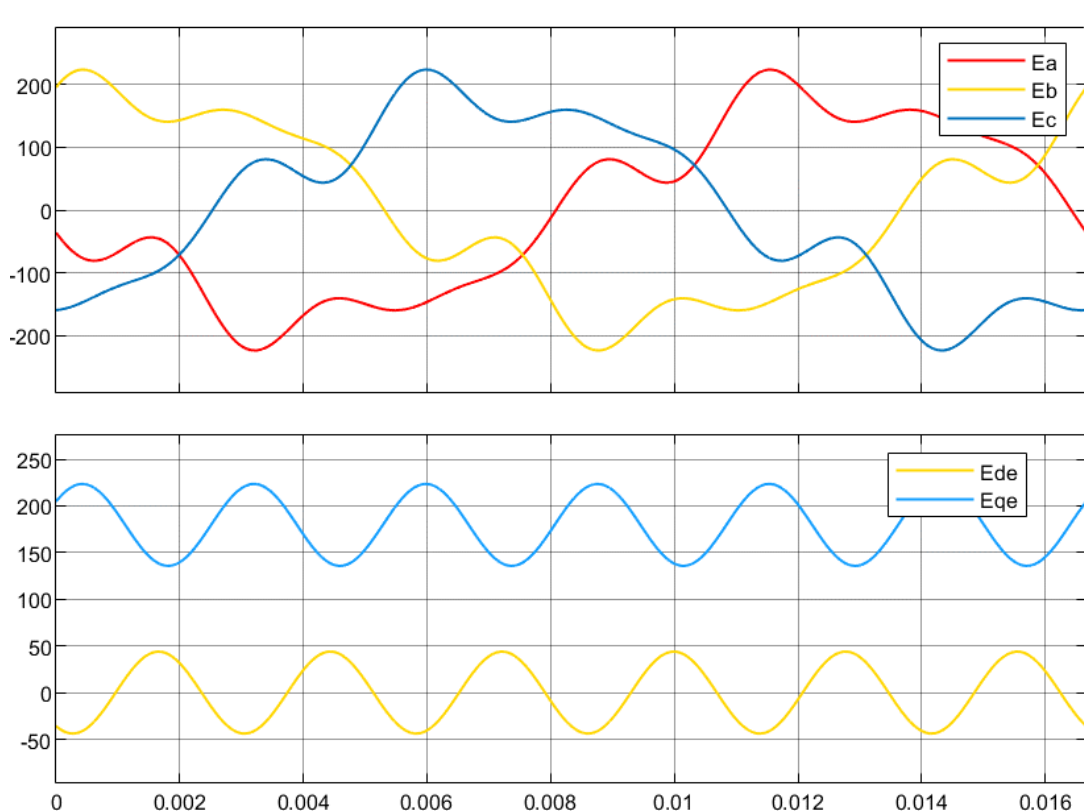
- ▶ 계통 정격 전압,  $V_B = 220/\sqrt{3} V_{\text{rms}}, \omega_e = 2\pi \times 60 \text{ Hz}$
- ▶  $V_P = V_B(0^\circ), V_{5N} = 0.2V_B(90^\circ), V_{7P} = 0.14V_B(0^\circ)$

```

% 5th harmonic
Grid.Ratio_5th=0.2;      % Magnitude ratio
Grid.Theta_5th_Init=pi/180+90; % Initial angle

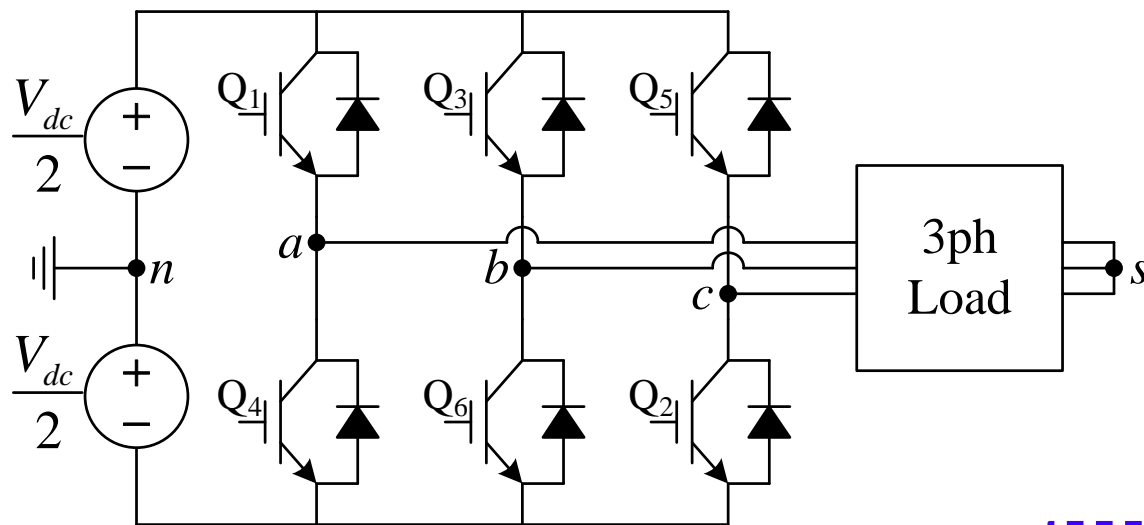
% 7th harmonic
Grid.Ratio_7th=0.14;     % Magnitude ratio
Grid.Theta_7th_Init=pi/180+0; % Initial angle

```

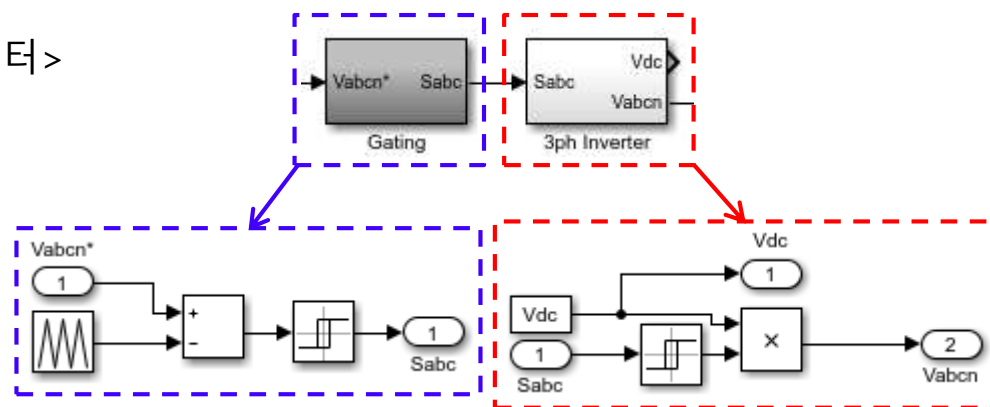


## ❖ 복습: 3상 2레벨 전압원 인버터

▶ 이전 인버터 모델: 직류단 고정 전압원 모의 → 직류단 모델링 추가 필요



<3상 2레벨 전압원 인버터>



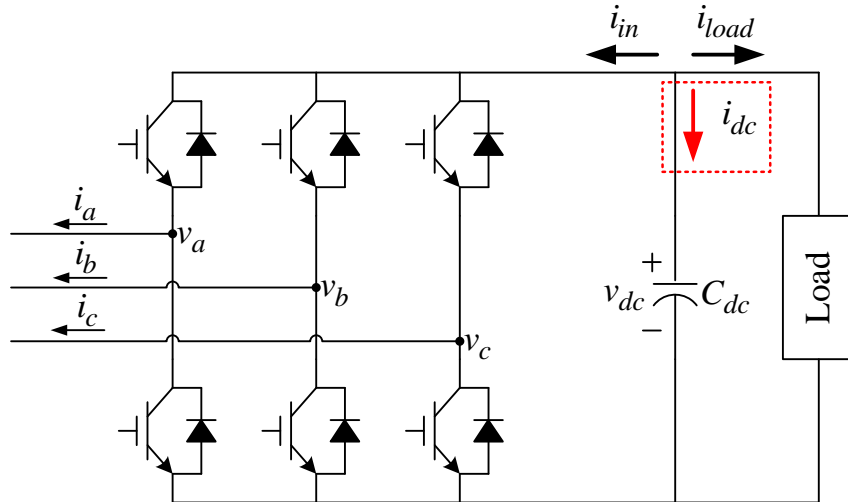
## ❖ 직류단 모델링의 구현 (1)

▶ 직류단 전압: 직류단 캐패시터 전압 방정식을 적분 식으로 표현

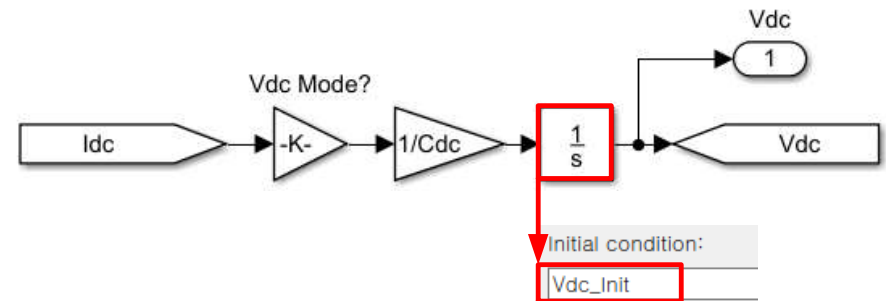
$$\checkmark C_{dc} \frac{dv_{dc}}{dt} = i_{dc} \rightarrow v_{dc} = \int \frac{1}{C_{dc}} i_{dc} dt + v_{dc}(0)$$

• 입력: 전류, 출력: 전압

✓ 출력 적분기의 초기값을 직류단 전압의 초기값으로 입력



$$C_{dc} \frac{dv_{dc}}{dt} = i_{dc} = -i_{in} - i_{load}$$

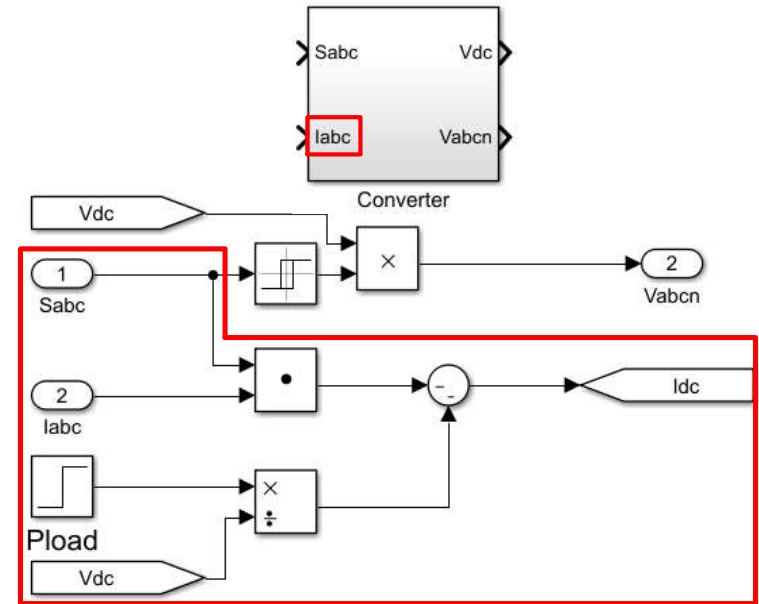
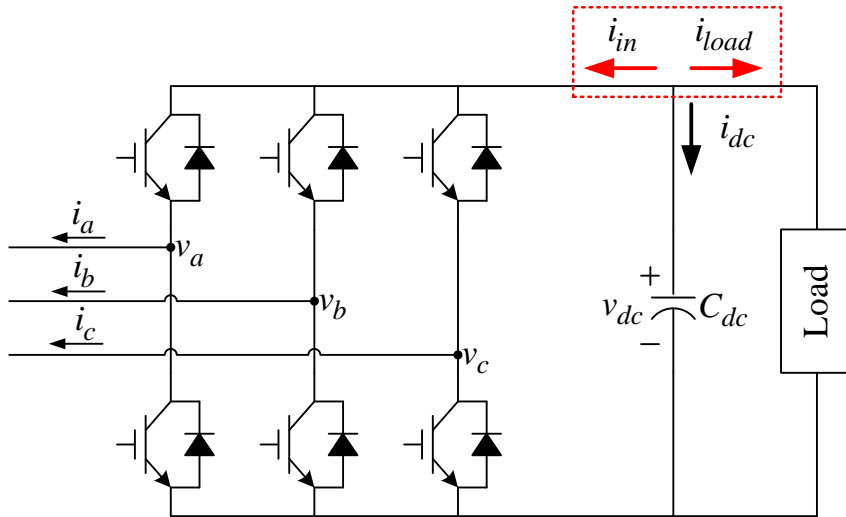


▶ Gain을 통해 직류단 특성 변경 가능

✓ Gain  $\rightarrow 0$

적분기 입력 영(null)  $\rightarrow$  고정 전압원 모의 가능 (적분기 출력 변동 없어짐.)

## ❖ 직류단 모델링의 구현 (2)



- ▶ DC capacitor 입력 전류는 컨버터 측 전류와 부하 측 전류를 이용하여 표현

$$i_{dc} = -i_{in} - i_{load}$$

- ▶ 컨버터 측 전류

- ✓ 3상 AC 출력 전류와 스위칭 함수에 의해 결정, 내적(dot product)을 이용하여 표현  
→ 컨버터 모델 입력에 3상 전류 추가

$$i_{in} = S_a i_a + S_b i_b + S_c i_c = [S_a \quad S_b \quad S_c] \begin{bmatrix} i_a \\ i_b \\ i_c \end{bmatrix}$$

- ▶ 부하 측 전류 → 계단 형태의 임의의 부하 전력을 모의;  $i_{load} = \frac{P_{load}}{v_{dc}}$



## **2. Phase Locked Loop**

**(PLL)**

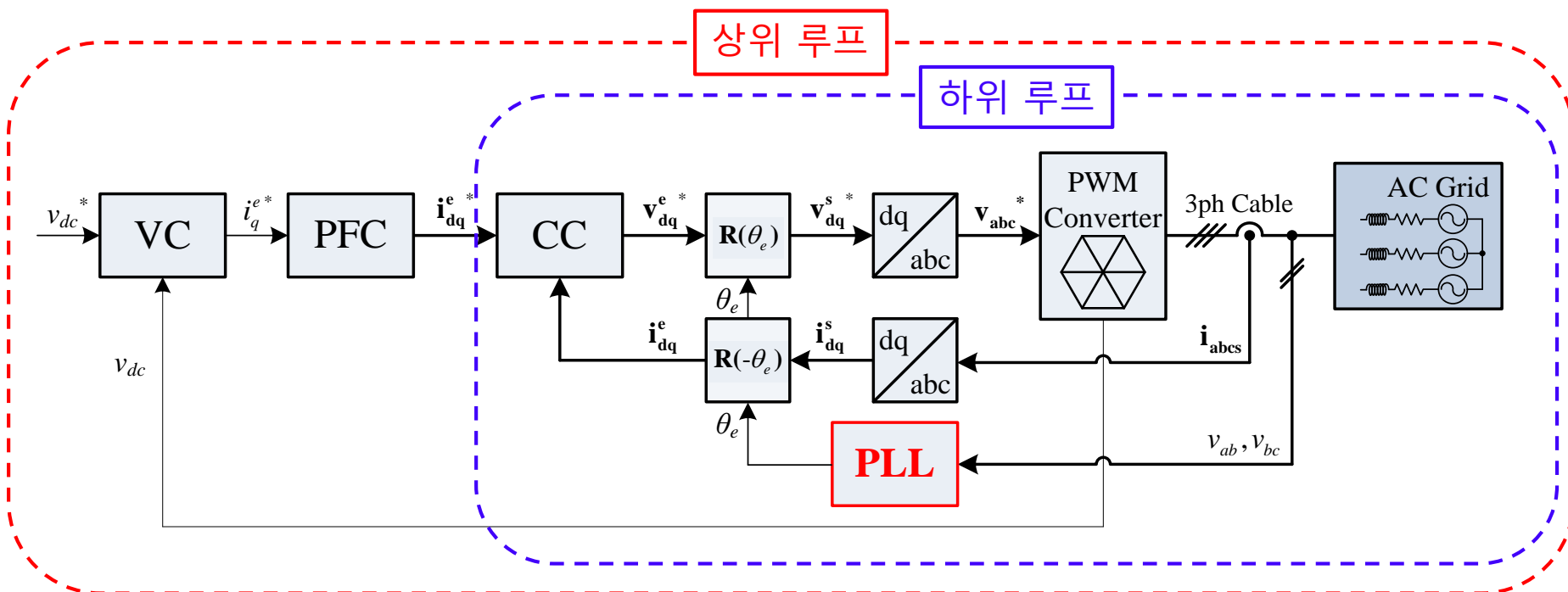
### ❖ 여러 제어기가 직렬(cascaded)로 연결된 구조

- ▶ 위상 동기화 제어기 (Phase Locked Loop, **PLL**)
- ▶ 전류 제어기 (Current Controller, **CC**)

하위 제어기

- ▶ 역률 제어기 (Power Factor Controller, **PFC**)
- ▶ 전압 제어기 (dc-link Voltage Controller, **VC**)

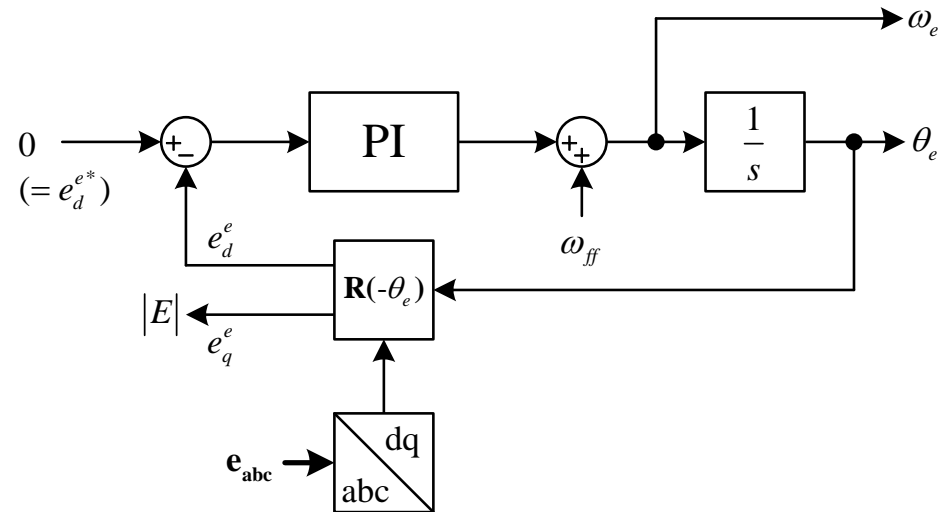
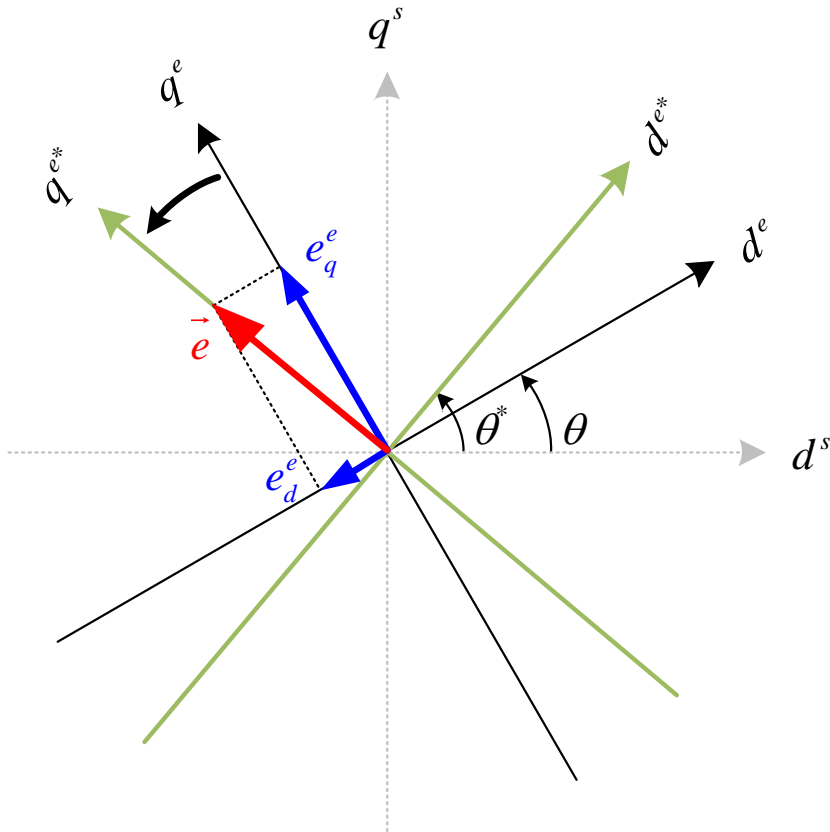
상위 제어기



# Phase Locked Loop (PLL)

## ❖ 동기 좌표계 PLL (Synchronous Reference Frame PLL, SRF-PLL)

- ▶ 비례 적분 제어기가 d 축 전압( $e_d^e$ )이 0이 되도록 제어 ( $e_d^e \approx E(\hat{\theta}_e - \theta_e)$ )
  - 계통 주파수  $\omega_e$ , 위상 각  $\theta_e$ 를 추정 가능
  - q축에 계통 전압의 크기( $|\vec{e}| = E$ )를 갖는 전압 벡터 정렬(align)



## ❖ SRF-PLL의 구현

### ▶ 전달 함수

$$\frac{\hat{\theta}_e}{e_{d,Err}^e} = \left( K_p + \frac{K_i}{s} \right) \frac{1}{s}$$

$$\xrightarrow{(\theta_e - \hat{\theta}_e) \ll 1, e_q^e \approx E} \frac{\hat{\theta}_e(s)}{\theta_e(s)} = \frac{E(K_p s + K_i)}{s^2 + E(K_p s + K_i)} = \frac{2\zeta\omega_n s + \omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

### ▶ Gain 설정 ( $\omega_n$ : 절점 주파수, $\zeta$ : 댐핑 계수, $E$ : 계통 상전압 크기)

$$\checkmark K_p = 2\zeta\omega_n/E$$

$$\checkmark K_i = \omega_n^2/E$$

### ▶ 제어기 실제적인 구현

$$\checkmark \text{속도 적분으로 위상 각 취득 시: } [0, 2\pi] = [-2\pi, 0] = [-\pi, \pi]$$

$$\checkmark \text{실제 Microcontroller 등에 구현 시} \rightarrow 2\pi \text{ 단위로 적분기 Reset (Saturation 방지)}$$

$$\bullet [-\pi, \pi] \text{ 선택 (구간 선택은 임의로 설정 가능: } \pm \text{로 최대한 영역을 써야하는 경우도 있음)}$$

$$\checkmark \text{round 함수 이용}$$

$$\bullet \theta_e = \int \omega_e dt$$

$$\bullet \theta_{e,bound} = \theta_e - 2\pi \times \text{round}\left(\frac{1}{2\pi}\theta_e\right)$$

$[-\pi, \pi]$

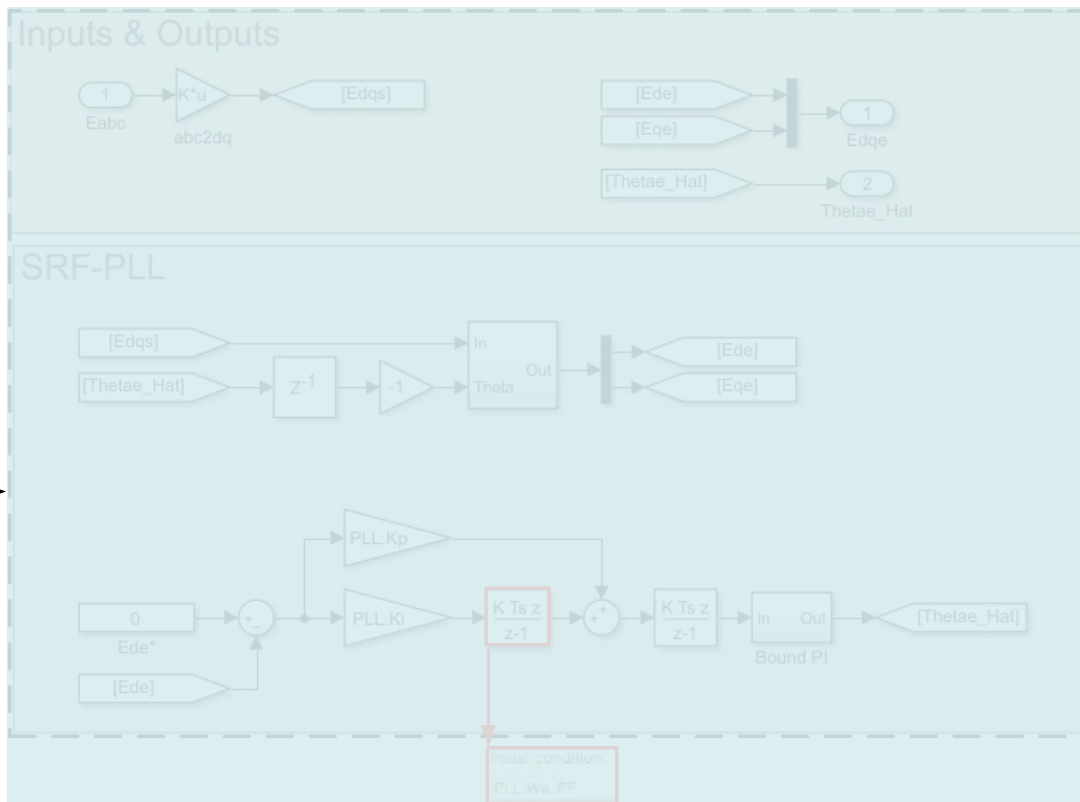
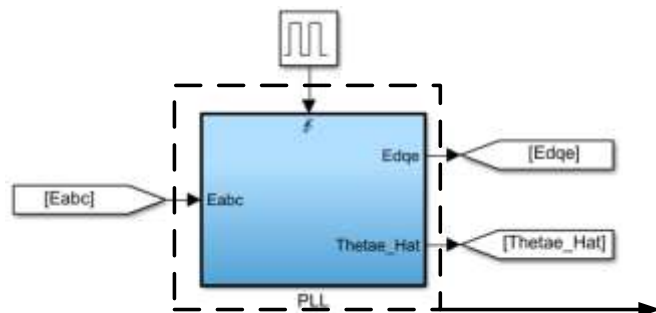
$$\theta_e: (-\pi, \pi) \rightarrow \frac{1}{2\pi}\theta_e: (-0.5, 0.5) \rightarrow \text{round}\left(\frac{1}{2\pi}\theta_e\right): 0 \rightarrow 0$$

$$\theta_e: (\pi, 3\pi) \rightarrow \frac{1}{2\pi}\theta_e: (0.5, 1.5) \rightarrow \text{round}\left(\frac{1}{2\pi}\theta_e\right): 1 \rightarrow -2\pi$$

$$\theta_e: (-3\pi, -\pi) \rightarrow \frac{1}{2\pi}\theta_e: (-1.5, -0.5) \rightarrow \text{round}\left(\frac{1}{2\pi}\theta_e\right): -1 \rightarrow 2\pi$$

# Phase Locked Loop (PLL)

## ❖ 예제 3-2: SRF-PLL의 구현



### ▶ Function block 사용 Tip

$$\checkmark \theta_{e,bound} = 2\pi \left[ \left\{ \left( \frac{1}{2\pi} \theta_e + 0.5 \right) - \text{floor} \left( \frac{1}{2\pi} \theta_e + 0.5 \right) \right\} - 0.5 \right]$$

$[-\pi, \pi]$

$$\theta_e: [\pi, 3\pi) \rightarrow \frac{1}{2\pi} \theta_e + 0.5: [1, 2) \rightarrow \text{floor}: 1 \rightarrow [0, 1)$$

$$\theta_e: [-\pi, \pi) \rightarrow \frac{1}{2\pi} \theta_e + 0.5: [0, 1) \rightarrow \text{floor}: 0 \rightarrow [0, 1)$$

$$\theta_e: [-3\pi, -\pi) \rightarrow \frac{1}{2\pi} \theta_e + 0.5: [-1, 0) \rightarrow \text{floor}: -1 \rightarrow [0, 1)$$

#### Note

TheFcn block does not support round and fix. Use the Rounding Function block to apply these rounding modes.

# Phase Locked Loop (PLL)

## ❖ 예제 3-2 (cont.): SRF-PLL

- ▶ 계통 정격 전압,  $V_B = 220/\sqrt{3} V_{\text{rms}}$ ,  $\omega_e = 2\pi \times 60 \text{ Hz}$
- ▶ PLL의 Gain 설정:  $\omega_n = 2\pi \times 5 \text{ Hz}$ ,  $\zeta = 1$
- ▶ 조건 1: 3상 평형 전압원,  $V_p = V_B(0^\circ)$

### %% PLL gain design

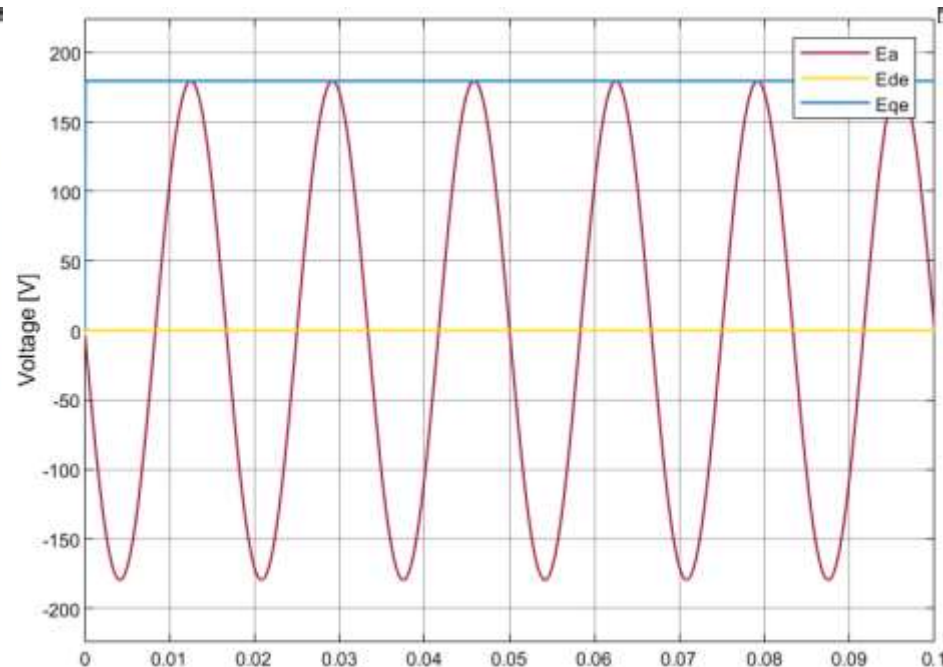
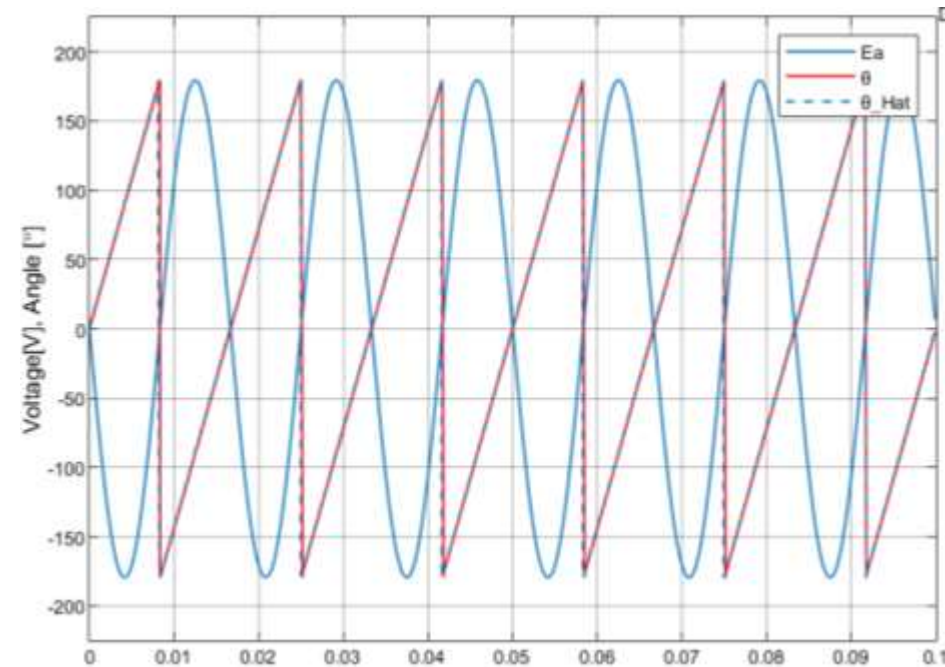
PLL.Wn=2\*pi\*5;

PLL.Zeta=1;

% Phase locked loop

% natural frequency

% damping ratio

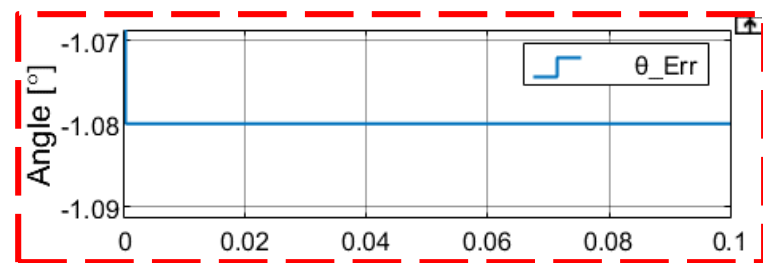
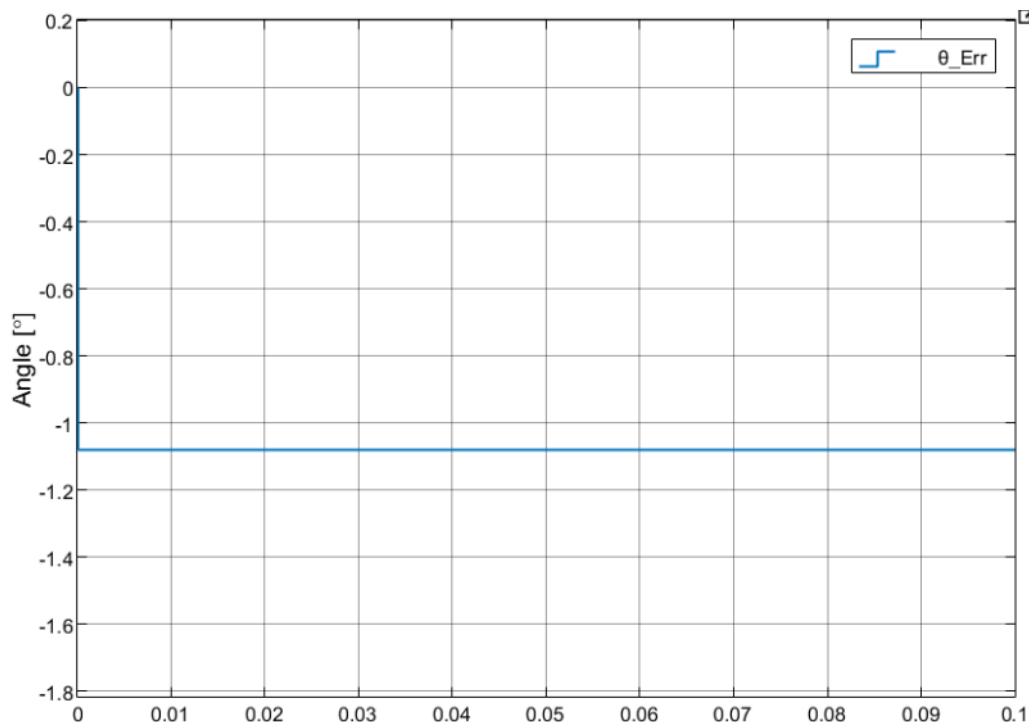


- ✓ A상 전압이 양(+) $\rightarrow$ 음(-)으로 영점(0V)을 지날 때 위상 각이 영점(0°)을 지나는 것을 확인
- ✓ 추정 위상 각(푸른 점선)이 실제 위상 각(붉은 실선)을 잘 따라가는 것을 확인

- ✓ 동기 좌표계 d축 전압이 0으로 제어 되는 것을 확인
- ✓ 동기 좌표계 q축 전압이 계통 상전압의 크기와 일치하는 것을 확인

## ❖ 예제 3-2, 조건 1

▶  $V_P = V_B(0^\circ)$



▶ 실제 각과 추정 각의 정상 상태 오차  
→ 디지털 시지연으로 인한 오차

✓ 20 kHz sampling → 1 sample time(= 50 μs) 지연

$$\theta_{Err} = \omega_e T_{samp} = 2\pi \times 60 \text{ Hz} \times 50 \mu\text{s} \times \frac{180}{\pi} = 1.08^\circ$$

# Phase Locked Loop (PLL)

## ❖ 예제 3-2 (cont.): PLL 기준 각의 이해

- ▶ 비례 적분 제어기가 d 축 전압( $e_d^e$ )이 0이 되도록 제어 ( $e_d^e \approx E(\hat{\theta}_e - \theta_e)$ )
  - ✓ 제어기의 기준 설정
- ▶ 반드시 계통 전압 모델링에  $-V_P \sin(\omega_e t)$ 를 적용할 필요는 없다

$$\begin{aligned} e_a &= -V_P \sin(\omega_e t) \\ e_b &= -V_P \sin\left(\omega_e t - \frac{2}{3}\pi\right) \\ e_c &= -V_P \sin\left(\omega_e t + \frac{2}{3}\pi\right) \end{aligned}$$

<CASE 1: Thetae\_Init = 0°>

$$\begin{aligned} e_a &= V_P \cos(\omega_e t) \\ e_b &= V_P \cos\left(\omega_e t - \frac{2}{3}\pi\right) \\ e_c &= V_P \cos\left(\omega_e t + \frac{2}{3}\pi\right) \end{aligned}$$

<CASE 2: Thetae\_Init = -90°>

$$\begin{aligned} e_a &= -V_P \cos(\omega_e t) \\ e_b &= -V_P \cos\left(\omega_e t - \frac{2}{3}\pi\right) \\ e_c &= -V_P \cos\left(\omega_e t + \frac{2}{3}\pi\right) \end{aligned}$$

<CASE 3: Thetae\_Init = 90°>

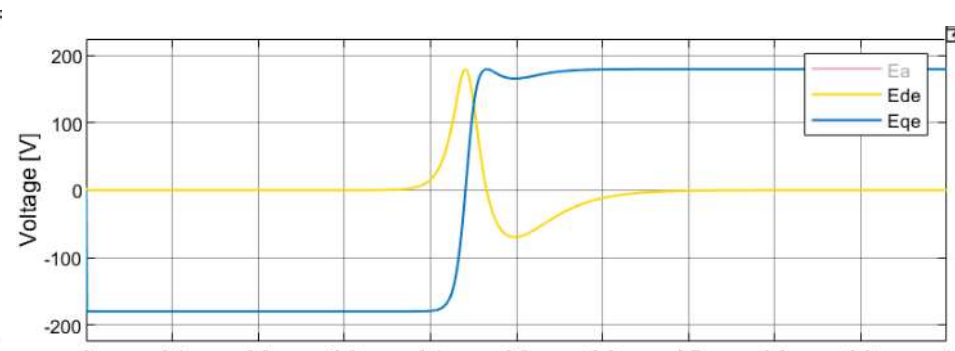
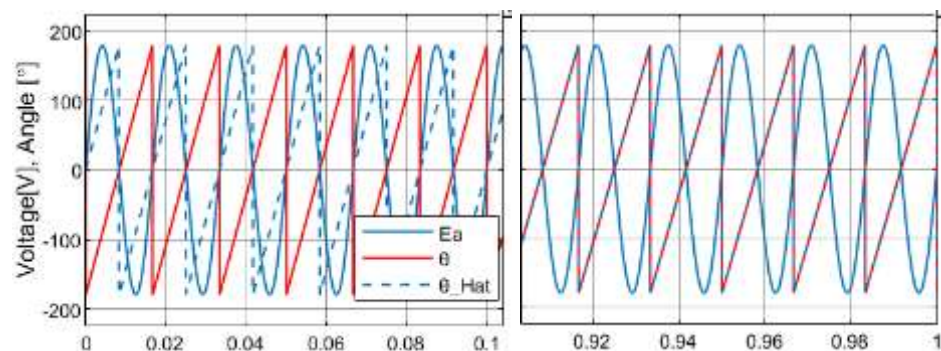
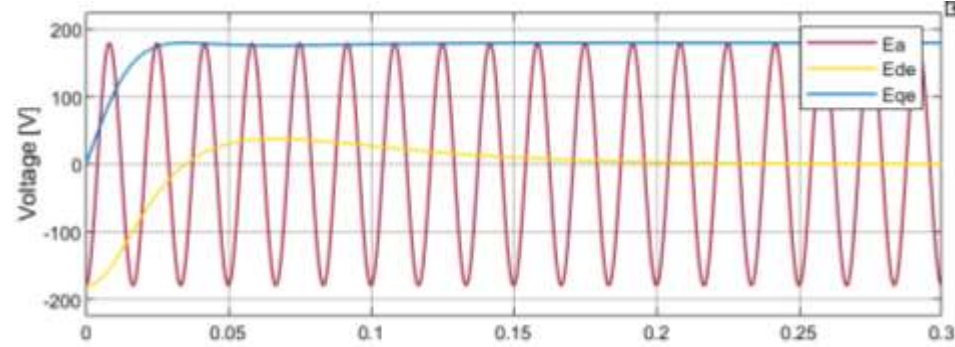
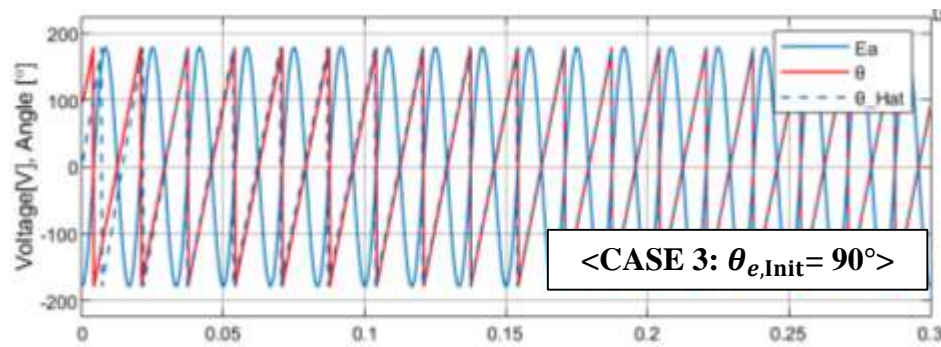
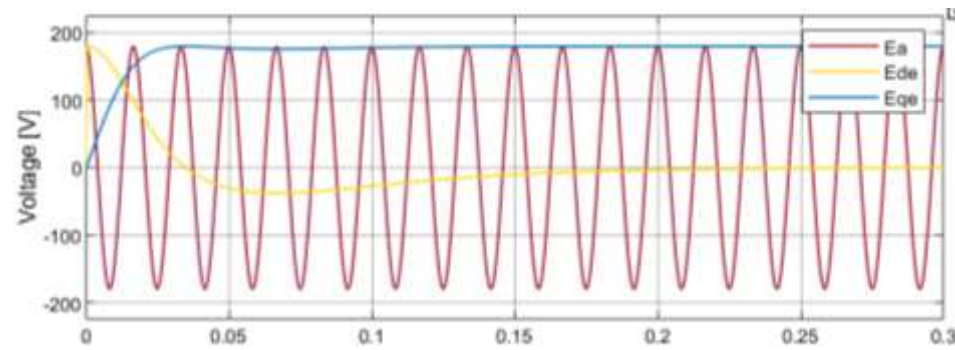
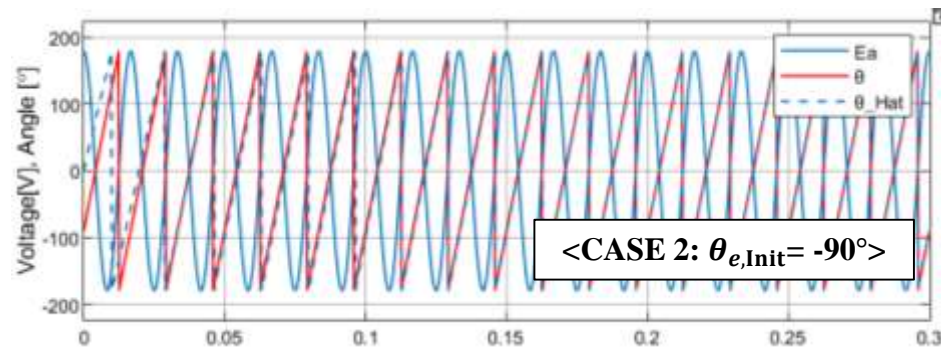
$$\begin{aligned} e_a &= V_P \sin(\omega_e t) \\ e_b &= V_P \sin\left(\omega_e t - \frac{2}{3}\pi\right) \\ e_c &= V_P \sin\left(\omega_e t + \frac{2}{3}\pi\right) \end{aligned}$$

<CASE 4: Thetae\_Init = 180°>



## 2 Phase Locked Loop (PLL)

❖ 예제 3-2, 조건 2:  $\theta_{e,Init} = -90^\circ, -90^\circ, 180^\circ \rightarrow V_B(-90^\circ), V_B(90^\circ), V_B(180^\circ)$



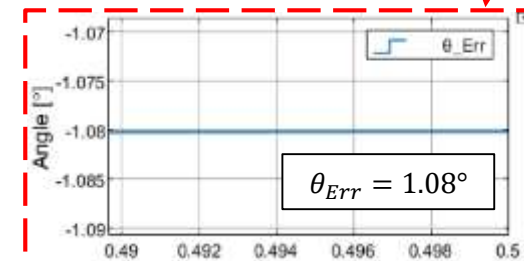
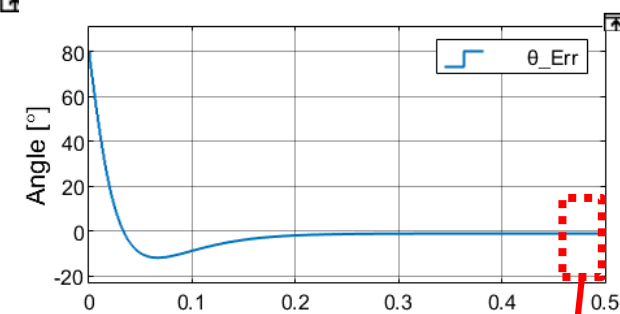
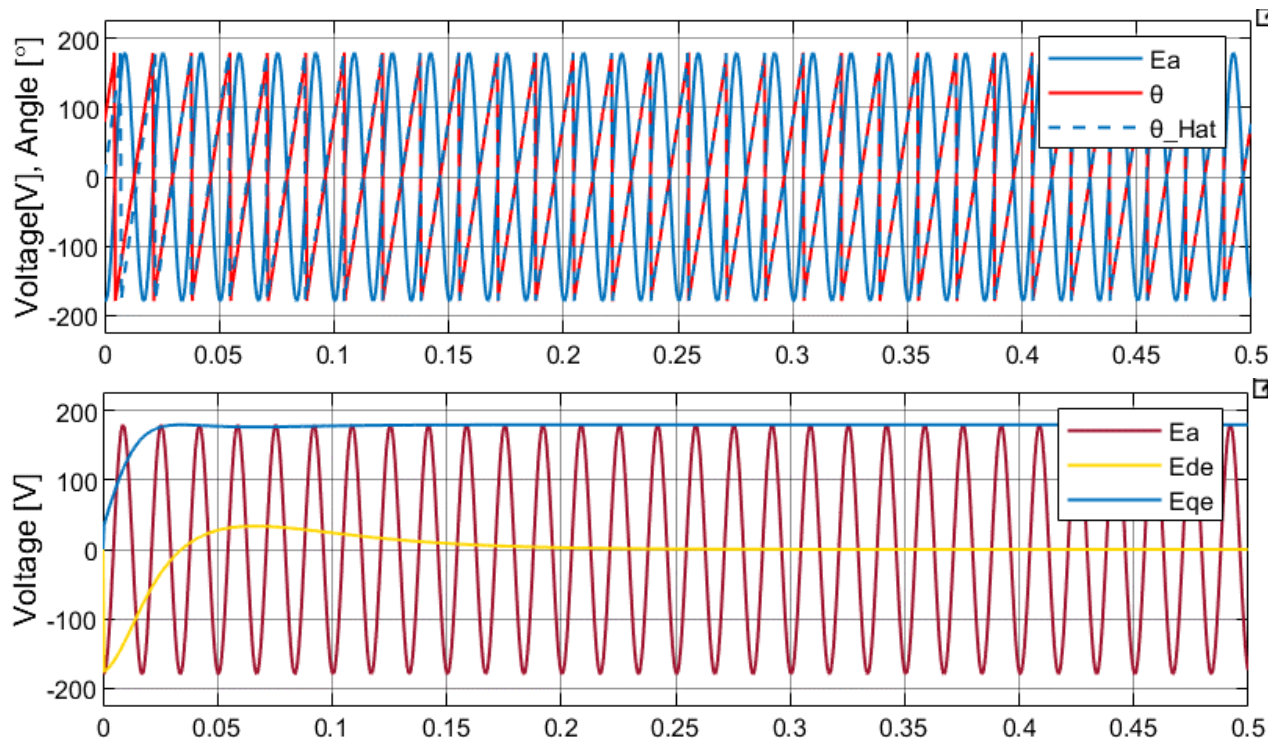
시뮬레이션 상 외란 성분이 거의 없어 수렴에 시간이 소요됨

## 2 Phase Locked Loop (PLL)

### ❖ 예제 3-2, 조건 3

- ▶  $V_P = V_B(80^\circ)$
- ▶ PLL 수렴을 보기 위하여 시뮬레이션 시간 = 0.5 초

```
%% Run simulink  
Stop_Time=0.5;
```



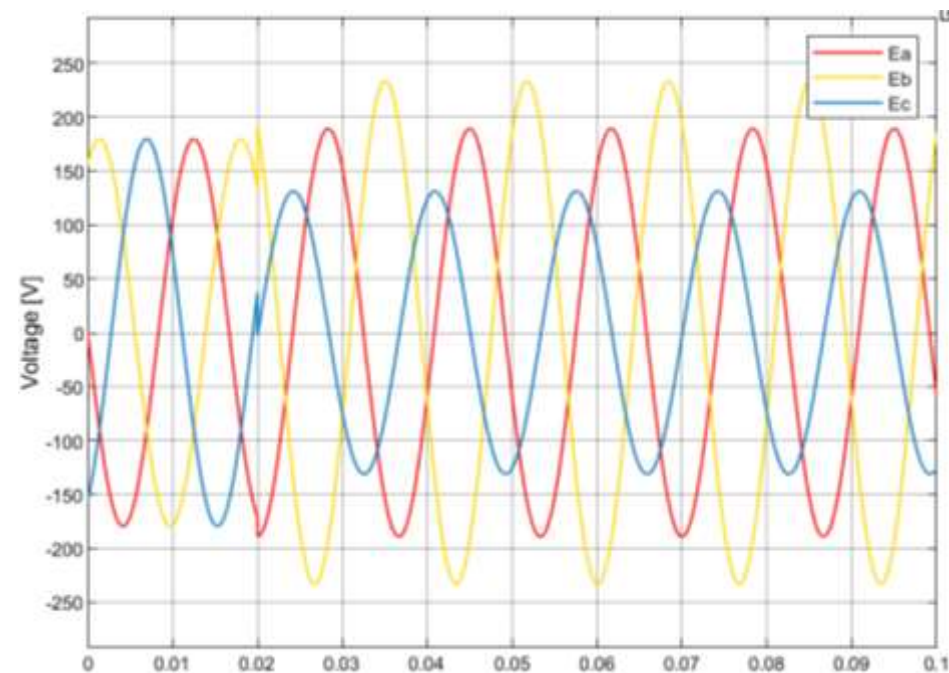
# Phase Locked Loop (PLL)

## ❖ 예제 3-2, 조건 4: 역상분 추가

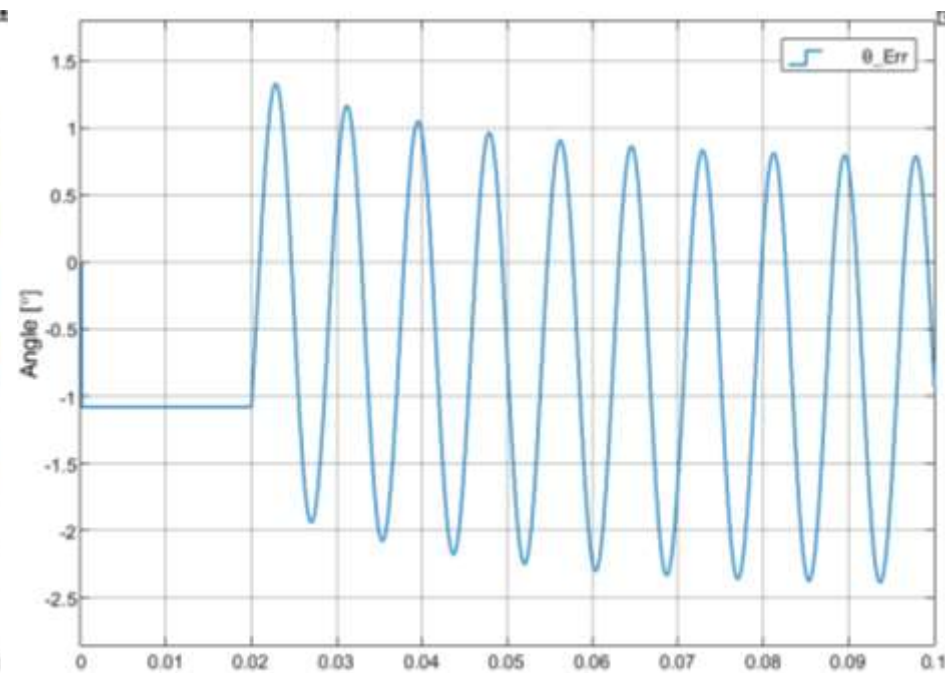
▶  $V_P = V_B(0^\circ)$

▶  $t = 0.02 \text{ s}$  에  $V_N = \frac{1}{3} V_B(90^\circ)$  추가

```
Grid.Ratio_N=1/3;           % Negative sequence
                             % Magnitude ratio
Grid.Thetae_N_Init=pi/180*90; % Initial angle
```



✓ 역상분 전압이 추가됨에 따라 3상 전압의 불평형 발생



✓ 각 오차에 2 고조파 성분(120 Hz) 발생 (추정 각에 2 고조파 발생)



# Phase Locked Loop (PLL)

## ❖ 예제 3-2, 조건 5: 고조파 추가

▶  $V_P = V_B(0^\circ)$

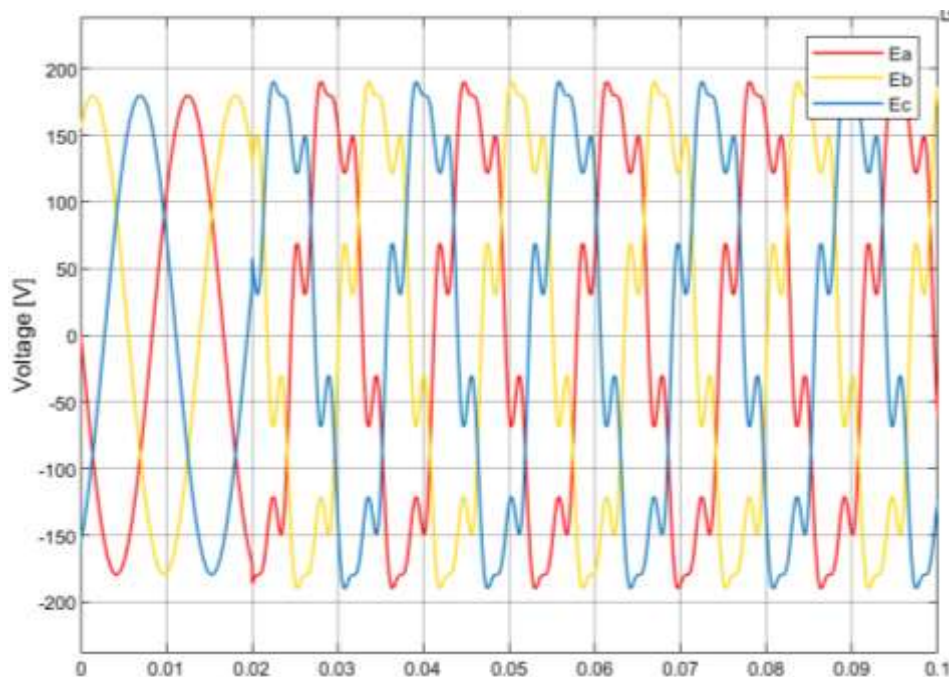
▶  $t = 0.02$  s 에

✓  $V_{5N} = 0.2V_B(90^\circ)$

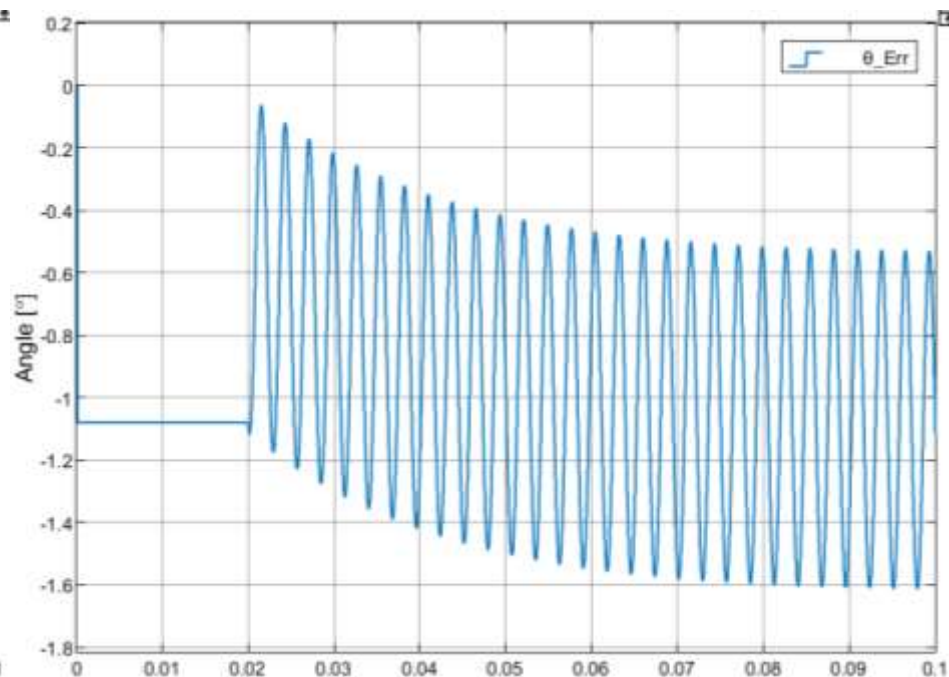
✓  $V_{7P} = 0.14V_B(90^\circ)$  추가

```
Grid.Ratio_5th=0.2;           % 5th harmonic
Grid.Thetae_5th_Init=pi/180+90; % Magnitude ratio
                                % Initial angle

Grid.Ratio_7th=0.14;          % 7th harmonic
Grid.Thetae_7th_Init=pi/180+90; % Magnitude ratio
                                % Initial angle
```



✓ 고조파 전압이 추가됨에 따라 3상 전압의 왜곡 발생

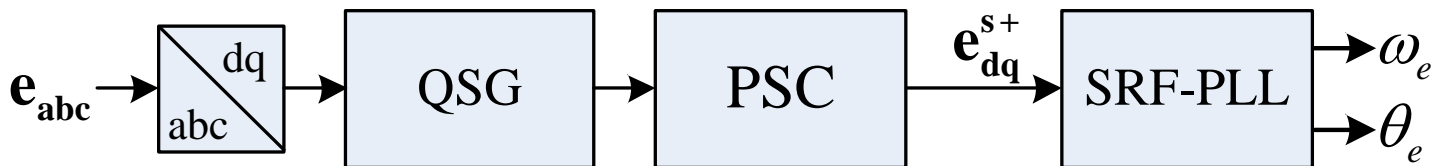


✓ 각 오차에 6 고조파 성분(360 Hz) 발생 (추정 각에 6 고조파 발생)

# Phase Locked Loop (PLL)

## ❖ 정상분 전압 추출 및 고조파 저감

- ▶ 계통 전압: 역상분 및 고조파 성분이 존재
  - ✓ 계통 전압 위상 각  $\rightarrow$  정상분 전압 기준
  - ✓ 사고 등에 의한 불평형 상태(unbalance fault), 부하 불평형(load unbalance)  $\rightarrow$  추정 각에 전원단 주파수 2배의 맥동(ripple)을 유발하는 역상분 전압 발생
    - 심화: 대칭 성분, 계통 사고 유형
  - ✓ 부하 고조파 등에 의해 추정 각에 저차(low order) 고조파 발생
  
- ▶ 사고 상황 등을 고려한 계통 위상각의 추정
  - ✓ 3상 전압으로부터 정상분만을 추출
    - 사고 시에 불평형이 발생하여도 정상분 기준으로 전력 공급: Grid code 대응 등
    - **Positive sequence calculation (PSC)**: 정상분 계산
    - **Quadrature signal generator (QSG)**: 90도 위상 지연된 신호 생성
      - » All-pass filter, SOGI 등 사용
  - ✓ 고조파 저감을 위한 필터링
    - Low-pass filtering



# Phase Locked Loop (PLL)

## ❖ 정상분 전압의 계산

$$\begin{bmatrix} \mathbf{E}_{pa} \\ \mathbf{E}_{pb} \\ \mathbf{E}_{pc} \end{bmatrix} = \frac{1}{3} \begin{bmatrix} 1 & \mathbf{a} & \mathbf{a}^2 \\ \mathbf{a}^2 & 1 & \mathbf{a} \\ \mathbf{a} & \mathbf{a}^2 & 1 \end{bmatrix} \begin{bmatrix} E_a \\ E_b \\ E_c \end{bmatrix} = \begin{bmatrix} \frac{1}{2}E_a - \frac{1}{2\sqrt{3}j}(E_b - E_c) \\ -(E_{pa} + E_{pc}) \\ \frac{1}{2}E_c - \frac{1}{2\sqrt{3}j}(E_a - E_b) \end{bmatrix} \quad \mathbf{a} = e^{j\frac{2\pi}{3}} = \left(-\frac{1}{2} + j\frac{\sqrt{3}}{2}\right)$$

$$\mathbf{E}_{pabc} = [E_{pa} \ E_{pb} \ E_{pc}]^T = \mathbf{T}^+ \mathbf{E}_{abc}$$

$$\mathbf{T}^+ = \frac{1}{3} \begin{bmatrix} 1 & \mathbf{a} & \mathbf{a}^2 \\ \mathbf{a}^2 & 1 & \mathbf{a} \\ \mathbf{a} & \mathbf{a}^2 & 1 \end{bmatrix}, \mathbf{a} = e^{j\frac{2\pi}{3}}$$

$j = e^{j\pi/2}$ : 90° 진상(leading) 혹은  $j^{-1} = e^{-j\pi/2}$ : 90° 지상(lagging)  
 $a, b, c$  세 신호에 대해서 Quadrature signal을 생성해야 함.

$$\mathbf{E}_{pdq}^s = \mathbf{T}_{dq}^s \mathbf{E}_{pabc} = \mathbf{T}_{dq}^s \mathbf{T}^+ \mathbf{E}_{abc}$$

$$\mathbf{T}_{dq}^s = \frac{2}{3} \begin{bmatrix} 1 & -\frac{1}{2} & -\frac{1}{2} \\ 0 & \frac{\sqrt{3}}{2} & -\frac{\sqrt{3}}{2} \end{bmatrix}$$

$$\mathbf{E}_{pdq}^s = \mathbf{T}_{dq}^s \mathbf{T}^+ \mathbf{T}_{dq}^{s-1} \mathbf{E}_{dq}^s$$

$$= \frac{1}{2} \begin{bmatrix} 1 & j \\ -j & 1 \end{bmatrix} \mathbf{E}_{dq}^s, \quad (j = e^{j\frac{\pi}{2}})$$

$$= \frac{1}{2} \begin{bmatrix} 1 & -q \\ q & 1 \end{bmatrix} \mathbf{E}_{dq}^s \quad (q = e^{-j\frac{\pi}{2}} = -j = \frac{1}{j})$$

$ds, qs$  두 신호에 대해서  
 90° 지상(lagging) 신호가 필요

# Phase Locked Loop (PLL)

## ❖ 90도 위상 지연 필터의 구현 (1): 전역 통과 필터 (all-pass filter)

### ▶ 전달 함수

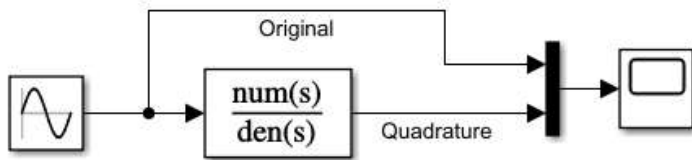
$$✓ \quad q \rightarrow \frac{s^2 - \sqrt{2}\omega_0 s + \omega_0^2}{s^2 + \sqrt{2}\omega_0 s + \omega_0^2}$$

$$✓ \quad \omega_0 = \frac{1+\sqrt{3}}{\sqrt{2}} \omega_N \cong 1.9319 \omega_N$$

### ▶ 예제 3-3 폴더 내 참고

✓ APF\_Bode\_plot.m

✓ Sim\_All\_pass\_filter.slx

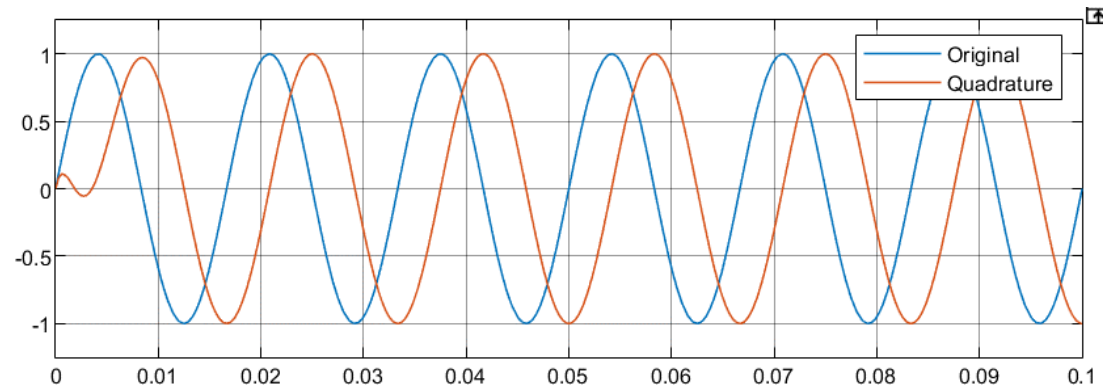
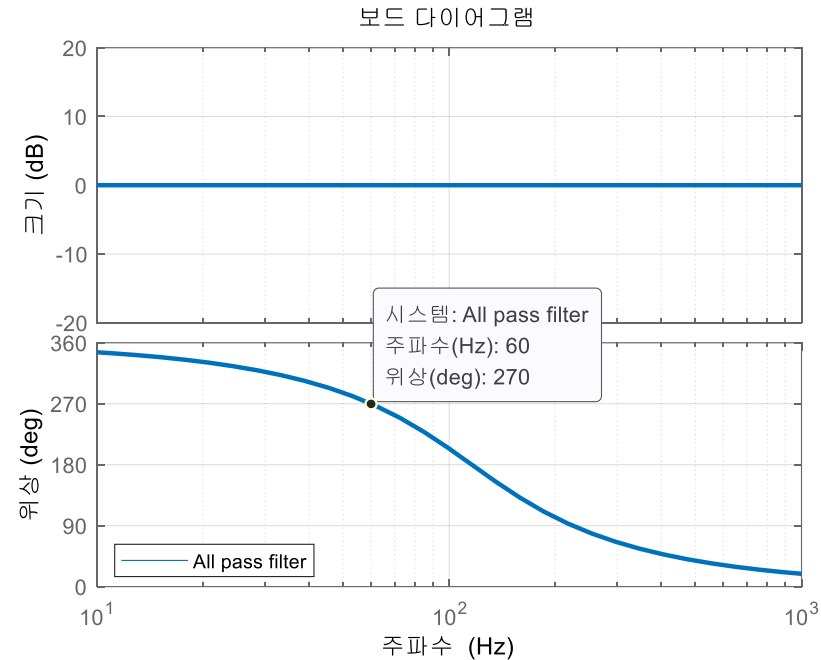


Numerator coefficients:

[1, -sqrt(2)\*w0, w0^2]

Denominator coefficients:

[1, sqrt(2)\*w0, w0^2]

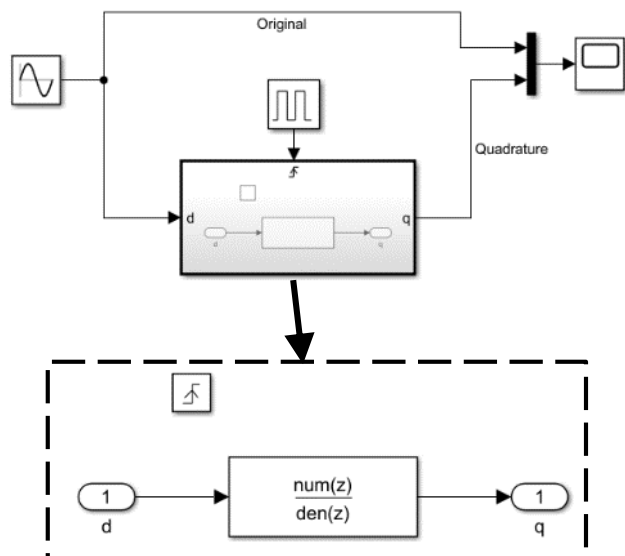


# Phase Locked Loop (PLL)

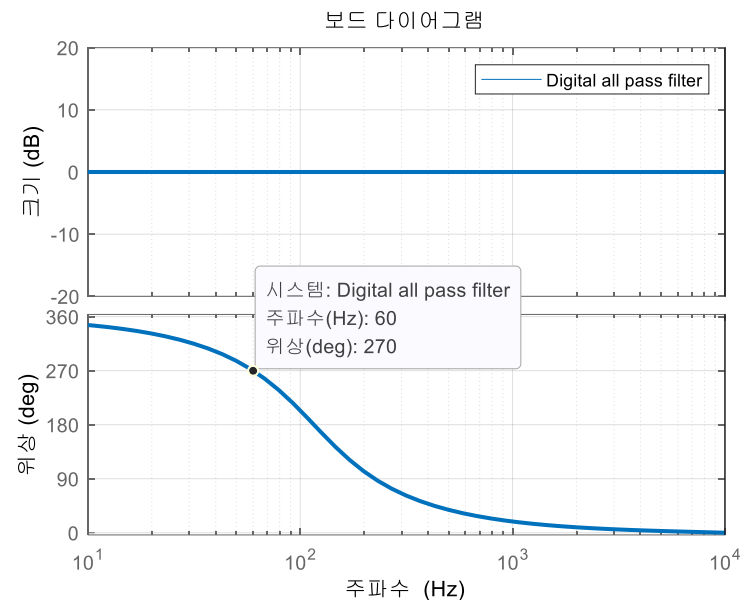
## ❖ 전역 통과 필터의 디지털 구현

### ▶ 예제 3-3 폴더 내 참고

- ✓ APF\_Bode\_plot.m
- ✓ Sim\_All\_pass\_filter\_discrete.slx



### ▶ 심화: [디지털 제어기](#)



% Discretization

```
APF_Hz = c2d(APF_Hs, Ts, 'prewarp', w0);
```

MATLAB 내장 Cont. to Disc. 변환 함수(c2d) 사용,  
prewarping 주파수 설정

	Source	Value
Numerator:	Dialog	APF_Hz.Num{1}
Denominator:	Dialog	APF_Hz.Den{1}



# Phase Locked Loop (PLL)

## ❖ 예제 3-3: APF-PLL

### ▶ 불평형 전압이 추가된 3상 전압의 위상 각 추정

✓  $t=0.02$  s에  $V_P = V_B(0^\circ) \rightarrow \frac{2}{3}V_B(0^\circ)$ 으로 변화

$$V_N = \frac{1}{3}V_B(90^\circ),$$

• 심화: [계통 사고 유형](#)

✓ Gain 설정 → SRF-PLL: [예제 3-2](#)와 동일하게 설정

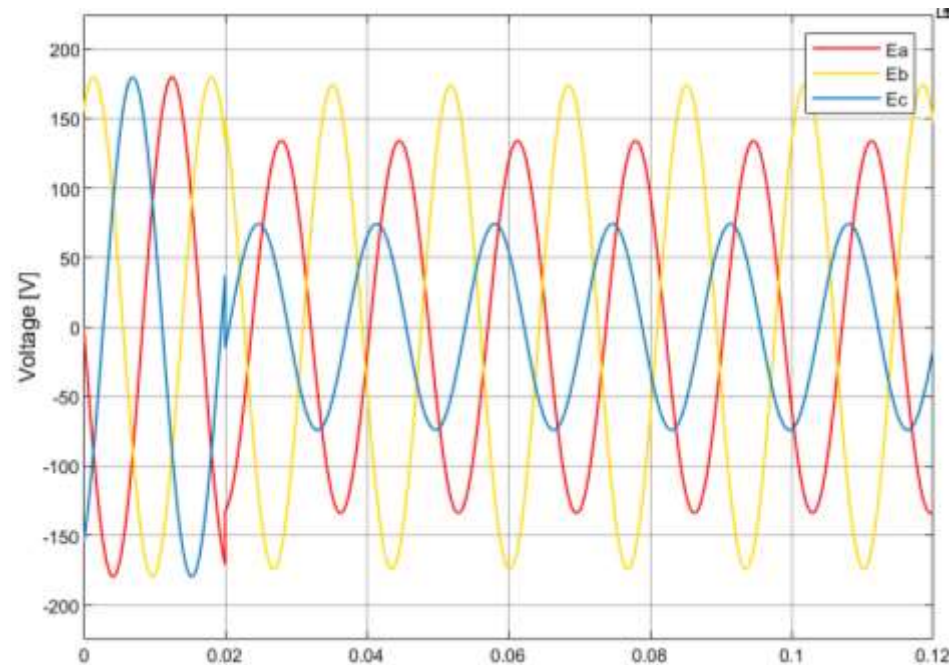
```
%% Grid parameters in fault condition
```

```
Grid.Time_Fault = 0.02;
```

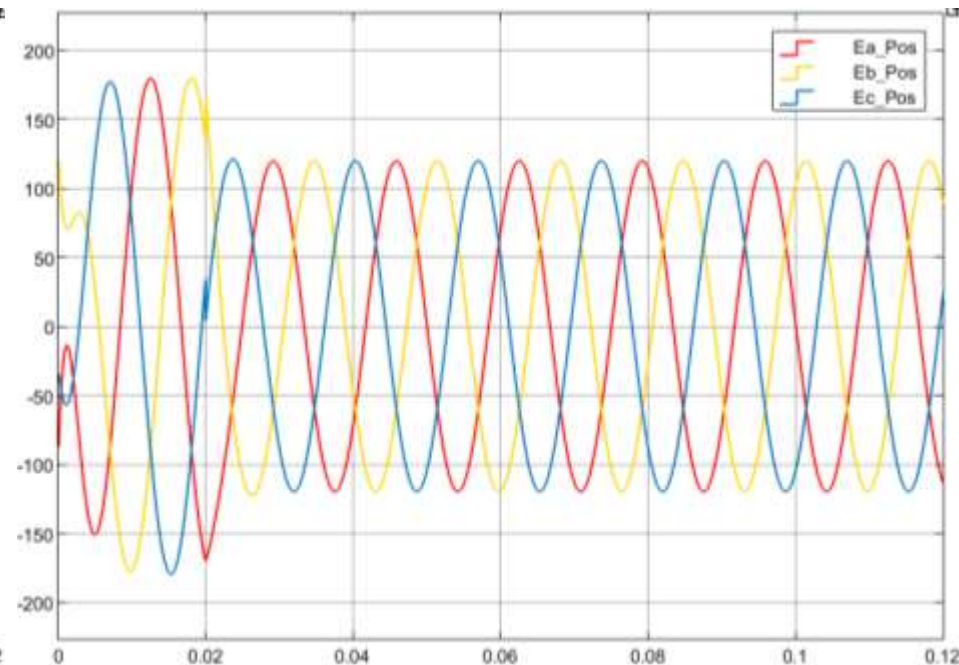
```
Grid.Ratio_P=2/3;
```

```
Grid.Ratio_N=1/3;
```

```
Grid.Theta_N_Init=pi/180+90;
```



<실제 계통 전압>



<추출된 정상분 전압>



## ❖ 예제 3-3 (cont.): APF-PLL

▶ 불평형 전압, **고조파 전압**이 추가된 3상 전압의 위상 각 추정

✓  $t=0.02$  s에  $V_P = V_B(0^\circ) \rightarrow \frac{2}{3}V_B(0^\circ)$ 으로 변화

$$V_N = \frac{1}{3}V_B(90^\circ),$$

$$V_{5N} = 0.2V_B(90^\circ), V_{7P} = 0.14V_B(90^\circ) \text{ 추가}$$

✓ Gain 설정 → SRF-PLL: [예제 3-2](#)와 동일하게 설정

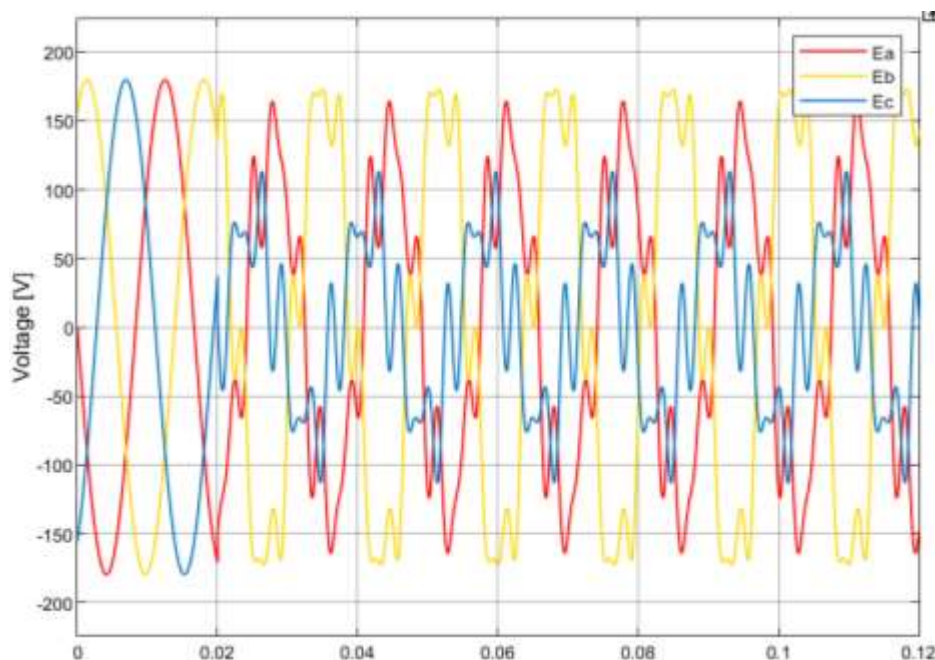
%% Grid parameters in fault condition  
Grid.Time\_Fault = 0.02;

Grid.Ratio\_P=2/3;

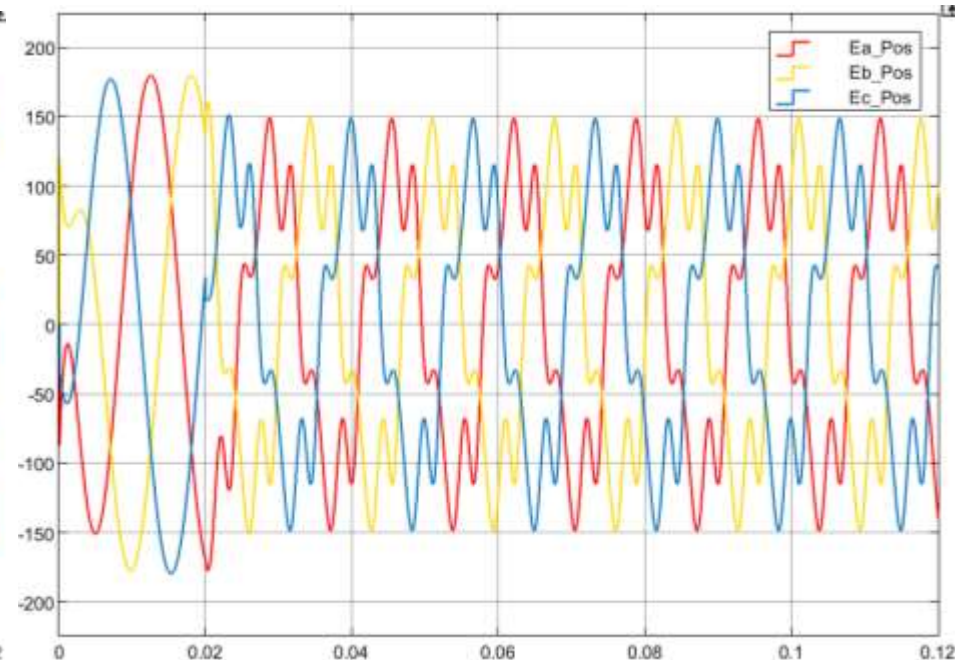
Grid.Ratio\_N=1/3;  
Grid.Thetae\_N\_Init=pi/180\*90;

Grid.Ratio\_5th=0.2;  
Grid.Thetae\_5th\_Init=pi/180\*90;

Grid.Ratio\_7th=0.14;  
Grid.Thetae\_7th\_Init=pi/180\*90;



<실제 계통 전압>



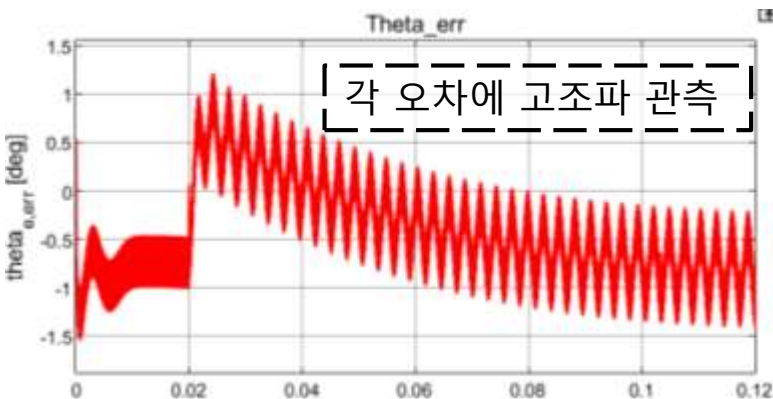
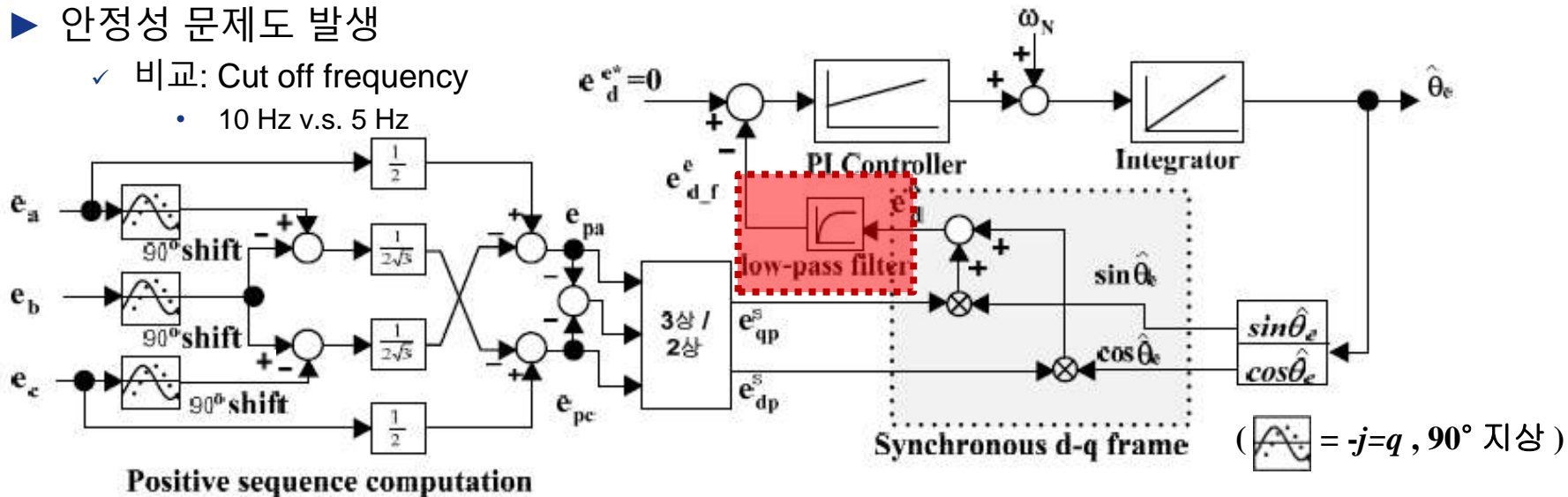
<추출된 정상분 전압>

## ❖ 예제 3-3 (cont.): APF-PLL

- ▶ 고조파 전압 제거를 위해서 별도의 Low-pass filter 사용이 필요함
- ▶ 고조파 저감이 되지만 수렴 및 반응 시간 길어짐 → 동특성에서 손해
- ▶ 안정성 문제도 발생

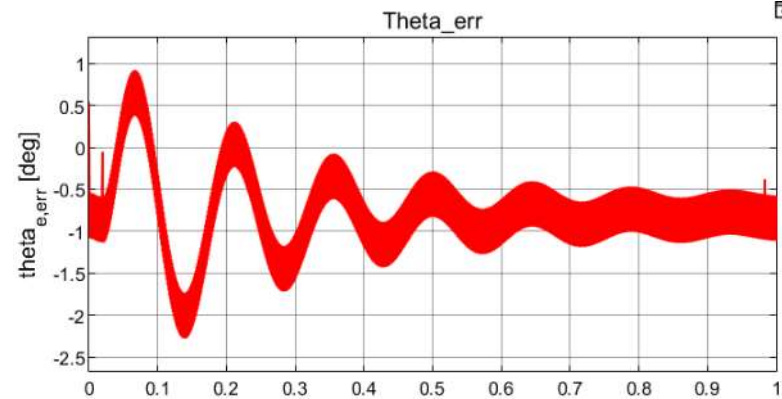
✓ 비교: Cut off frequency

- 10 Hz v.s. 5 Hz



```
%% LFP ON/OFF
LFP_ON = 1;
% 0: LFP on Ed OFF
% 1: LFP on Ed ON

Stop_Time=1;
```



# Phase Locked Loop (PLL)

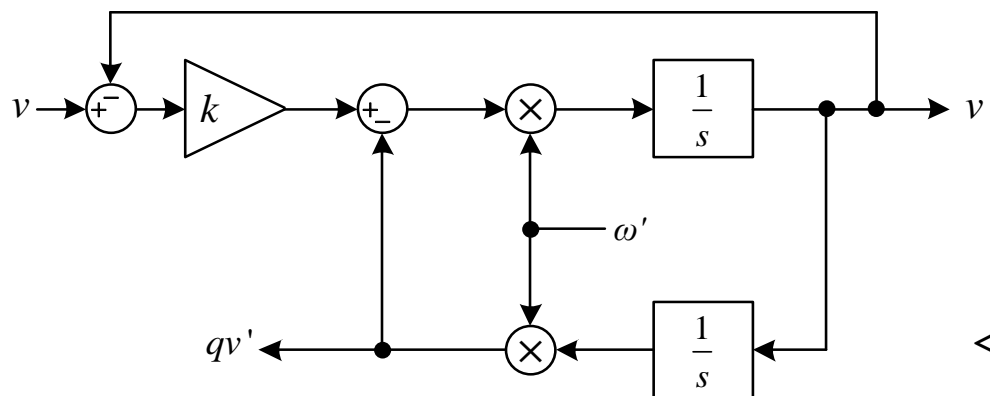
## ❖ 90도 위상 지연 필터의 구현 (2): SOGI

### ▶ Second Order Generalized Integrator

#### ▶ 정확한 90° 위상 천이(phase shift)를 위해서 만족해야 할 조건

1. 위상 천이 오차를 최소화 하기 위해, 주파수 적응(adaptive) 필터 필요
2. 잡음을 제거하기 위해, 입력 신호로부터 고조파들은 차단
  - ✓ 이를 만족하기 위해선 저역 통과 필터(LPF)와 대역 통과 필터(BPF)의 적절한 조합이 필요

#### ▶ SOGI-QSG를 사용 → 하나의 블록으로 위의 두 조건을 동시에 만족



<SOGI-QSG 블록도>

$$D(s) = \frac{v'}{v} = \frac{k\omega's}{s^2 + k\omega's + \omega'^2}$$

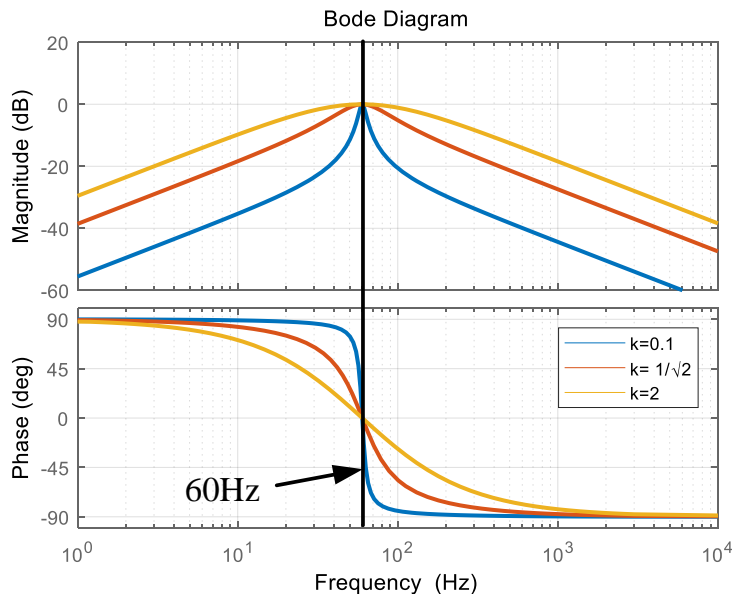
$$Q(s) = \frac{qv'}{v} = \frac{k\omega'^2}{s^2 + k\omega's + \omega'^2}$$

# Phase Locked Loop (PLL)

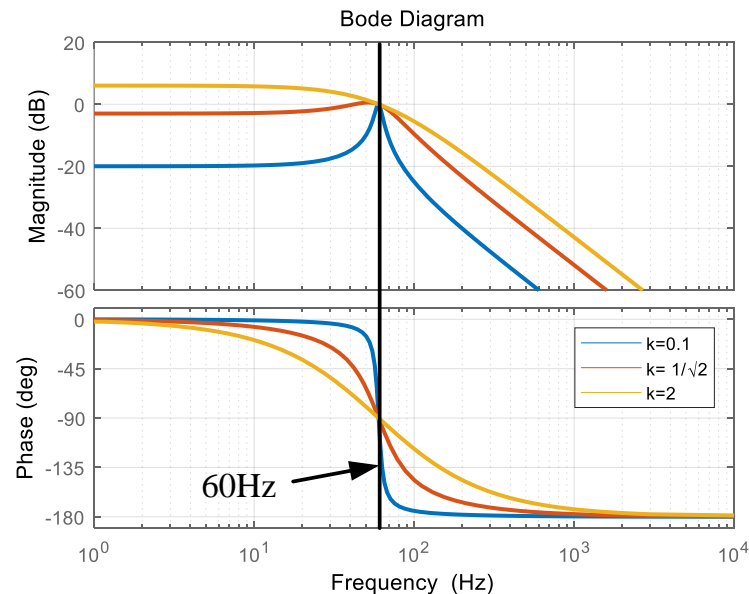
## ❖ SOGI-QSG의 보드 선도

$$D(s) = \frac{v'}{v} = \frac{k\omega's}{s^2 + k\omega's + \omega'^2}$$

$$Q(s) = \frac{qv'}{v} = \frac{k\omega'^2}{s^2 + k\omega's + \omega'^2}$$



<D(s)의 Bode plot>



<Q(s)의 Bode plot>

- ▶  $k$ : 댐핑 계수, 고조파 필터링 능력 결정
- ▶  $\omega'$ : 공진 주파수, SRF-PLL에서 추정하는 주파수 정보로부터 업데이트  
→ 주파수 적응 능력을 가짐

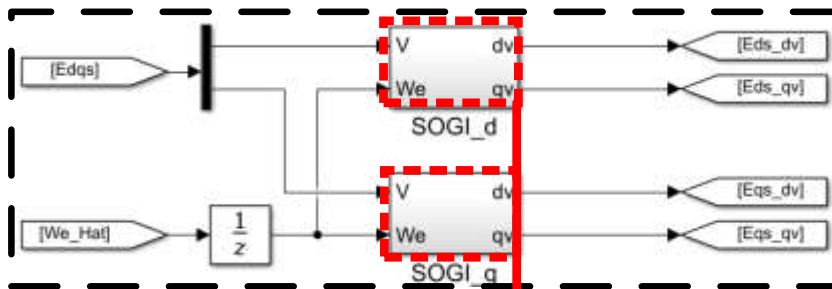


# Phase Locked Loop (PLL)

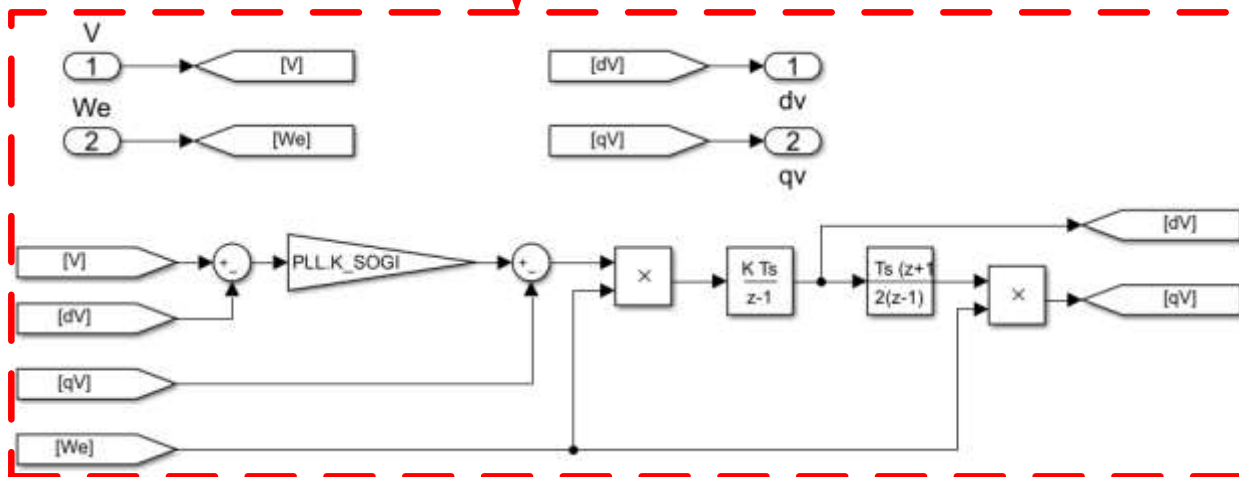
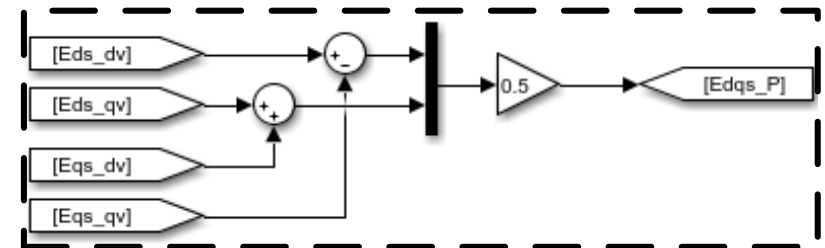
## ❖ 시물링크 구현 (SOGI example)

▶ 기존의 SRF-PLL에 추가하여 SOGI-QSG 및 PSC 구현

<SOGI-QSG 구현>



<PSC 구현>



# Phase Locked Loop (PLL)

## ❖ 예제 3-4: SOGI-PLL

▶ 불평형 전압, 고조파 전압이 추가된 3상 전압의 위상 각 추정

✓  $t=0.02$  s에  $V_P = V_B(0^\circ) \rightarrow \frac{2}{3}V_B(0^\circ)$ 으로 변화

$$V_N = \frac{1}{3}V_B(90^\circ),$$

$$V_{5N} = 0.2V_B(90^\circ), V_{7P} = 0.14V_B(90^\circ) \text{ 추가}$$

✓ Gain 설정  $\rightarrow$  SRF-PLL: [예제 3-2](#)와 동일하게 설정  
 $\rightarrow k = \frac{1}{\sqrt{2}}$  로 설정

%% Grid parameters in fault condition  
 Grid.Time\_Fault = 0.02;

Grid.Ratio\_P=2/3;

Grid.Ratio\_N=1/3;

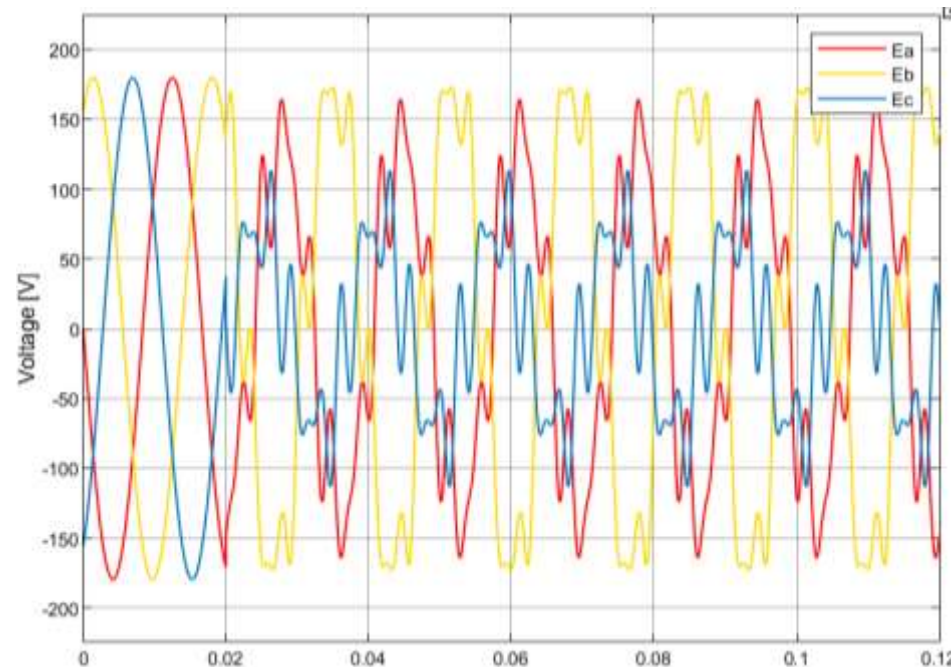
Grid.Thetae\_N\_Init=pi/180+90;

Grid.Ratio\_5th=0.2;

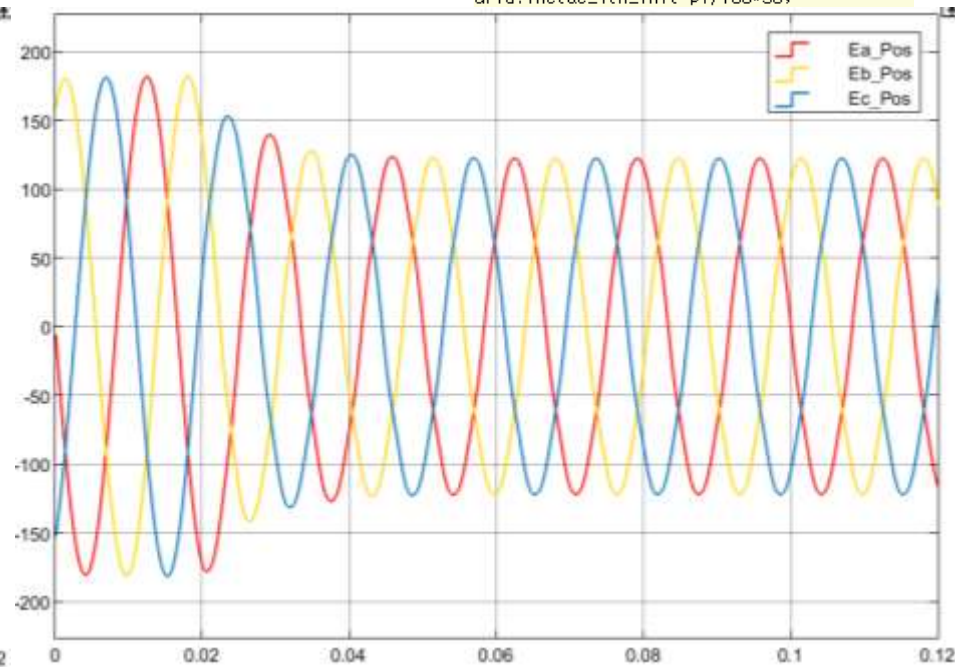
Grid.Thetae\_5th\_Init=pi/180+90;

Grid.Ratio\_7th=0.14;

Grid.Thetae\_7th\_Init=pi/180+90;



<실제 계통 전압>

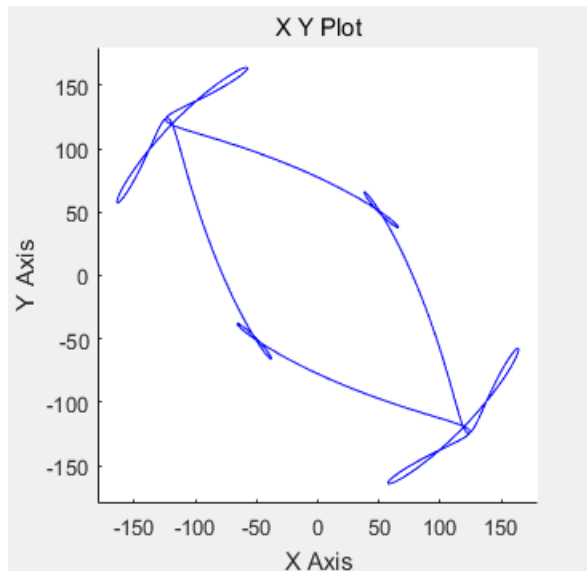


<추출된 정상분 전압>

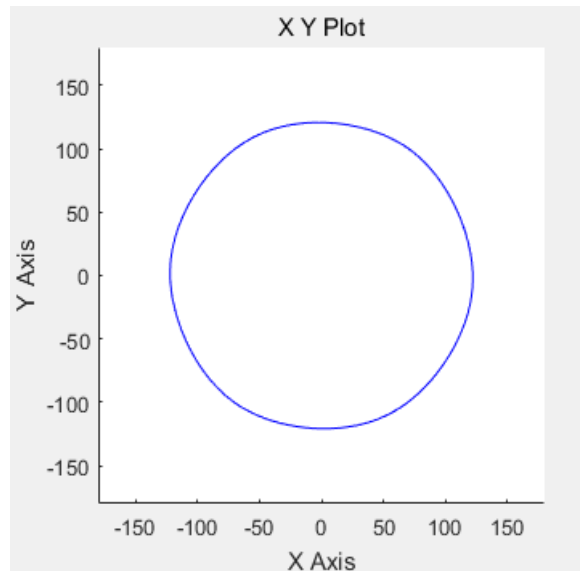
# Phase Locked Loop (PLL)

## ❖ 예제 3-4 (cont.): SOGI-PLL

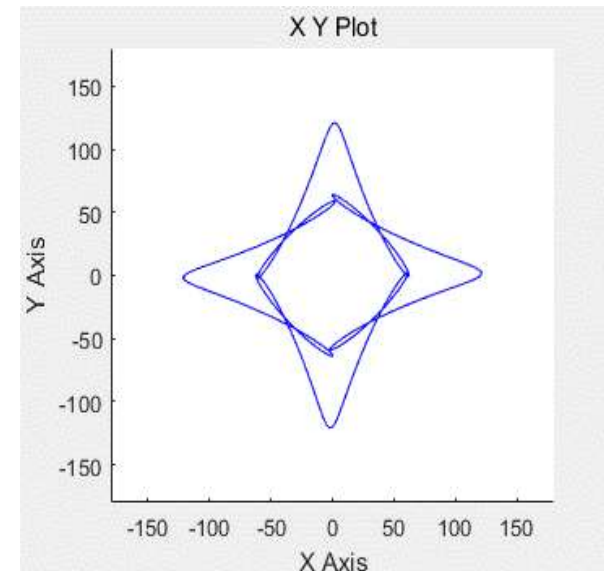
- ▶ 정지좌표계 dq평면에서의 전압 비교
  - 실제 계통 전압은 역상분 및 고조파에 의해 왜곡된 타원을 그림
  - 추출된 정상분 전압은 원을 그림



<실제 계통 전압>



<추출된 정상분 전압>



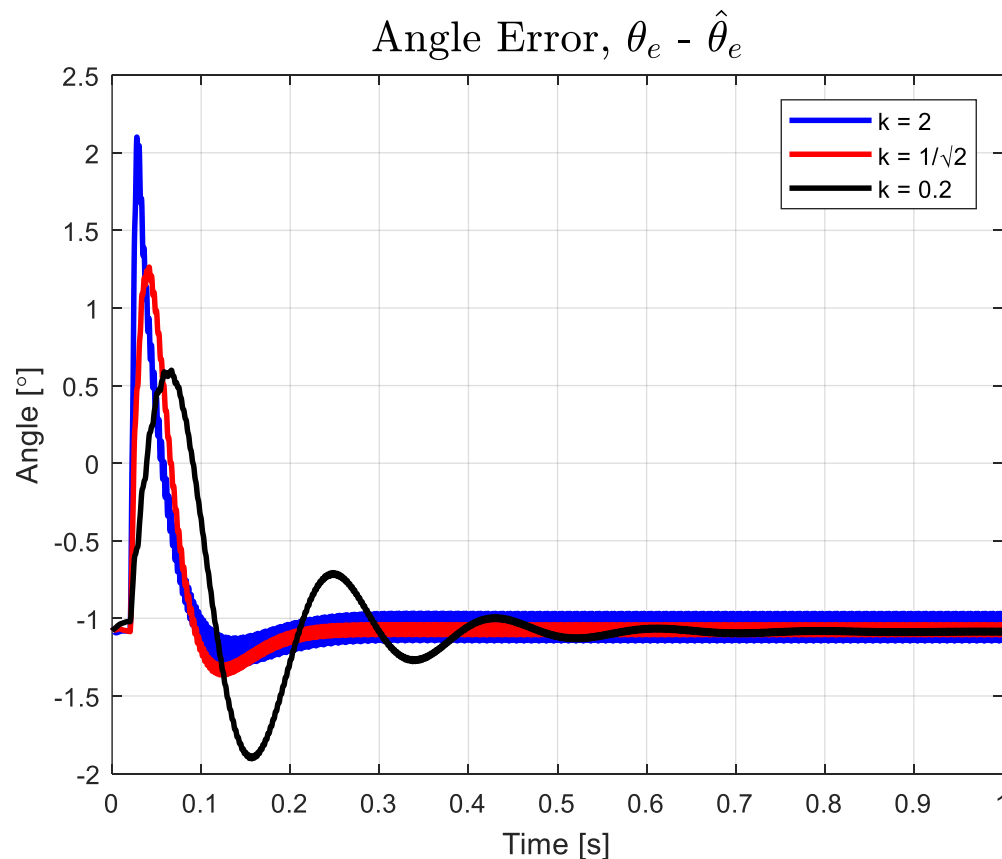
<역상분 및 고조파 전압>



## ❖ 예제 3-4 (cont.): SOGI-PLL

- ▶ SOGI의 k값에 따른 각 오차 수렴 동특성 비교

```
%% BW comparision mode
BW_Comp=1;
K_SOGI=[2; 1/sqrt(2); 0.2];
```



<각 오차>

# Phase Locked Loop (PLL)

## ❖ 단상(single phase) 계통 위상 동기화 제어기

### ▶ 3상 PLL을 똑같이 활용할 수 있을까?

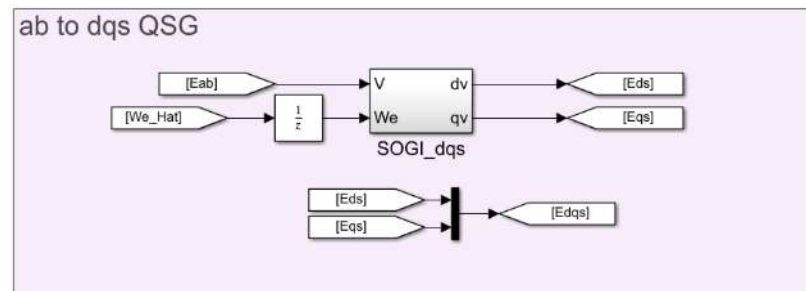
- ✓ 정지좌표계 식: 3상 전압원 → 기준 전압과 90도 지연된 신호 조합

$$\begin{aligned}
 e_a &= -E \sin(\omega_e t) \\
 e_b &= -E \sin\left(\omega_e t - \frac{2}{3}\pi\right) \\
 e_c &= -E \sin\left(\omega_e t + \frac{2}{3}\pi\right)
 \end{aligned}
 \longrightarrow
 \begin{aligned}
 e_d^s &= -E \sin(\omega_e t) \\
 e_q^s &= E \cos \omega_e t
 \end{aligned}$$

### ▶ 기존 단상 전압 신호에 90도 지연된 신호를 얻을 수 있다면?

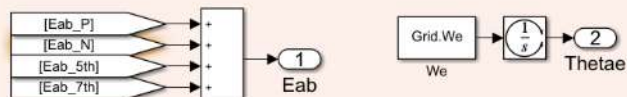
- ✓ 가상(virtual)의 정지좌표계 dq 전압 생성 가능
- ✓ 90도 지연은 SOGI 사용

$$e_{ab} = -E \sin(\omega_e t)
 \longrightarrow
 \begin{aligned}
 e_d^s &= -E \sin(\omega_e t) \\
 e_q^s &= E \cos \omega_e t
 \end{aligned}$$

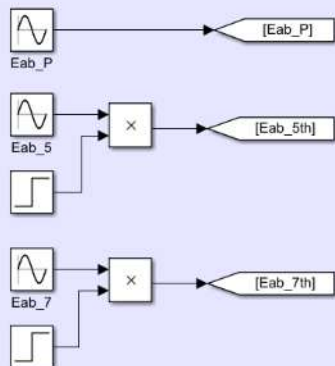


## ❖ 예제 3-5: 단상 PLL

### Inputs & Outputs



### AC Voltages



정상분 추출 및 고조파 제거 선택

%% PSC ON

PSC\_ON = 0;

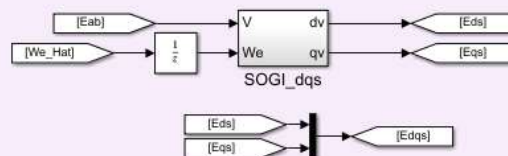
% 0: Positive sequence calculation OFF

% 1: Positive sequence calculation ON

### Inputs & Outputs

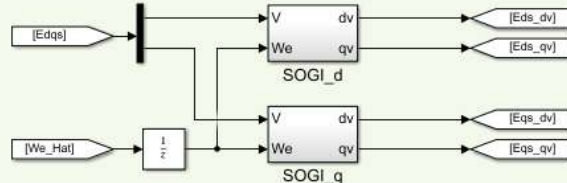


### ab to dqS QSG

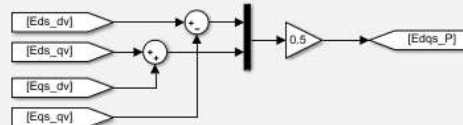


가상의 dq 전압 생성

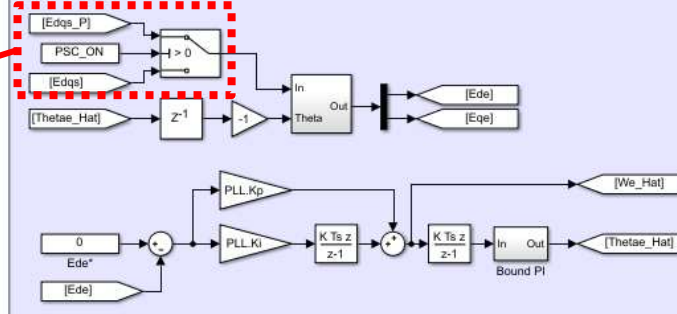
### SOGI-QSG



### PSC



### SRF-PLL



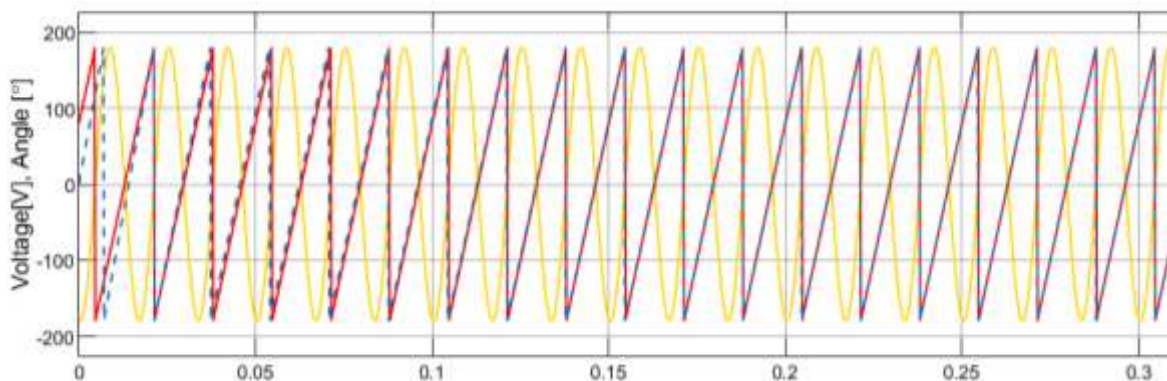
## 2 Phase Locked Loop (PLL)

### ❖ 예제 3-5 (cont.): 단상 PLL

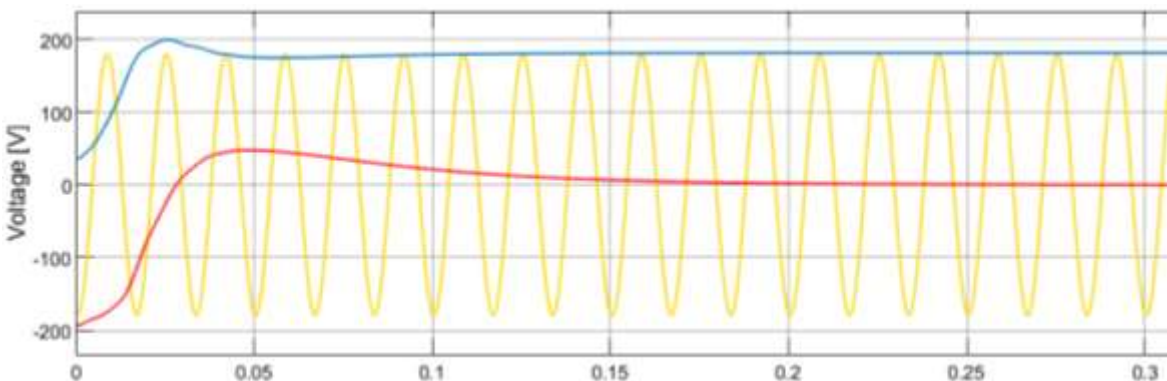
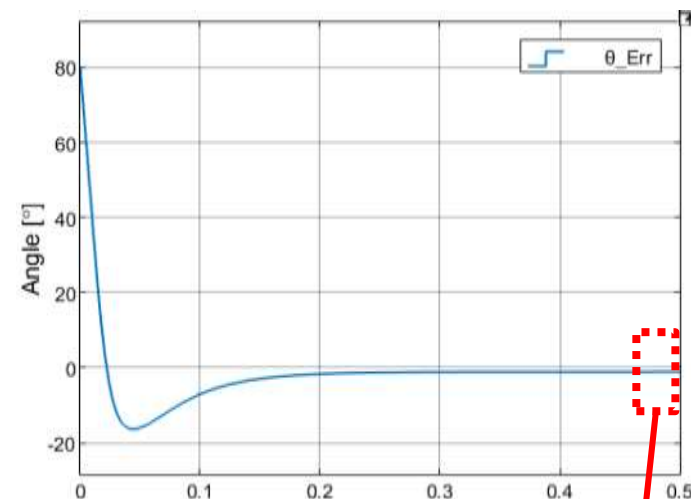
▶ 단상 전압: 정상분 추출 및 고조파 제거 ON

✓  $V_P = V_B(80^\circ)$

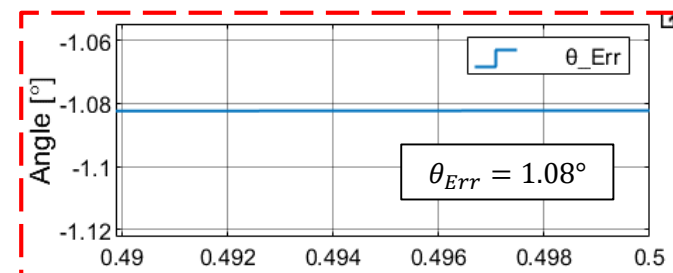
✓ PLL 수렴을 보기 위하여 시뮬레이션 시간 = 0.5 초



<위상각 추종 결과>



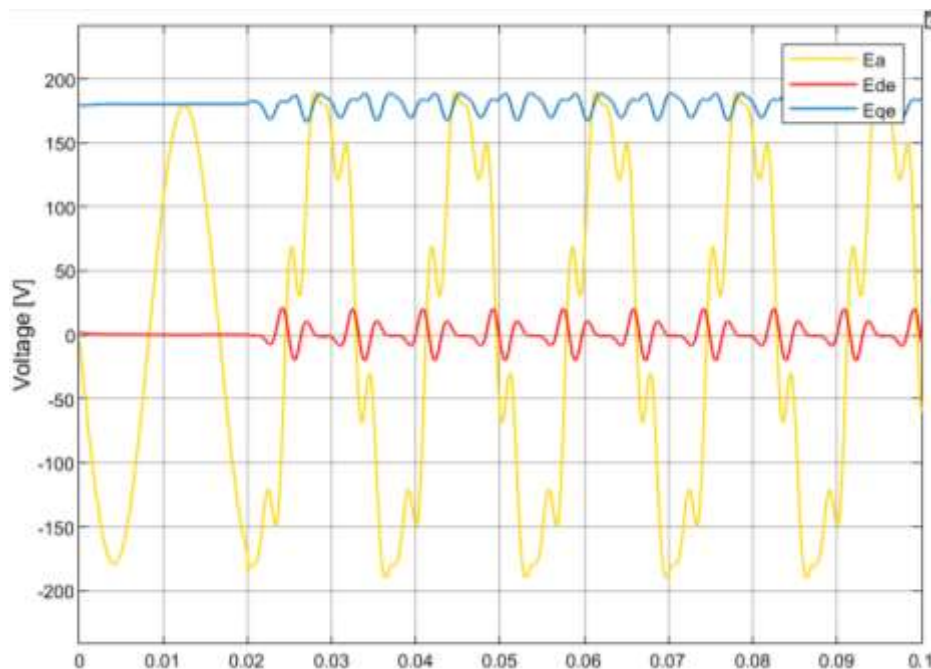
<가상의 dq 전압>



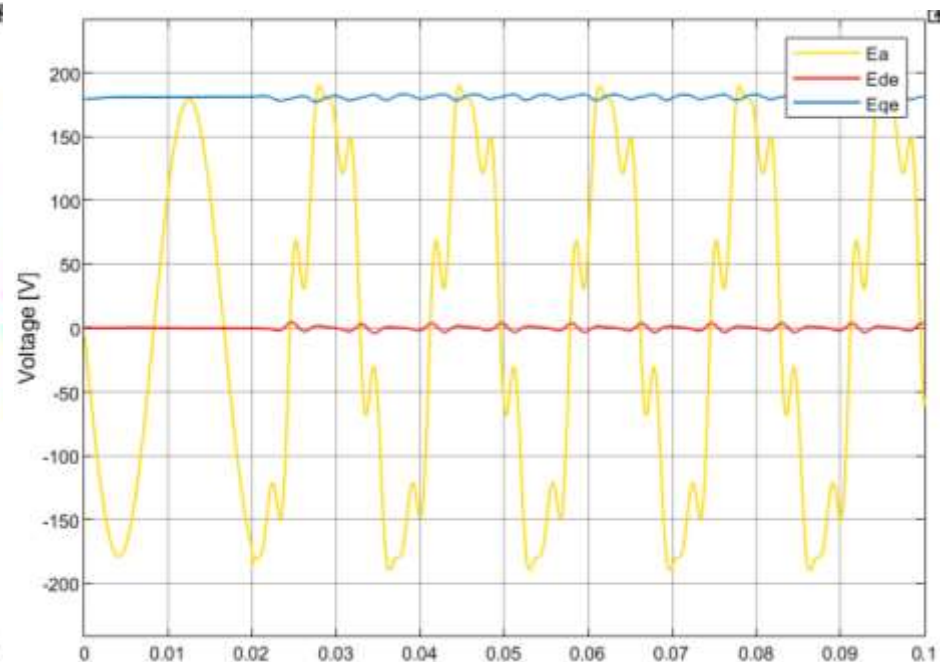
## ❖ 예제 3-5 (cont.): 단상 PLL

▶ 고조파 전압이 추가된 단상 전압의 위상 각 추정

- ✓  $V_P = V_B(0^\circ)$ ,  
 $t=0.02$  s에  
 $V_{5N} = 0.2V_B(90^\circ)$ ,  
 $V_{7P} = 0.14V_B(90^\circ)$  추가
- ✓ PCS\_ON/OFF: 추가적인 Filtering 효과 확인



&lt;가상의 dq 추출만 적용&gt;

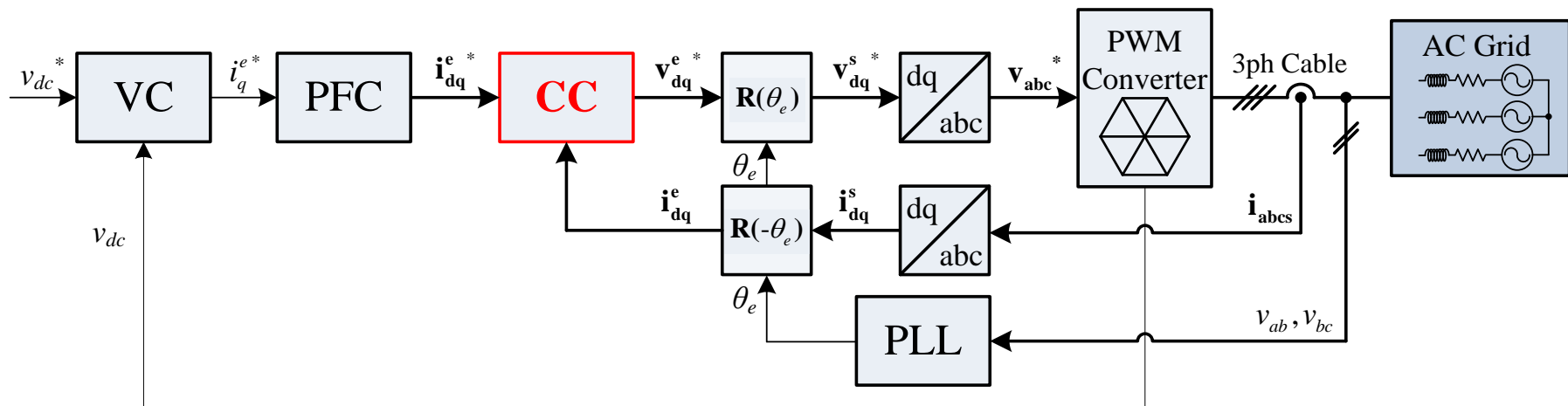


&lt;가상의 dq + 정상분 성분 추출&gt;

### 3. PWM 컨버터 전류 제어기

### ❖ 여러 제어기가 직렬(cascaded)로 연결된 구조

- ▶ 위상 동기화 제어기 (Phase Locked Loop, **PLL**)
- ▶ 전류 제어기 (**Current Controller, CC**)
- ▶ 역률 제어기 (Power Factor Controller, **PFC**)
- ▶ 전압 제어기 (dc-link Voltage Controller, **VC**)



## ❖ 전류 제어기 구조

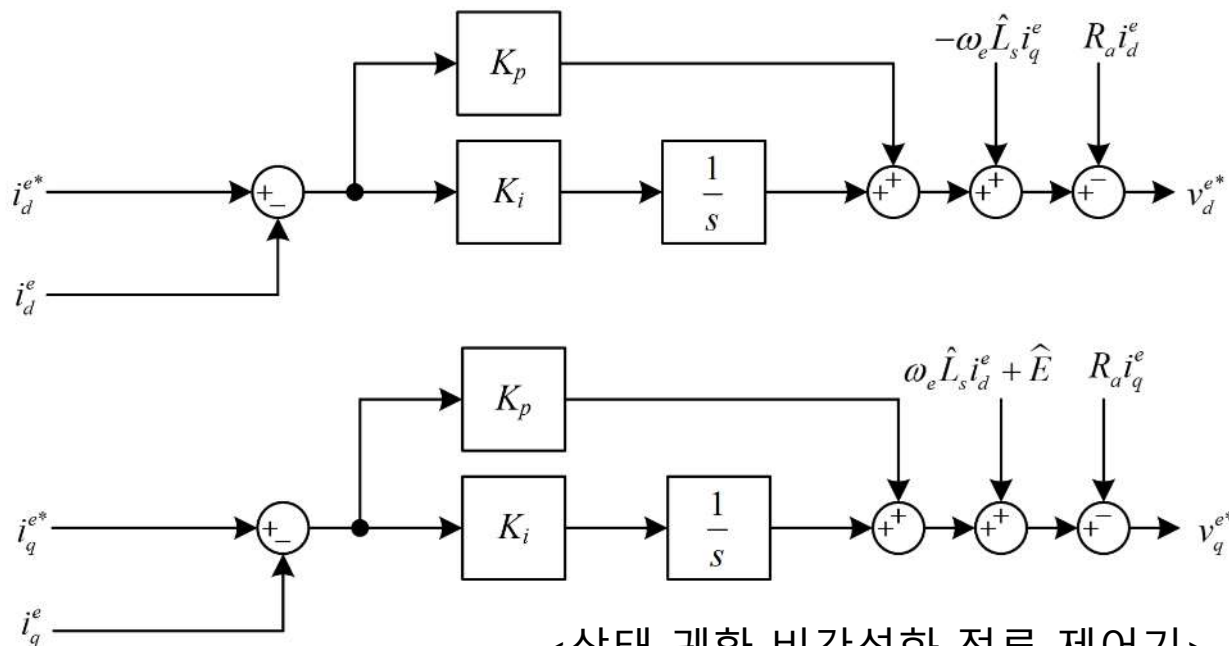
▶ dq축 PI제어기 + 전향 보상항 + 능동 댐핑

$$\begin{bmatrix} v_d^e \\ v_q^e \end{bmatrix} = \begin{bmatrix} R_s i_d^e + L_s \frac{di_d^e}{dt} \\ R_s i_q^e + L_s \frac{di_q^e}{dt} \end{bmatrix} \begin{matrix} -\omega_e L_s i_q^e \\ +\omega_e L_s i_d^e + E \end{matrix}$$

<플랜트>

$$\begin{bmatrix} v_d^{e*} \\ v_q^{e*} \end{bmatrix} = \begin{bmatrix} \frac{K_p s + K_i}{s} (i_d^{e*} - i_d^e) \\ \frac{K_p s + K_i}{s} (i_q^{e*} - i_q^e) \end{bmatrix} \begin{matrix} -\omega_e \hat{L}_s i_q^e - R_a i_d^e \\ +\omega_e \hat{L}_s i_d^e + \hat{E} - R_a i_q^e \end{matrix}$$

<제어기>



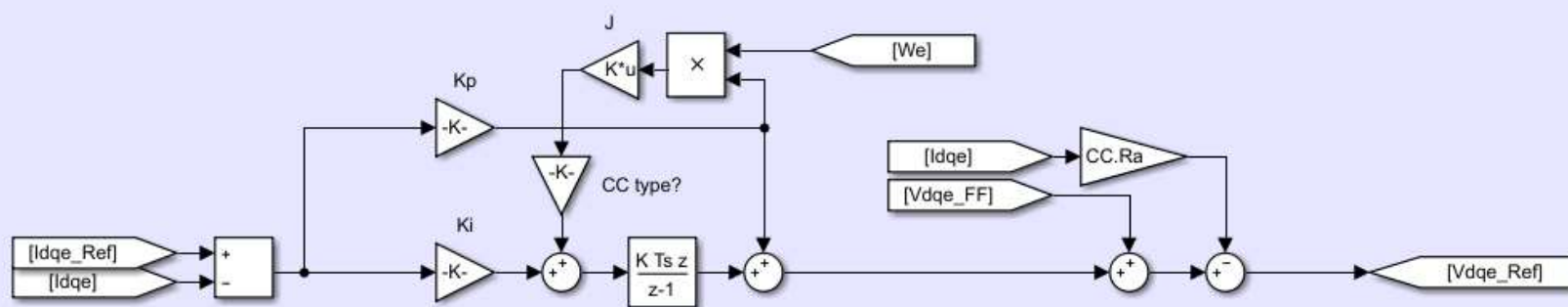
<상태 궤환 비간섭화 전류 제어기>



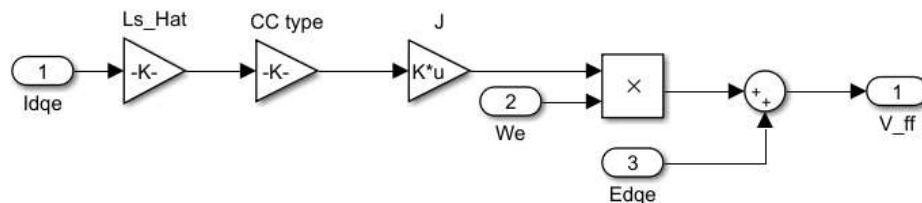
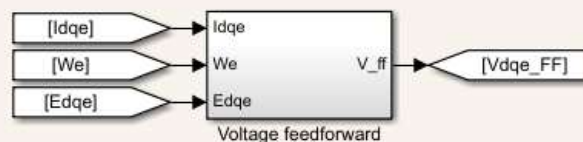
## ❖ 전류 제어기 구현

▶ Simulink에서 구현 → 행렬 형태로 구현함

Current Controller

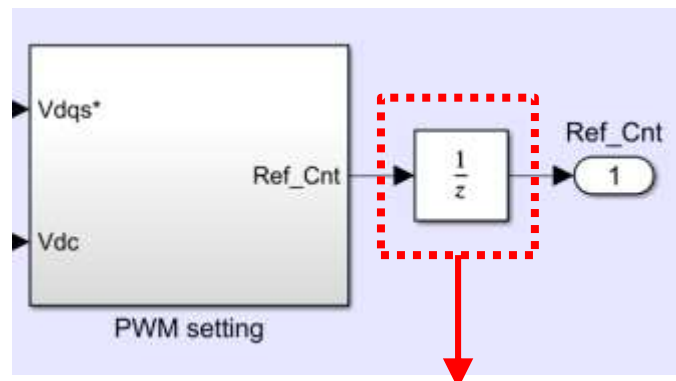


Voltage Feedforward



## ❖ 디지털 제어기 출력 초기화 및 샘플링 시지연 삽입

- ▶ 실제 계통 연계 운전 시 → 전압 지령을 미리 합성
  - ✓ 투입 순간, 적절한 PWM 신호를 합성하지 않으면 돌입(inrush) 전류 발생
- ▶ 실제 계통 연계 시퀀스
  - ✓ PLL로 위상 동기화 후,
  - ✓ 계통 전압에 동기된 전압 지령 합성 혹은 적합한 PWM Duty 계산 및 업데이트
    - 미리 적합한 PWM 합성하여 영전압 합성되지 않도록,
  - ✓ 투입 순간 적절한 PWM Duty 발생
  - ✓ 정지 상태에서 구동하는 전동기와의 차이 cf) Flying start of motor
- ▶ 시뮬레이션 상의 보완
  - ✓ PWM 출력에 초기값 입력
  - ✓ 디지털 제어기 Sampling trigger 신호에 작은 Delay 신호 입력



Initial condition:  $[0.5, \sqrt{3}/2 \cdot Grid.E/V_{dc\_Init} + 0.5, -\sqrt{3}/2 \cdot Grid.E/V_{dc\_Init} + 0.5]$

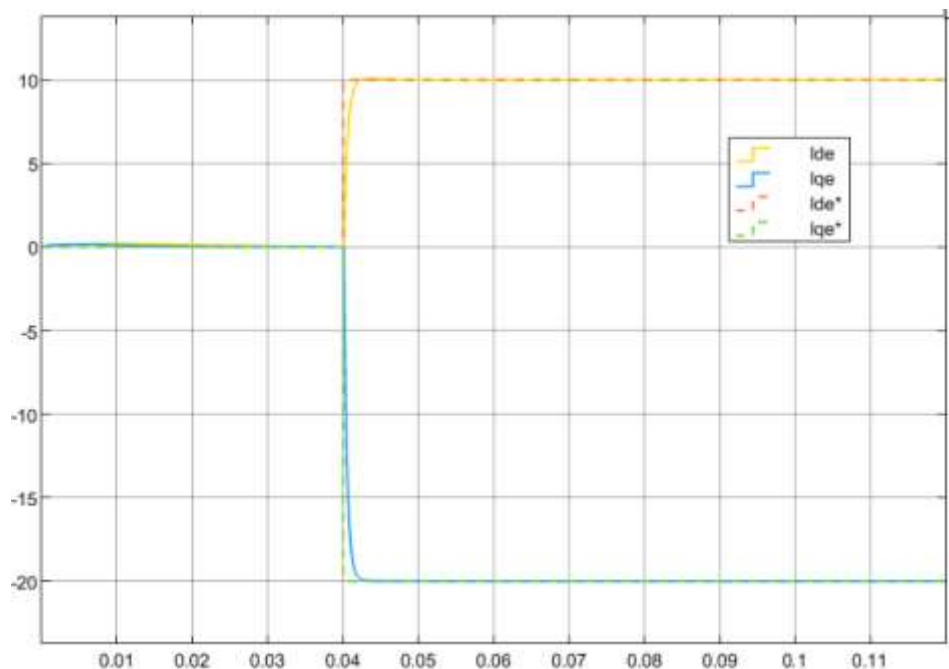
## ❖ 예제 3-6: 전류 제어기

- ▶ 시스템 파라미터:  $V_B = 220/\sqrt{3} \text{ V}_{\text{rms}}, R_S = 0.1\Omega, L_S = 2 \text{ mH}, V_{dc} = 450 \text{ V}$
- ▶ 정상분 전류 제어 성능 확인:  $\omega_{cc} = 2\pi \times 300 \text{ Hz}, R_a = 5R_S$ 
  - ✓ 조건 1:  $t=0.04 \text{ s}$ 에 정상분 전류 지령 변화,  $i_d^{e*} = 10 \text{ A}, i_q^{e*} = -20 \text{ A}$  (Stop\_Time = 0.12 s)

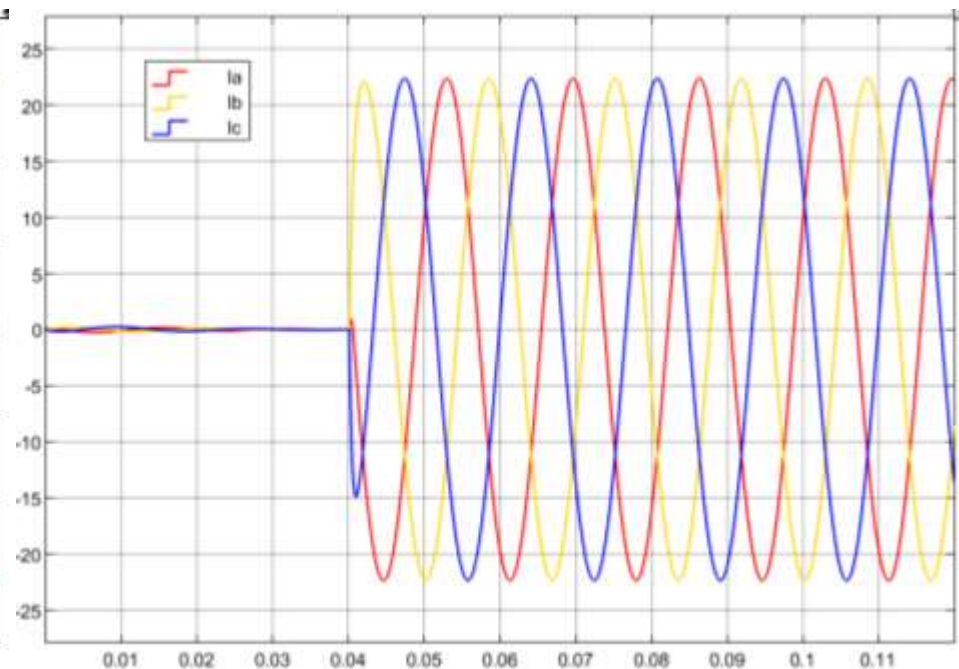
```
CC.Wc=300*2*pi;           % Current controller BW
CC.Ra=5*Rs_Hat;           % Active damping
```

```
%% Command setting
```

```
Time_CC_Ref=0.04;
CC.Idc_Ref=10;
CC.Iqc_Ref=-20;
```



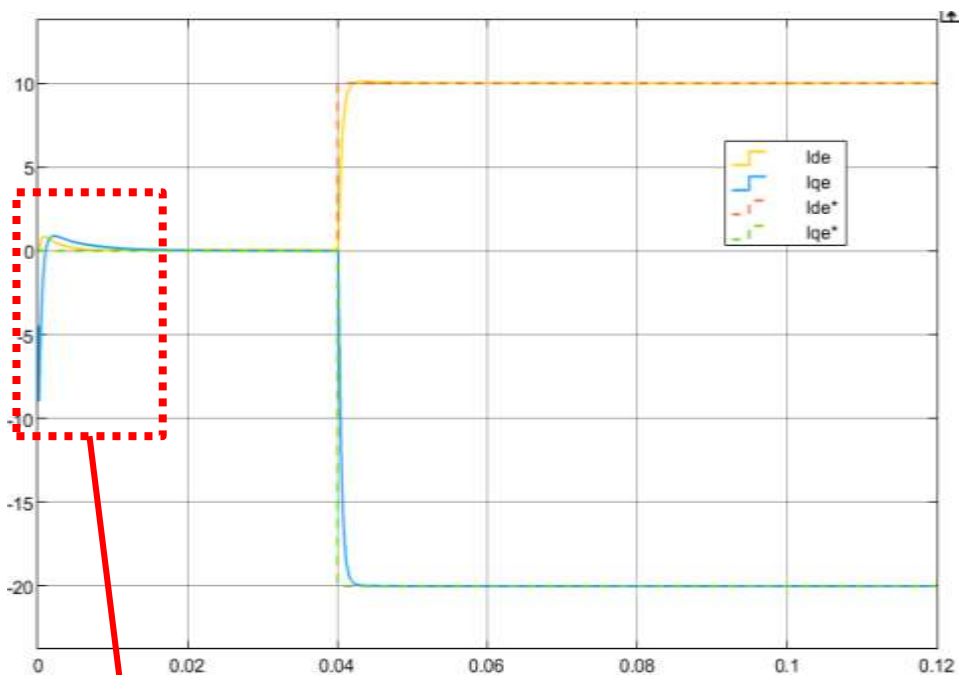
&lt;동기 좌표계 전류 제어 결과&gt;



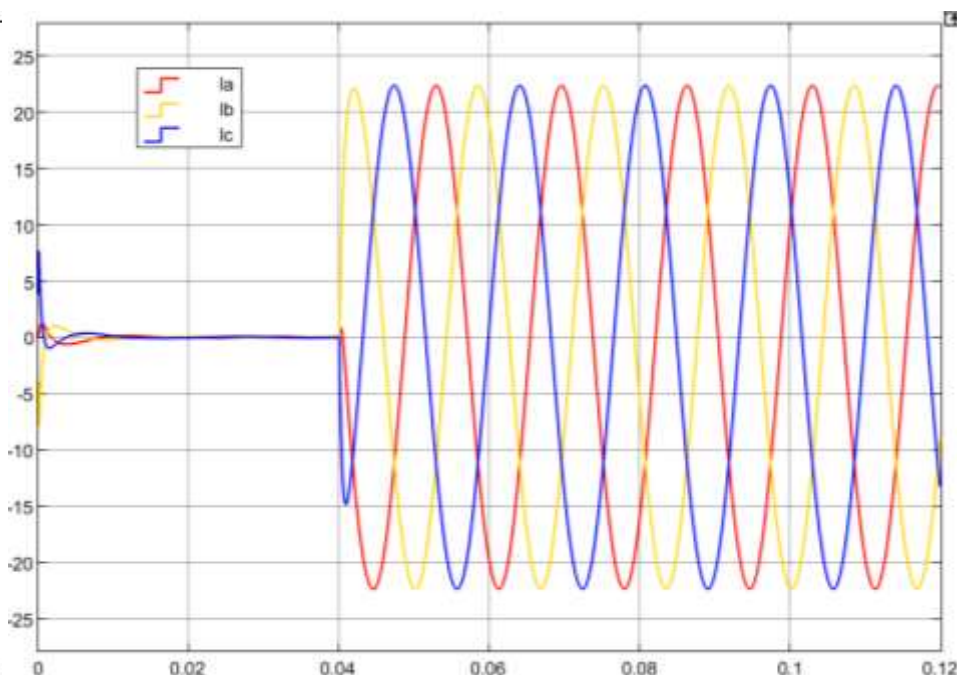
&lt;출력 상전류 제어 결과&gt;

## ❖ 예제 3-6 (cont.): 전류 제어기

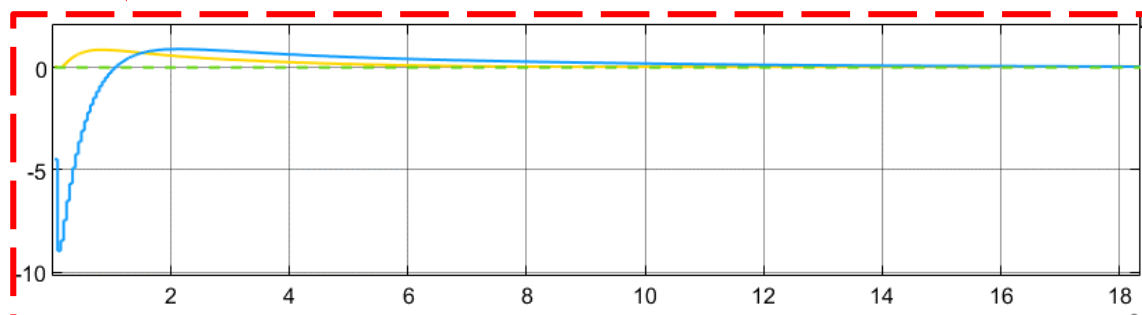
## ▶ 초기화 고려가 안 된 경우



&lt;동기 좌표계 전류 제어 결과&gt;



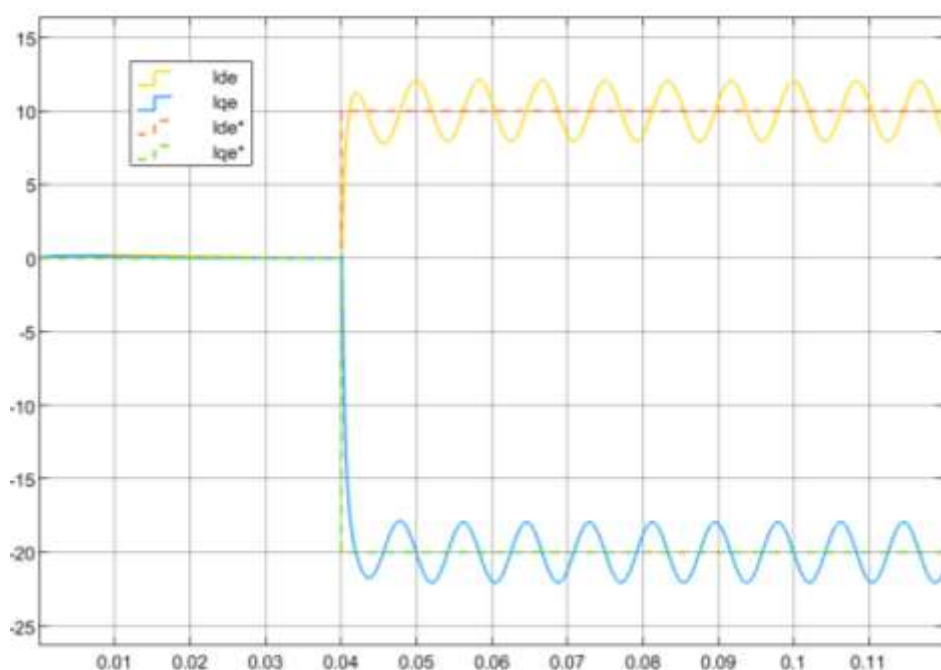
&lt;출력 상전류 제어 결과&gt;



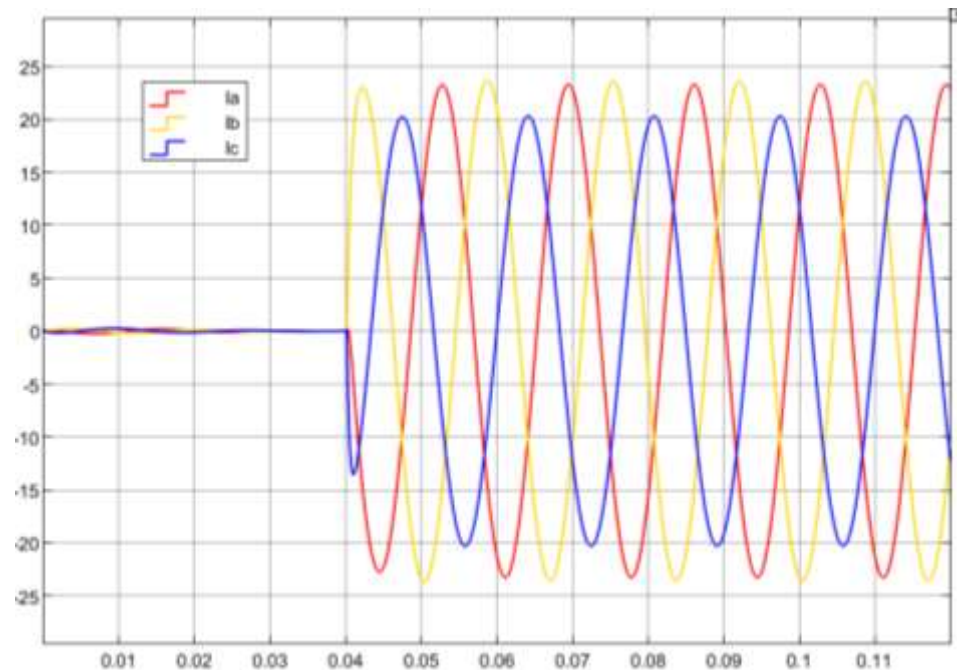
▶ 영(Null)의 PWM 출력으로 영전압이  
합성되어 순간적으로 전류 발생  
→ 실제 계통 연계 시 주의!

### ❖ 예제 3-6 (cont.): 역상분 발생 시

- ▶ 시스템 파라미터:  $V_B = 220/\sqrt{3} \text{ V}_{\text{rms}}$ ,  $R_s = 0.1 \Omega$ ,  $L_s = 2 \text{ mH}$ ,  $V_{dc} = 450 \text{ V}$
- ▶ 정상분 전류 제어 성능 확인:  $\omega_{cc} = 2\pi \times 300 \text{ Hz}$ ,  $R_a = 5R_s$ 
  - ✓ 조건 2:  $t=0.04 \text{ s}$ 에  $V_N = 0.05V_B (90^\circ)$  추가 (Stop\_Time = 0.12 s)



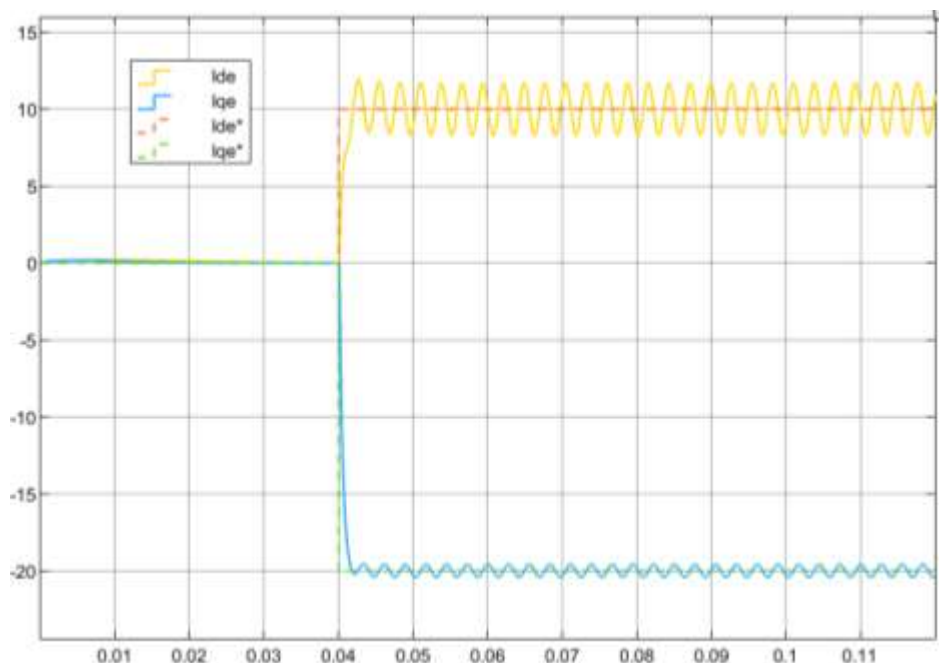
<동기 좌표계 전류 제어 결과>



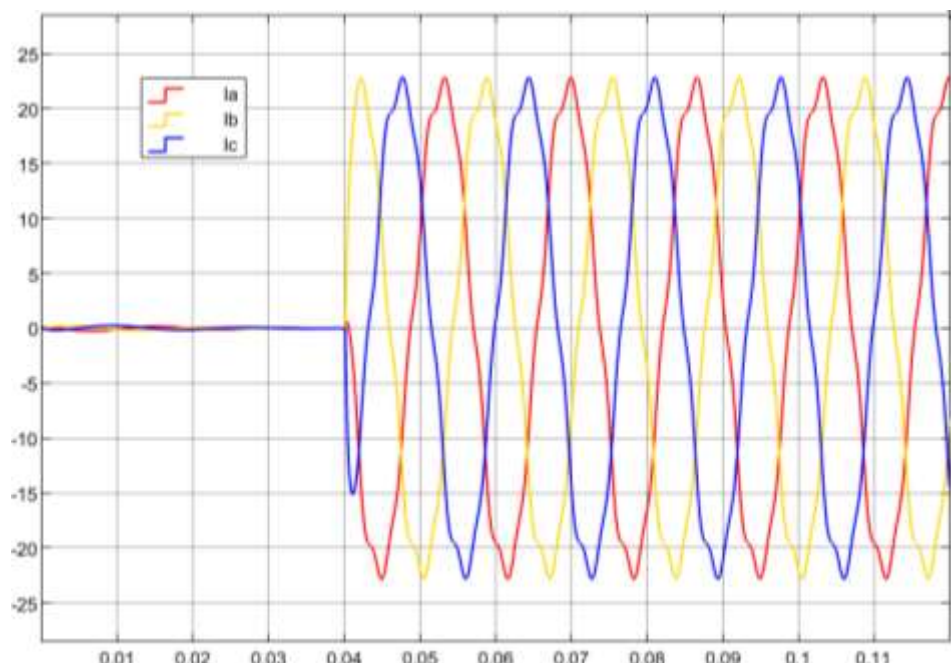
<출력 상전류 제어 결과>

### ❖ 예제 3-6 (cont.): 고조파 발생 시

- ▶ 시스템 파라미터:  $V_B = 220/\sqrt{3} \text{ V}_{\text{rms}}$ ,  $R_s = 0.1 \Omega$ ,  $L_s = 2 \text{ mH}$ ,  $V_{dc} = 450 \text{ V}$
- ▶ 정상분 전류 제어 성능 확인:  $\omega_{cc} = 2\pi \times 300 \text{ Hz}$ ,  $R_a = 5R_s$ 
  - ✓ 조건 3:  $t=0.04 \text{ s}$ 에  $V_{5N} = 0.02V_B(0^\circ)$ ,  $V_{7N} = 0.03V_B(0^\circ)$  추가



<동기 좌표계 전류 제어 결과>



<출력 상전류 제어 결과>



## ❖ 고조파 전류 제어기

▶ 고조파 전류를 0으로 제어

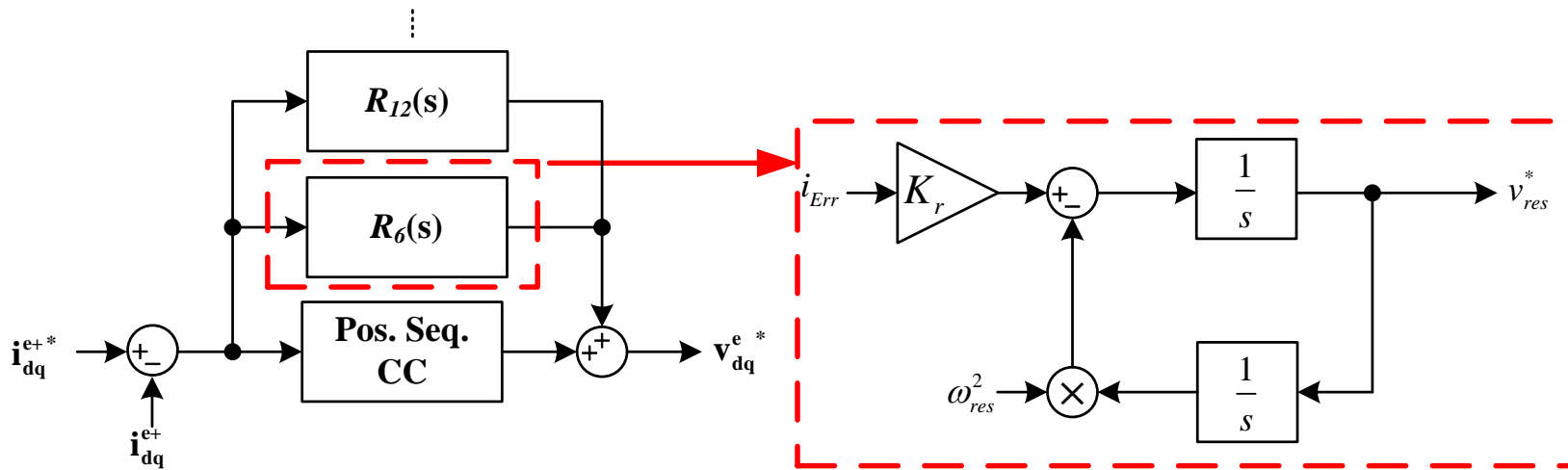
▶ 공진(resonant) 제어기 활용,  $R(s) = \frac{v_{res}^*(s)}{i_{Err}(s)} = K_r \frac{s}{s^2 + \omega_{res}^2}$

계통 주파수 변경 시, PLL로 정보를 받아 공진점 변경 → 주파수 적응 능력 가짐

▶ 정상분 동기 좌표계 전류 제어기와 병렬로 연결되어 제어 수행  
→ 1개의 공진 제어기로 2개 고조파 제어 가능

Ex) 정지 좌표계 상의 5, 7 고조파 → 정상분 동기 좌표계 상에서 6고조파로 보임

▶ 여러 공진 제어기를 병렬로 연결하여 제어기 구성 가능



<병렬 연결된 공진 제어기>

## ❖ 고조파 전류 제어기의 구현

### ▶ 이산 시간 영역에서의 구현

$$\frac{v_{res}^*[n]}{i_{Err}[n]} = \frac{y[n]}{x[n]} = \frac{a(1-z^{-2})}{1-bz^{-1}+z^{-2}}$$

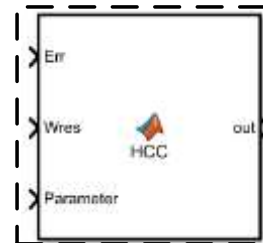
$$\rightarrow y[n] = by[n-1] - y[n-2] + a(x[n] - x[n-2])$$

$$\text{where } a = K_r \frac{\sin(\omega_{res}T_s)}{2\omega_{res}}, b = 2 \cos(\omega_{res}T_s)$$

### ▶ MATLAB function block 이용

#### ✓ Persistent 변수 사용 가능

- Function 내부에 선언된 변수지만 따로 할당된 메모리에 저장됨
- 초기에 Memory 할당 필요함.
- 디지털 제어기 구현의 용이함



- ✓  $\omega_{res}$  변수에 제어 대상 주파수를 벡터로 입력할 시, 자동으로 병렬 연결된 공진 제어기가 구성되도록 작성됨.

Ex)  $\omega_{res} = [6; 12; 18];$

→ 6, 12, 18 고조파 공진 제어기가 생성

```
function out = HCC(Err, Wres, Parameter)

Ts=Parameter(1);
Kr=Parameter(2);
N=length(Wres);

persistent xReg yReg

if isempty(xReg)
    xReg=zeros(2,2,N);
    yReg=zeros(2,2,N);
end

out = zeros(2,1);
a=zeros(N,1);
b=zeros(N,1);
Vres_Ref=zeros(2,N);

for i=1:N
    b(i)=2*cos(Wres(i)*Ts);
    a(i)=Kr*sin(Wres(i)*Ts)/(2*Wres(i));

    Vres_Ref(:,i)=b(i)*yReg(:,1,i)-yReg(:,2,i)+a(i)*(Err-xReg(:,2,i));
    yReg(:,2,i)=yReg(:,1,i);
    yReg(:,1,i)=Vres_Ref(:,i);

    xReg(:,2,i)=xReg(:,1,i);
    xReg(:,1,i)=Err;

    out = out+Vres_Ref(:,i);
end
end
```



### ❖ 예제 3-7: 고조파 전류 제어기

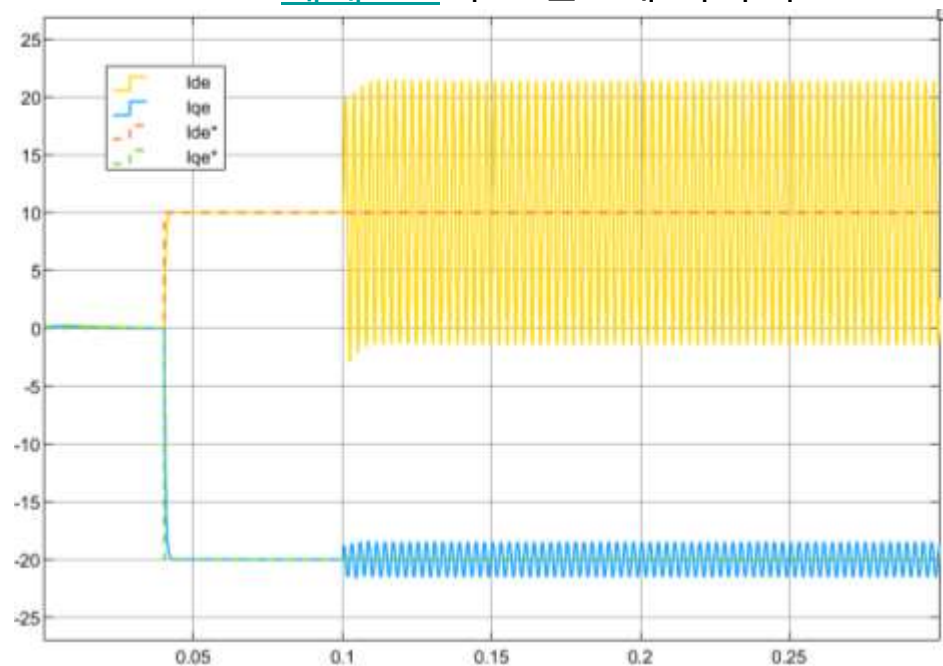
▶ 시스템 파라미터:  $V_B = 220/\sqrt{3} \text{ V}_{\text{rms}}$ ,  $V_{dc} = 450 \text{ V}$

▶ 고조파 전류 제어 성능 확인

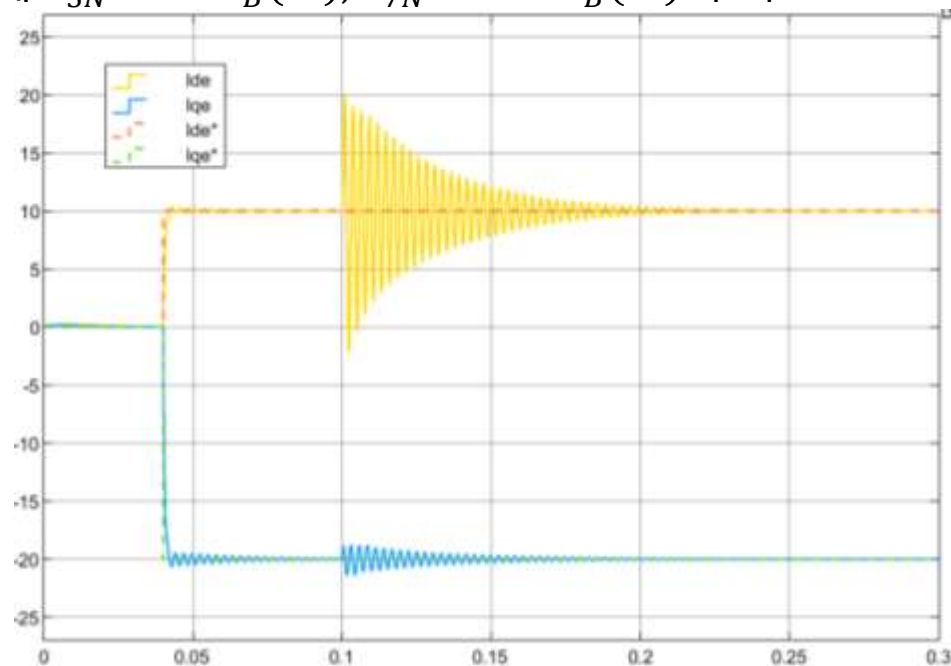
✓ [예제 3-6](#)의 조건 1에 더하여  $t=0.1 \text{ s}$ 에  $V_{5N} = 0.2V_B(0^\circ)$ ,  $V_{7N} = 0.14V_B(0^\circ)$  추가

Grid.Ratio\_5th=0.2;  
Grid.Thetae\_5th=pi/180\*0;

Grid.Ratio\_7th=0.14;  
Grid.Thetae\_7th=pi/180\*0;



<고조파 전류 제어기 off>



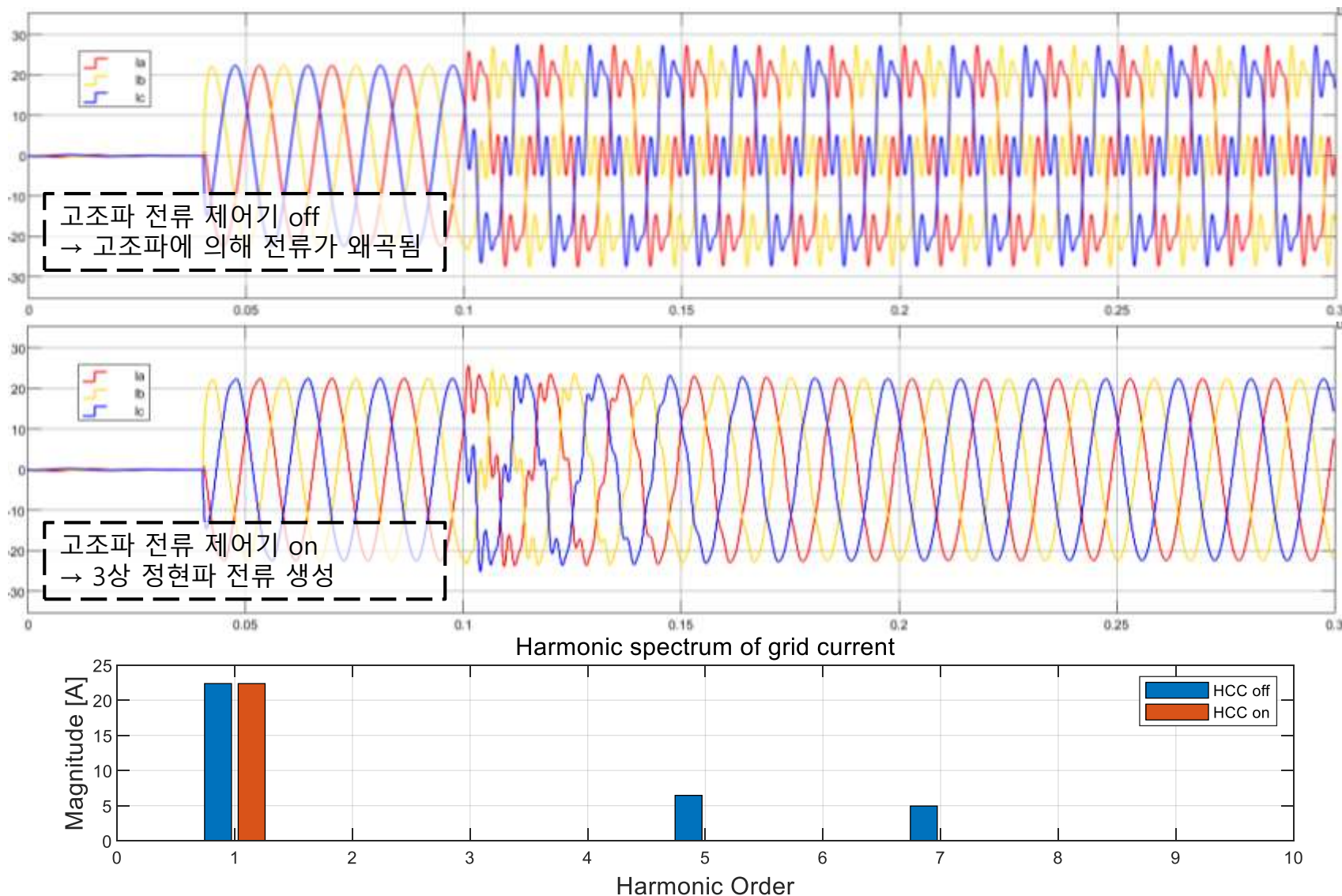
<고조파 전류 제어기 on>

<정상분 전류 제어 영향 비교>

정상분 동기 좌표계 전류 흔들림  
→ 6 고조파 성분 발생

정상분 전류 제어 정상 수행 가능

### ❖ 예제 3-7 (cont.): 고조파 전류 제어 성능 비교

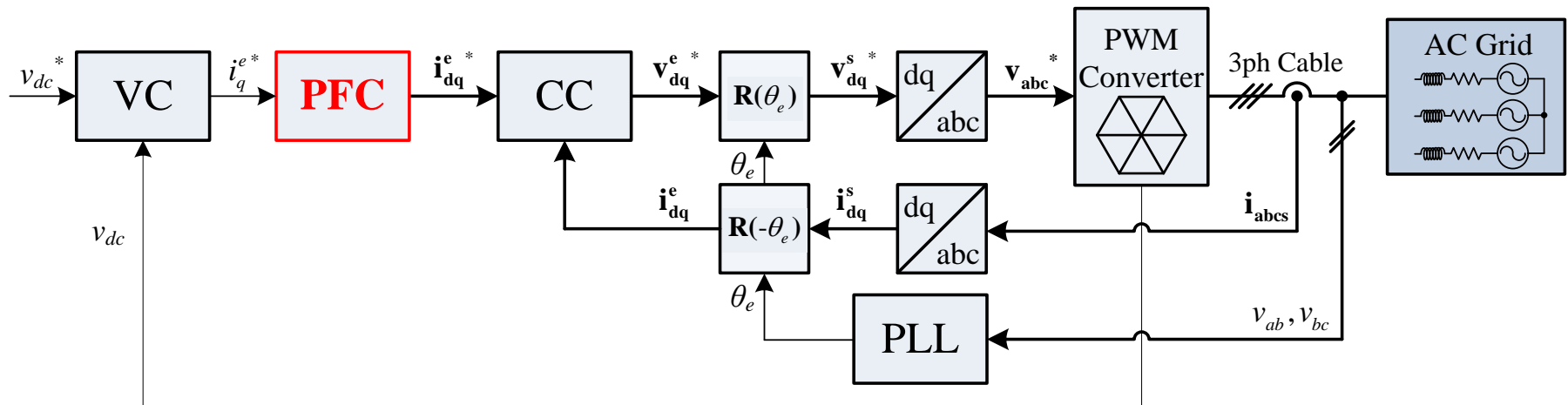


## 4. PWM 컨버터 상위 제어기

4. PWM 컨버터 상위 제어기

### ❖ 여러 제어기가 직렬(cascaded)로 연결된 구조

- ▶ 위상 동기화 제어기 (Phase Locked Loop, **PLL**)
- ▶ 전류 제어기 (Current Controller, **CC**)
- ▶ 역률 제어기 (Power Factor Controller, **PFC**)
- ▶ 전압 제어기 (dc-link Voltage Controller, **VC**)



## ❖ 역률 제어

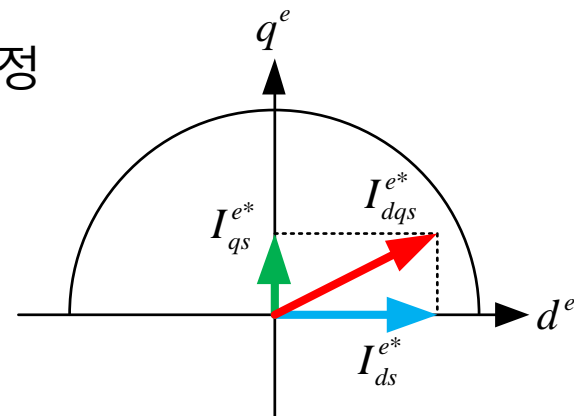
- ▶ 계통 전압을 기준으로 하여 컨버터 출력 전류의 역률 제어

- ✓ 유효 전력 성분은 그대로 유지

- ▶  $PF = \frac{i_q^e}{\sqrt{i_d^{e2} + i_q^{e2}}}$ ,  $i_q^{e*}$ 는 직류단 전압 제어기에 의해 결정

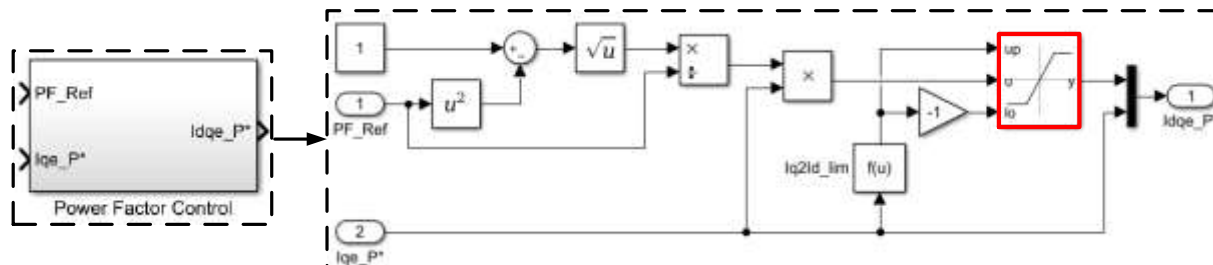
$$\rightarrow i_d^{e*} = \pm \frac{i_q^{e*} \sqrt{1 - PF^{*2}}}{PF^*},$$

- ✓  $i_d^e > 0$ : 지상(lagging) 역률
  - ✓  $i_d^e < 0$ : 진상(leading) 역률



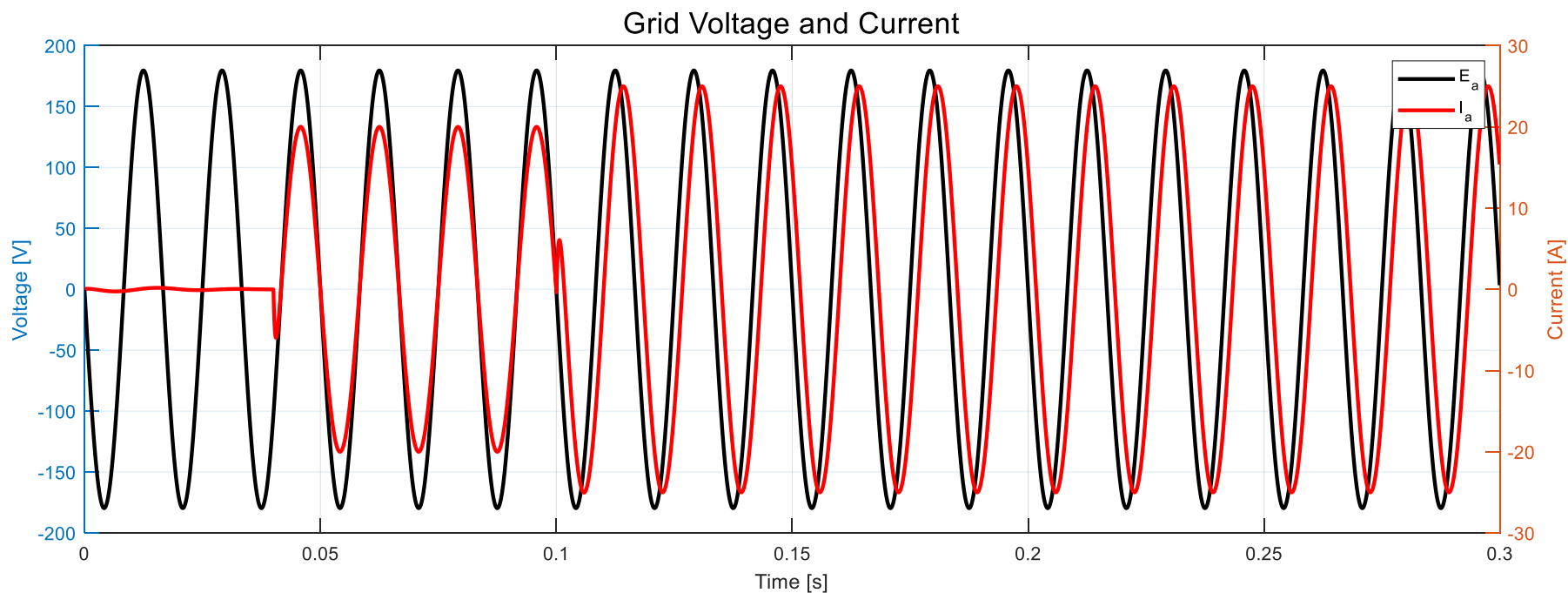
- ▶ 컨버터 전류 용량에 따른 d축 전류 지령 제한

- ✓  $i_{d,max}^e = \pm \sqrt{I_{S,Rated}^2 - i_q^{e*2}}$



### ❖ 예제 3-8: 역률 제어기

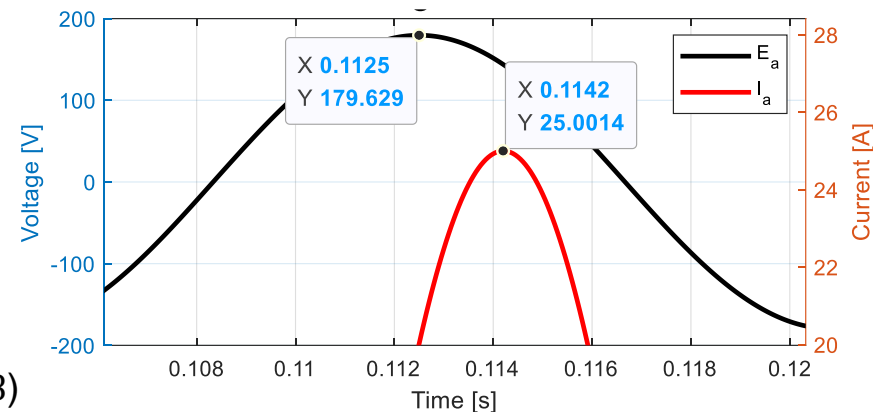
- ▶ 시스템 파라미터:  $V_B = 220/\sqrt{3} \text{ V}_{\text{rms}}, I_{s,\text{Rated}} = 50 \text{ A}, V_{dc} = 450 \text{ V}$
- ▶ 역률 제어 성능 확인
  - ✓  $t = 0.04 \text{ s}$ : 전류  $20 \text{ A}_{\text{pk}}$  공급 (발전 상황)
  - ✓  $t = 0.1 \text{ s}$ : 역률 지령 변화  
Unity power factor; 역률 1 → 지상(lagging) 역률 0.8



## ❖ 예제 3-8 (cont.): 역률 제어 성능 확인

### ▶ 전압/전류 파형 관측

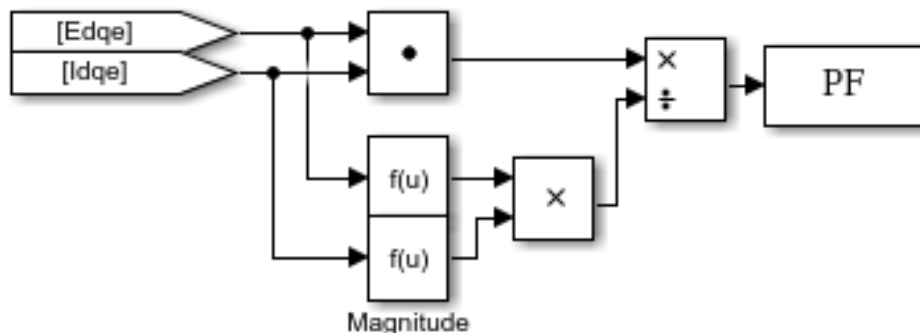
- ✓ q축 전류 크기: 20 A
- ✓ 전류 벡터 크기: 약 25 A
  - $= 20/0.8$
- ✓ 전압 피크 대비 1.7 ms 지연
  - 위상 환산 시 약 36.7도 ( $\cos 36.7^\circ \approx 0.8$ )



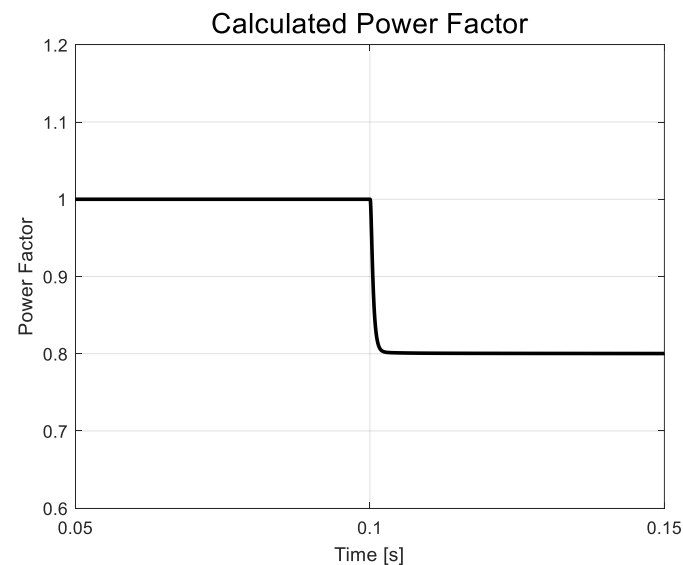
<확대 파형>

### ▶ 역률 정의에 따른 제어 성능 검증

$$PF = \frac{P}{S} = \frac{1.5e_{dq}^e \cdot i_{dq}^e}{1.5|e_{dq}^e||i_{dq}^e|} = \frac{e_{dq}^e \cdot i_{dq}^e}{|e_{dq}^e||i_{dq}^e|}$$



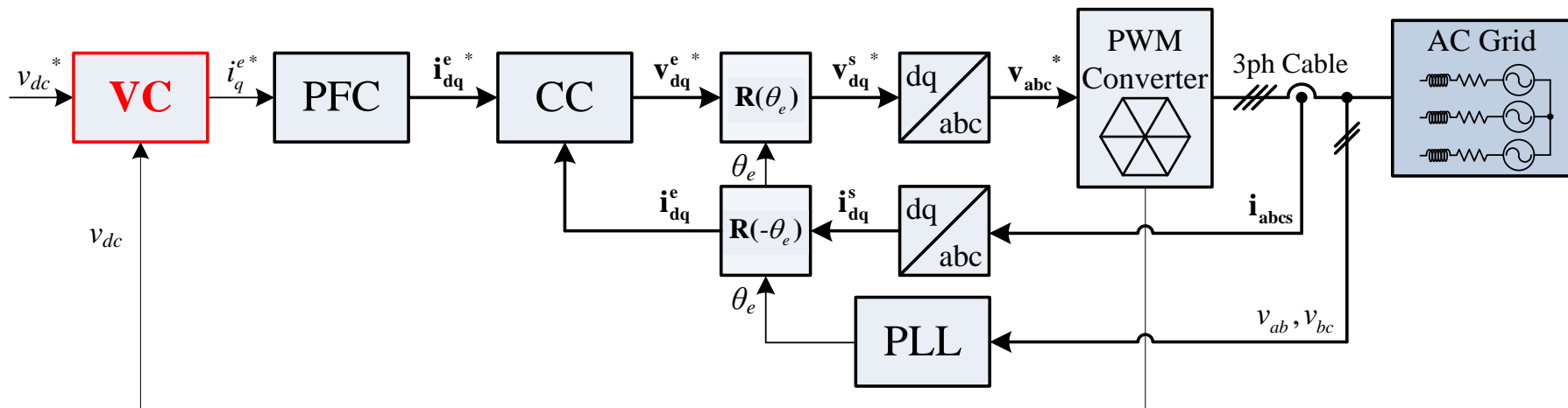
<역률 계산 블록>



<PF\* = 1 → 0.8 변화>

### ❖ 여러 제어기가 직렬(cascaded)로 연결된 구조

- ▶ 위상 동기화 제어기 (Phase Locked Loop, **PLL**)
- ▶ 전류 제어기 (Current Controller, **CC**)
- ▶ 역률 제어기 (Power Factor Controller, **PFC**)
- ▶ 전압 제어기 (dc-link Voltage Controller, **VC**)





## ❖ 직류단 전압 제어기

▶ 직류단 캐패시터의 전력 = 입력 전력 - 부하 전력

$$P_{dc} = \frac{d}{dt} E_{dc} = -P_{in} - P_{load} \xrightarrow{\text{동작점 } V_{dc0} \text{에서 선형 근사}} CV_{dc0} \frac{dv_{dc}}{dt} = -\frac{3}{2} E i_q^{e+} - P_{load}$$

$$i_q^{e+*} = -\left( \frac{K_{iv}}{s} (v_{dc}^* - v_{dc}) - K_{pv} v_{dc} + \frac{\widehat{P_{load}}}{(3/2)E} \right) \xleftarrow{\text{IP 제어기 적용 및 출력 전력 전향 보상}} i_q^{e+} = -\left( \frac{CV_{dc0}}{(3/2)E} \frac{d}{dt} v_{dc} + \frac{P_{load}}{(3/2)E} \right)$$

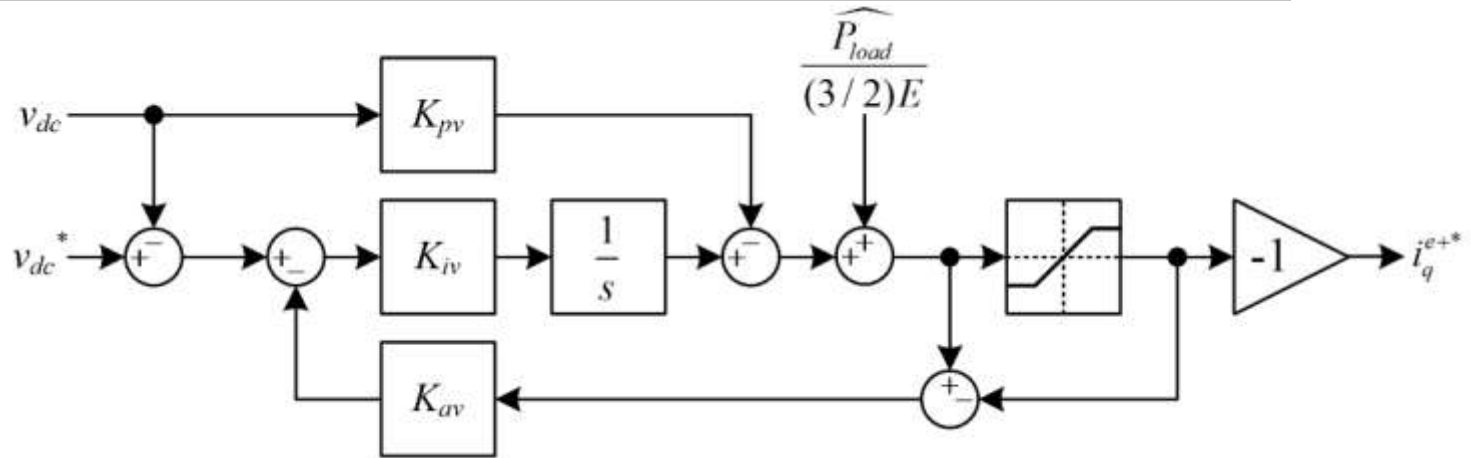
▶ 전달 함수 및 Gain 설정

$$\checkmark \quad \frac{v_{dc}}{v_{dc}^*} = \frac{K_{iv}}{s^2 \frac{CV_{dc0}}{(3/2)E} + K_{pv}s + K_{iv}} = \frac{\omega_n^2}{s^2 + 2\zeta\omega_n s + \omega_n^2}$$

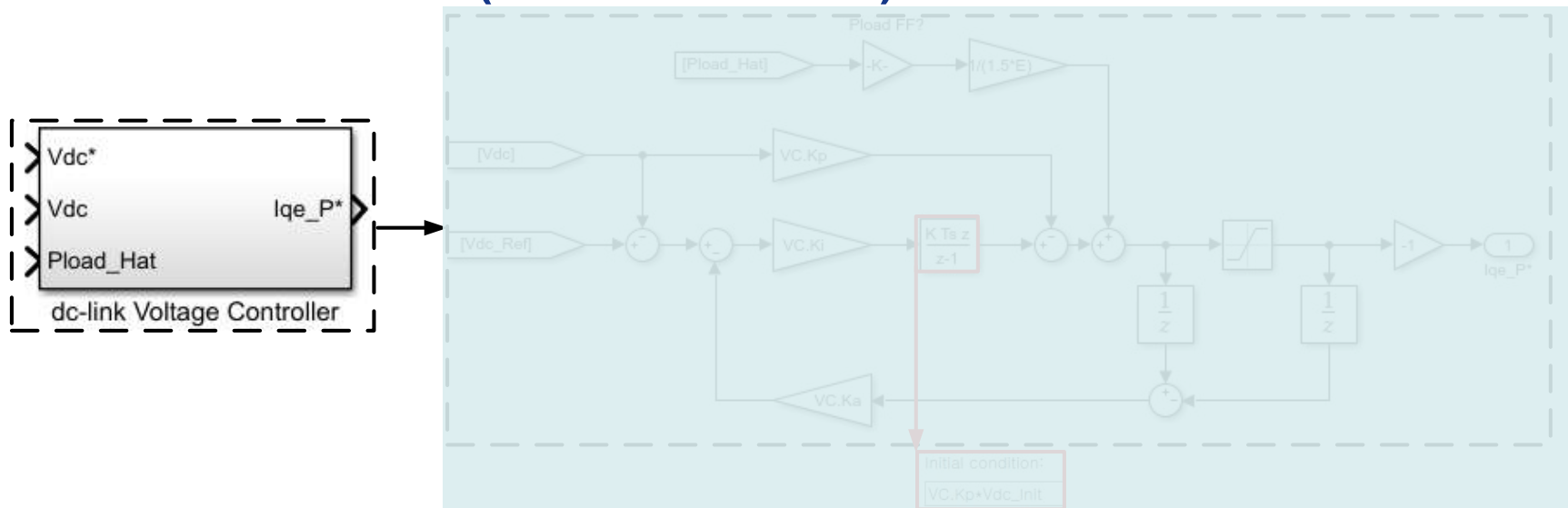
✓ 2차 LPF의 형태

- $K_{pv} = 2\zeta\omega_n \frac{CV_{dc0}}{(3/2)E}$
- $K_{iv} = \omega_n^2 \frac{CV_{dc0}}{(3/2)E}$
- $K_{av} = 1 / K_{pv}$

## ❖ 블록도



## ❖ 시뮬링크에서의 구현 (예제 3-9에서 실습)



▶ IP 제어기에서 적분기(I) 초기값 설정 ★

### ❖ 예제 3-9: 직류단 전압 제어기 구현 실습

▶ 시스템 파라미터:  $C_{dc} = 3.3 \text{ mF}$ ,  $I_{s, \text{Rated}} = 50 \text{ A}$

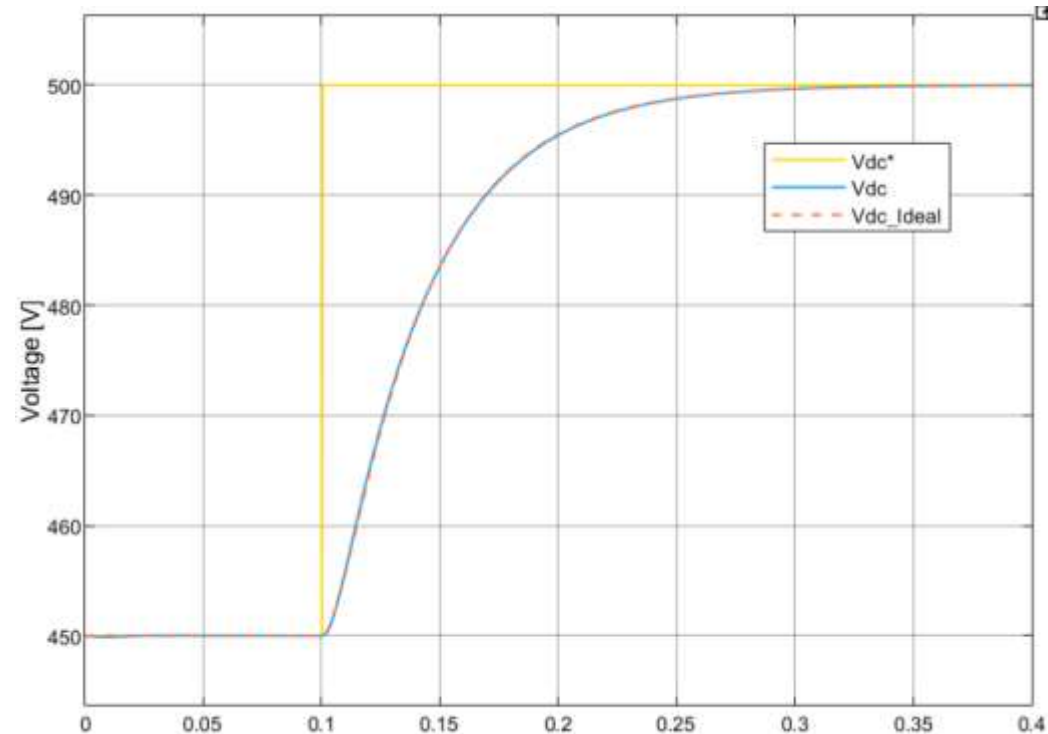
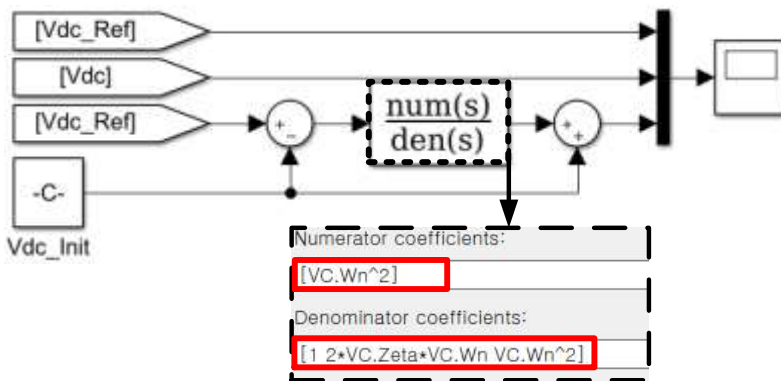
▶ 직류단 전압 제어 성능 확인

- ✓ Gain 설정:  $\omega_n = 2\pi \times 10 \text{ Hz}$ ,  $\zeta = \sqrt{2}$ , 전류 제어기는 예제 3-6과 동일하게 설정
- ✓ 조건 1:  $t=0.1 \text{ s}$ 에  $v_{dc}^* = 450 \text{ V} \rightarrow 500 \text{ V}$ 로 승압
  - 이상적인 2차 LPF의 반응과 비교

```

VC.Wn=2*pi*10;           % dc link voltage
VC.Zeta=sqrt(2);          % controller natural frequency
Vdc_Init=450;             % damping ratio
Vdc_Oper=500;             % initial value
                          % operating point

```



<직류단 전압 제어의 계단 응답>

## ❖ 예제 3-9 (cont.): 전향 보상 결과

## ▶ 직류단 450 V 유지

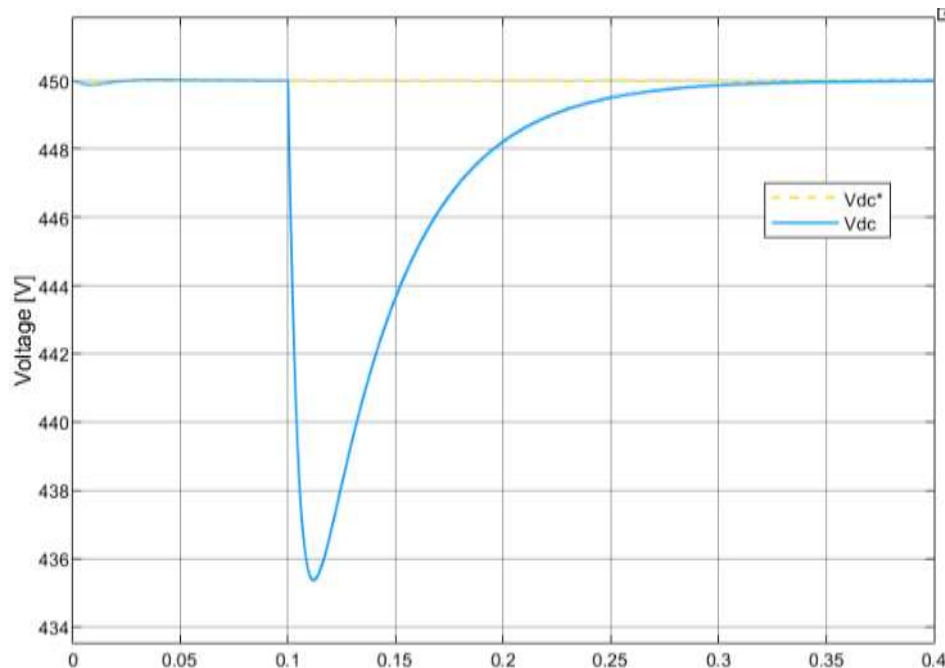
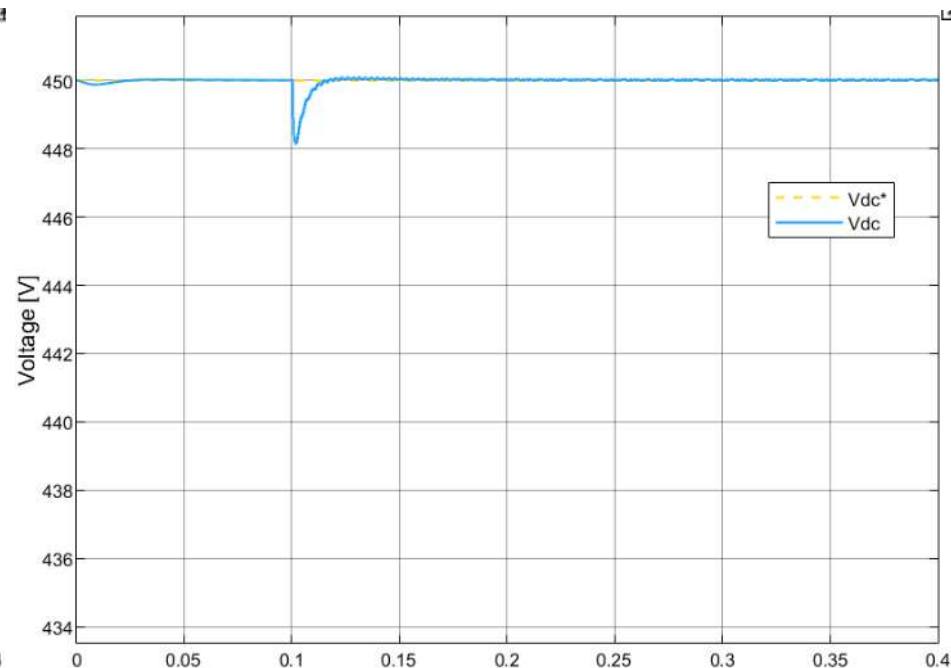
✓ 조건 2:  $t=0.1$  s에 부하 전력 5 kW 계단 상승

- 부하 전력 추정치의 전향 보상 유무에 따른 전압 제어 동특성 비교

```
Mode.Pload_FF=0;    % Lower power feed-forward
% 0: Off, 1: On
```

```
% Vdc_Ref=Vdc_Oper;
Vdc_Ref=Vdc_Init;
```

```
Time_Pload = 0.1;
Pload=5e3;
```

 $\widehat{P}_{load}$  전향 보상 미적용 $\widehat{P}_{load}$  전향 보상 적용

감사합니다!

[benkim@plecko.biz](mailto:benkim@plecko.biz)

# 부록 (심화)

## ❖ 기준각, 축 설정에 따른 전압 벡터 정렬 및 유/무효 전력 관계

▶ 축 설정: [real, imaginary] = [d, q]

$$\begin{aligned} e_a &= -E \sin(\omega_e t) \\ e_b &= -E \sin\left(\omega_e t - \frac{2}{3}\pi\right) \\ e_c &= -E \sin\left(\omega_e t + \frac{2}{3}\pi\right) \end{aligned}$$

좌표 transformation 시 a상을 d축에 정렬

$$\begin{aligned} e_d^e &= 0 \\ e_q^e &= E \end{aligned}$$

$$\begin{bmatrix} \cos \theta & \cos\left(\theta - \frac{2\pi}{3}\right) & \cos\left(\theta + \frac{2\pi}{3}\right) \\ -\sin \theta & -\sin\left(\theta - \frac{2\pi}{3}\right) & -\sin\left(\theta + \frac{2\pi}{3}\right) \end{bmatrix}$$

d축: 무효 전력  
q축: 유효 전력

✓  $i_d^e > 0$ : 지상(lagging) 역률,  $i_d^e < 0$ : 진상(leading) 역률

▶ 축 설정: [real, imaginary] = [q, d]

$$\begin{aligned} e_a &= E \sin(\omega_e t) \\ e_b &= E \sin\left(\omega_e t - \frac{2}{3}\pi\right) \\ e_c &= E \sin\left(\omega_e t + \frac{2}{3}\pi\right) \end{aligned}$$

좌표 transformation 시 a상을 q축에 정렬

$$\begin{aligned} e_d^e &= E \\ e_q^e &= 0 \end{aligned}$$

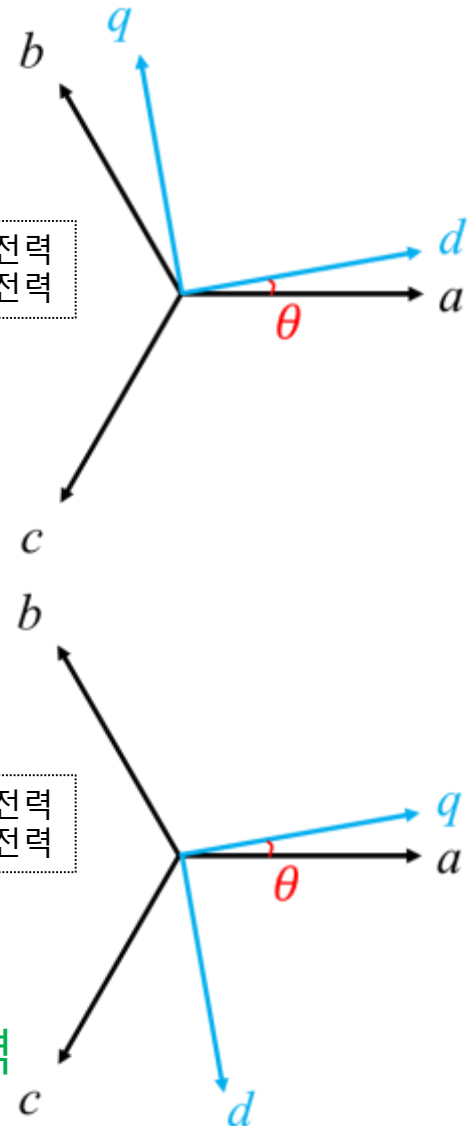
$$\begin{bmatrix} \sin \theta & \sin\left(\theta - \frac{2\pi}{3}\right) & \sin\left(\theta + \frac{2\pi}{3}\right) \\ \cos \theta & \cos\left(\theta - \frac{2\pi}{3}\right) & \cos\left(\theta + \frac{2\pi}{3}\right) \end{bmatrix}$$

q축: 무효 전력  
d축: 유효 전력

✓ 축 변경 + 전압 위상 180도 변화

✓  $i_q^e < 0$ : 지상(lagging) 역률,  $i_q^e > 0$ : 진상(leading) 역률

▶ 계통으로 흐르는 전류 방향 기준: 발전 시 양의 유효 전력



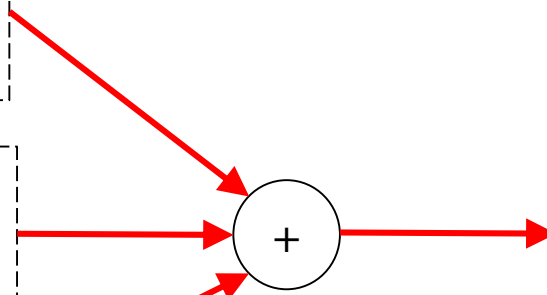
## ❖ 대칭 성분 (symmetrical components)

- ▶ 3개의 불평형 페이저(Phasor) → 2개 평형 페이저 시스템 + 영상분
  - ✓ 정상분: 평형 3상 시스템, 위상 → a-b-c 순서
  - ✓ 역상분: 평형 3상 시스템, 위상 → a-c-b 순서
  - ✓ 영상분: 동일한 위상, 동일한 크기
- ▶ 임의의 3상 전압은 정상분 + 역상분 + 영상분 조합으로 나타낼 수 있다.

$$\begin{aligned} e_{ap} &= -V_p \sin(\omega_e t) \\ e_{bp} &= -V_p \sin\left(\omega_e t - \frac{2}{3}\pi\right) \\ e_{cp} &= -V_p \sin\left(\omega_e t + \frac{2}{3}\pi\right) \end{aligned}$$

$$\begin{aligned} e_{an} &= -V_n \sin(\omega_e t) \\ e_{bn} &= -V_n \sin\left(\omega_e t + \frac{2}{3}\pi\right) \\ e_{cn} &= -V_n \sin\left(\omega_e t - \frac{2}{3}\pi\right) \end{aligned}$$

$$\begin{aligned} e_{a0} &= -V_0 \sin(\omega_e t) \\ e_{b0} &= -V_0 \sin(\omega_e t) \\ e_{c0} &= -V_0 \sin(\omega_e t) \end{aligned}$$



$$a = e^{j\frac{2\pi}{3}}$$

$$\begin{bmatrix} e_a \\ e_b \\ e_c \end{bmatrix} = \begin{bmatrix} 1 & 1 & 1 \\ 1 & a^2 & a \\ 1 & a & a^2 \end{bmatrix} \begin{bmatrix} e_{a0} \\ e_{ap} \\ e_{an} \end{bmatrix}$$

OR

$$\begin{cases} e_a = e_{ap} + e_{an} + e_{a0} \\ e_b = e_{bp} + e_{bn} + e_{b0} \\ e_c = e_{cp} + e_{cn} + e_{c0} \end{cases}$$

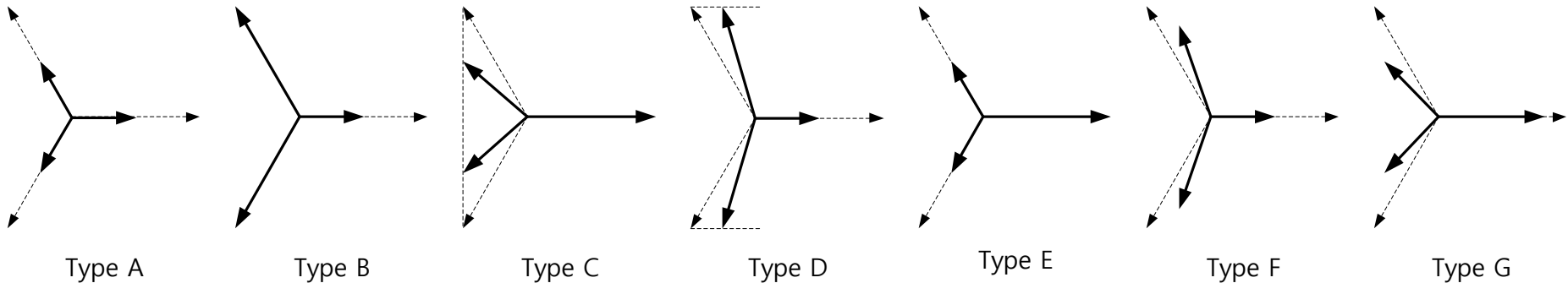
[1] Paul M. Anderson, "Symmetrical Components," in *Analysis of Faulted Power Systems*, Piscataway, NJ:IEEE Press, 1995

## ❖ 계통 사고 유형

- ▶ 단상 지락 사고 (single-phase faults)
- ▶ 2상 사고 (phase-to-phase fault)
- ▶ 2상 지락 사고 (two-phase-to ground fault)
- ▶ 3상 지락 사고 (three-phase balance fault)

## ❖ PCC 관측 시 사고 유형

- ▶ 부하 결선 유형 2가지 (Y 결선,  $\Delta$  결선)
- ▶ 변압기 유형 3가지
  - ✓ 1-2차 차이 없는 변압기, 영상분 제거 변압기, 상전압/선간전압 변환 변압기
- ▶ 사고 상황 4가지
- ▶ 총 24가지 유형의 사고 → 인버터가 관측 시 7가지로 정리됨.



[1] Math H.J. Bollen, "Voltage Sags-Characterization," in Understanding Power Quality Problems – Voltage sags and Interruptions, Hoboken, NJ:IEEE Press, 2000.



## ❖ 기저값 (Base value) 계산

- ▶ 필터 등 수동 소자 설계 시 기저값 기준 상대값을 사용 ( $X_{p.u.} = X/X_B$ )
  - ✓ 시스템의 전압/전류가 변동하여도 L-필터 혹은 LCL-필터 설계 지수를 유지할 수 있음
  - ✓ 연결되는 변압기, 필터 인덕터 등의 값이 적절한지 판단 가능
- ▶  $V_B$ : 계통 공칭 전압 [V], 상전압 rms 기준
- ▶  $I_B$ : 공칭 전류 혹은 시스템 최대 전류 [A], 상전류 rms 기준
- ▶  $\omega_B$ : 계통 기준 각주파수 [rad/s]
- ▶  $S_B = 3 \times V_B \times I_B$  [VA]
  - ✓ 단상:  $V_B \times I_B$
- ▶  $Z_B = V_B/I_B$  [ $\Omega$ ],  $L_B = Z_B/\omega_B$  [H]

※ 비슷한 비율의 직류단 전압 사용 가정 시  
(e.g. 380 V<sub>rms</sub> 계통 600 V<sub>dc</sub>, 220 V<sub>rms</sub> 계통 350 V<sub>dc</sub>)  
인덕터에 흐르는 전류 리플의 비율이 달라짐.

380 V<sub>rms</sub> 계통에서는 상대적으로 인덕터가 작아  
동일 전류 시험 시, 220 V<sub>rms</sub> 계통에 비해 고조파  
전류 크기가 커지게 된다.

## ❖ 예제: 2 mH 인덕터 사용, 전류 용량 동일 가정

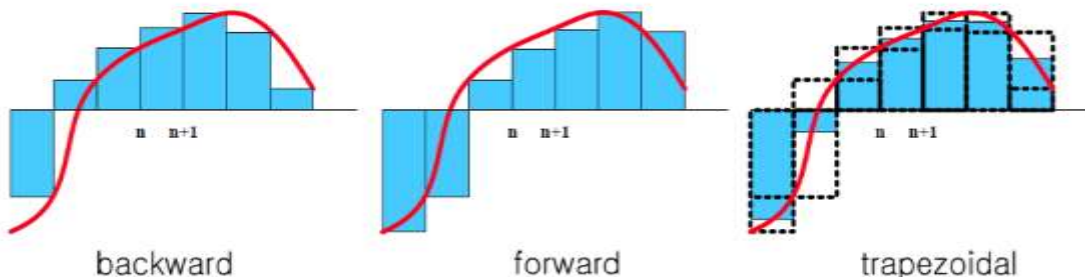
- ▶ 60 Hz 계통:  $\omega_b = 2\pi \times 60 \approx 377 \text{ rad/s}$ ,
- ▶ 380 V<sub>rms</sub>, 20 A<sub>rms</sub>  $\rightarrow V_B = 380/\sqrt{3} \approx 220 \text{ V}$ ,  $I_B = 20 \text{ A}$ ,  $Z_B = 11.0 \Omega$ ,  $L_B = 29.2 \text{ mH}$   
 $L_{p.u.} = \frac{2}{29.2} = 0.0685 = 6.85 \text{ [%]}$
- ▶ 220 V<sub>rms</sub>, 20 A<sub>rms</sub>  $\rightarrow V_B = 220/\sqrt{3} \approx 127 \text{ V}$ ,  $I_B = 20 \text{ A}$ ,  $Z_B = 6.35 \Omega$ ,  $L_B = 16.8 \text{ mH}$   
 $L_{p.u.} = \frac{2}{16.8} = 0.119 = 11.9 \text{ [%]}$

## ❖ 디지털 제어기의 주요 특징

- ▶ 샘플링(Sampling): 일정 주파수의 샘플링에 기반한 디지털 제어 설계가 필요
  - ✓ 시지연 등 추가 고려 사항 발생
- ▶ 신뢰성 향상: 부품 수 감소 및 잡음 (Noise) 내량 증가
- ▶ 정수(Parameter) 변동에 의한 제어 변수 흔들림(Drift) 요소 적음
- ▶ 제어 제 정수 재설정이 용이함 → 보수성, 유연성 증가

## ❖ 디지털 제어기: 차등(Difference) 방정식 → z-domain 구현

- ▶ 전달 함수 변환: 미분 방정식 기반의 s-domain → 차등 방정식 기반의 z-domain
  - ✓ 차분 항을 시지연으로 해석할 수 있음
  - ✓  $z = e^{sT_{\text{samp}}}$  or  $z^{-1} = e^{-sT_{\text{samp}}}$
  - ✓ 주로 적분기 구현에 영향을 미치며, 최대한 적분 면적이 같도록 구현
    - 안정성과 복잡성 등을 고려하여 구현



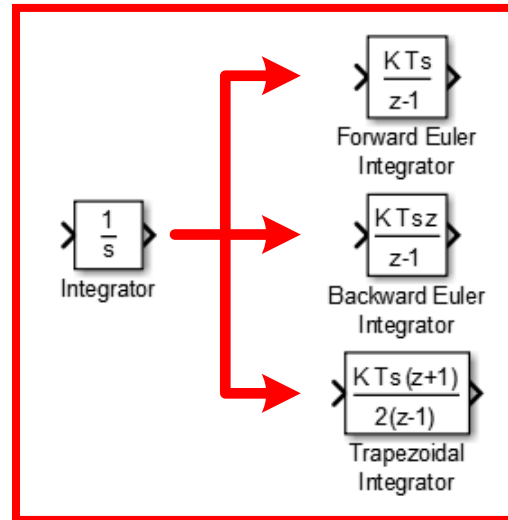
$$\text{Forward Euler: } s \approx \frac{1-z^{-1}}{T_{\text{samp}}z^{-1}}$$

$$\text{Backward Euler: } s \approx \frac{1-z^{-1}}{T_{\text{samp}}}$$

Trapezoidal Rule (or Bilinear transform)

$$: s \approx \frac{2}{T_{\text{samp}}} \frac{1-z^{-1}}{1+z^{-1}}$$

## ❖ Matlab Simulink 적분기



## ❖ Prewarping

- ▶ 디지털 필터 혹은 제어기 구현 시 s-domain과 z-domain 함수 간의 위상 및 이득에 차이가 발생 → 이를 보상

- ▶ Prewarping in Bilinear transform:  $s \approx \frac{2}{T_{\text{samp}}} \frac{1-z^{-1}}{1+z^{-1}} \rightarrow S \approx \frac{\omega_0}{\tan \omega_0 T_{\text{samp}}/2} \frac{1-z^{-1}}{1+z^{-1}}$

✓  $\omega_0$ : prewarping frequency → 중요 지점 위치에 둔다.