

1. 環境

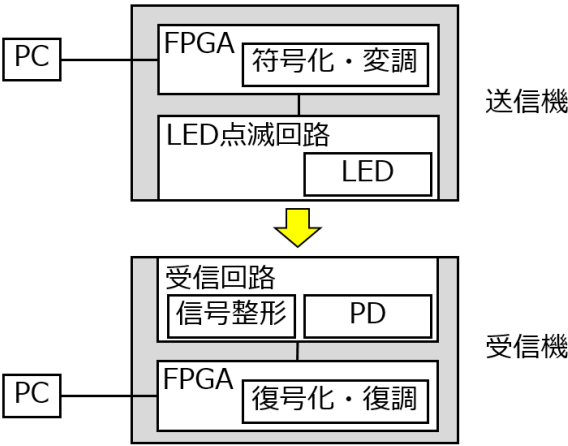
使用機器

名称	型番	メーカー
FPGA	Spartan-3A StarterKit	Xilinx
LED	OSM5XNE3C1S	OptoSupply
PD	LEC-RP0508B	アウトスタンディングテクノロジー
RS232C インターフェース IC	ADM3202ANZ	Texas Instruments
MOSFET	IRLI520NPBF	Infineon Technologies
オシロスコープ	TBS1052B	Tektronix
直流安定化電源	LEADER 818-1.2	新川電機
ファンクションジェネレータ	WF1973	エヌエフ回路設計ブロック

開発環境

OS	Windows10 home -version1709 -build16299.192
C コンパイラ	gcc 6.3.0
FPGA 開発	ISE Design Suite 14.7
シリアルポートの確認	TeraTerm 4.92

2. システム概要



可視光通信システム概要

構成したシステムは図の通り。

PC-FPGA 間は RS232C で通信した。

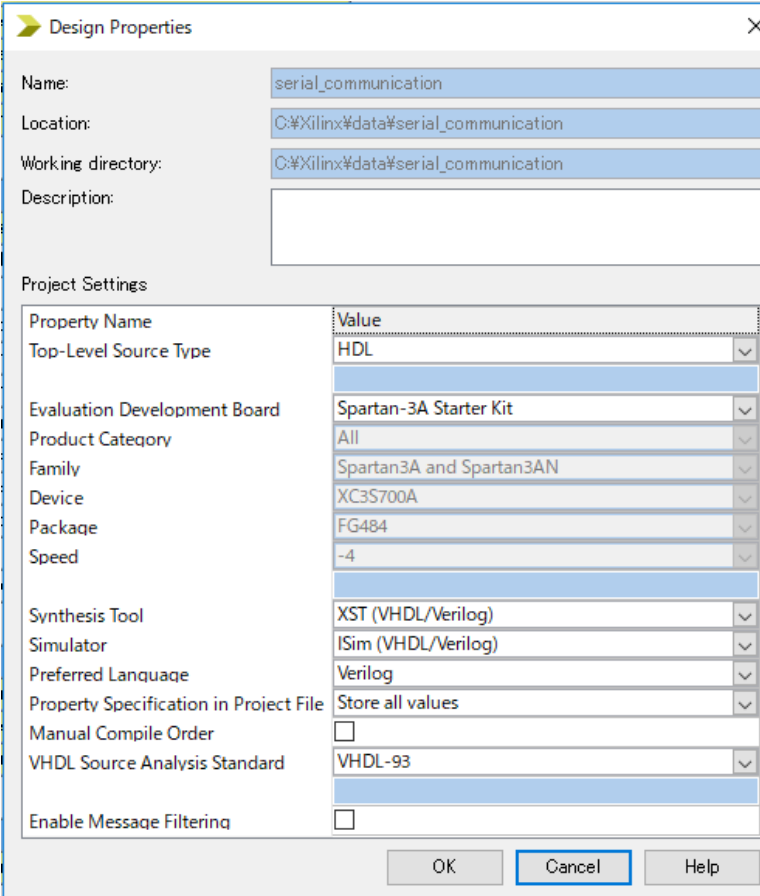
FPGA から各回路へも RS232C 形式で入出力した。

装置を再構成するためには次の作業が必要。

- ・ FPGA プログラミング
- ・ LED 点滅回路/受信回路の作成
- ・ PC-FPGA 間のシリアル通信

3. FPGA プログラミングする

ISE Design Suite での Project Setting は図の通り。



Property Name	Value
Top-Level Source Type	HDL
Evaluation Development Board	Spartan-3A Starter Kit
Product Category	All
Family	Spartan3A and Spartan3AN
Device	XC3S700A
Package	FG484
Speed	-4
Synthesis Tool	XST (VHDL/Verilog)
Simulator	ISim (VHDL/Verilog)
Preferred Language	Verilog
Property Specification in Project File	Store all values
Manual Compile Order	<input type="checkbox"/>
VHDL Source Analysis Standard	VHDL-93
Enable Message Filtering	<input type="checkbox"/>

OK Cancel Help

Project Setting

転送速度ごとに対応するプログラムを作成した。

プログラムの格納場所と役割は以下の通り。

フォルダ： Takeover/Codes/FPGA

送信機

VHDL： tansmit_XXX.v (XXX は PC-FPGA 間のボーレート)

UCF： transmit.ucf

受信機

VHDL： receive_XXX.v (XXX は PC-FPGA 間のボーレート)

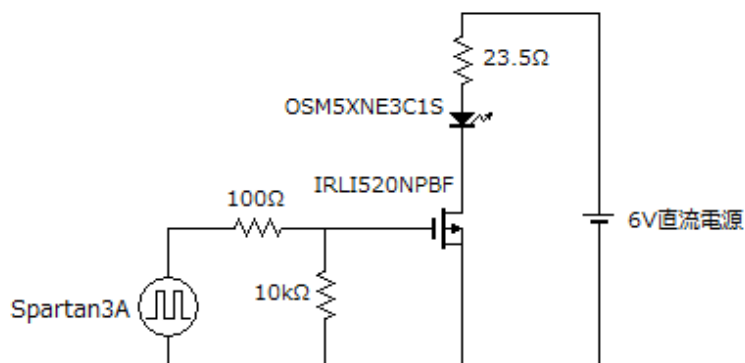
UCF： receive.ucf

4. 回路を作成する

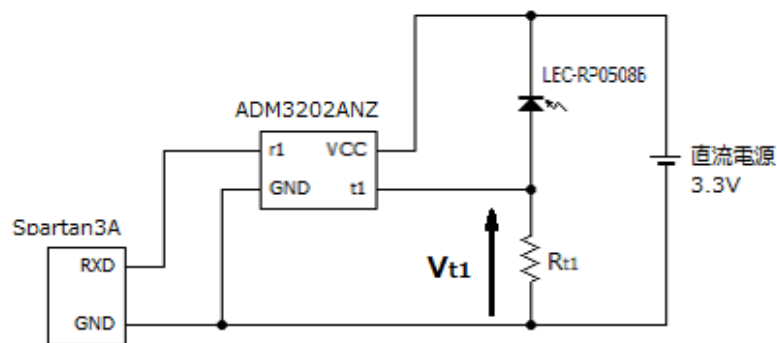
以下の図の回路を作成した。

受信回路の R_{t1} は低いほうが高速動作するが受信信号が弱くなる。

LED 点滅回路中の抵抗値は根拠が薄い。



LED 点滅回路



受信回路

5. 通信する

使用ポートと転送速度を指定する場合はその都度プログラムを書き直す。

プログラムの格納場所と役割は以下の通り。

プログラムの場所：	Takeover/Codes/Communicating/Codes/
送信するファイル：	Takeover/Codes/Communicating/SendFile/
受信したファイル：	Takeover/Codes/Communicating/ReceiveFile/
createSendingFile.c：	テキストファイル（4KB）を SendFile/に作成
send_rs232c.c：	SendFile/中の指定ファイルをシリアルポートへ送信
receive_rs232c.c：	受信したファイルを ReceiveFile/へ保存
errorCheck.c：	2つのファイルをビット単位で比較し通信精度を算出