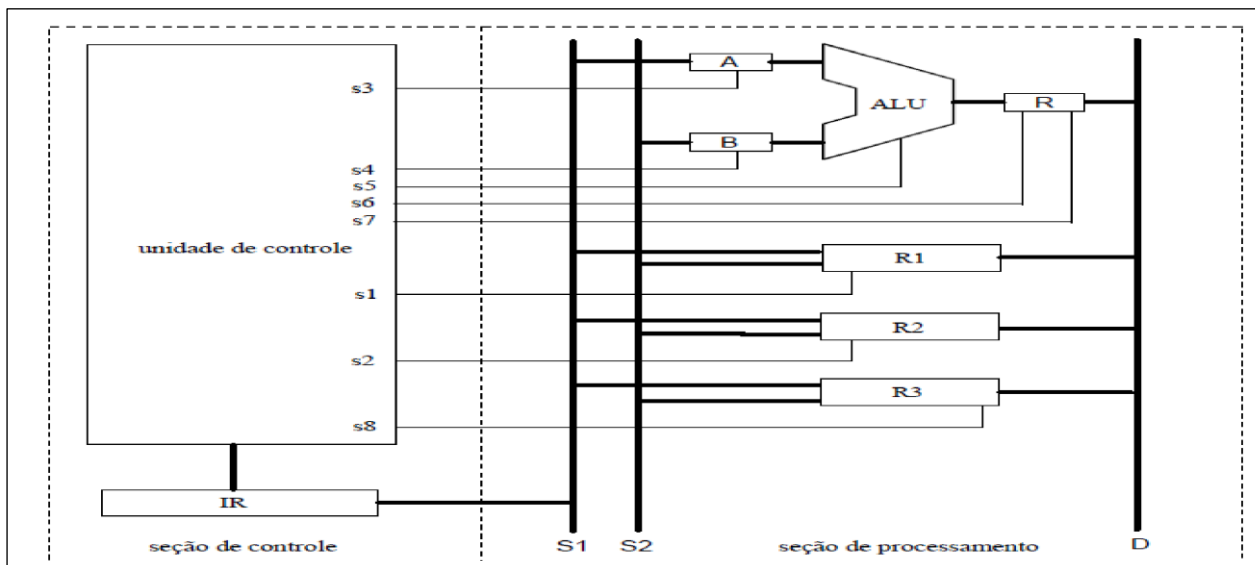


- 1) Escreva as funções lógicas C e D considerando as entradas a e b da figura a seguir. Quais os nomes das funções lógicas especificadas nas saídas C e D do circuito mostrado?
- 2) A arquitetura básica de um processador pode ser vista como se fosse dividida em duas partes. Quais são estas partes? Desenhe e descreva genericamente a arquitetura básica de um processador.



A seção de processamento é formada basicamente pela unidade lógica e aritmética - ALU (realiza as operações aritméticas e lógicas, ou seja, é o componente da arquitetura que, de fato, manipula os dados) e por diversos registradores (que podem ser classificados em três tipos: registradores de uso geral, de uso específico e auxiliares).

A seção de controle é formada basicamente pela unidade de controle (onde são realizadas a interpretação do código da instrução e a ativação dos sinais de controle que dependem de cada instrução em particular) e pelo registrador de instrução, ou IR (Instruction Register).

- 3) Com relação às instruções de um processador qualquer (responda de forma correta):

- a) Quais as três classes de instruções que todo processador deve ter?

As de acesso à memória, as lógicas e aritméticas, e as de transferência de controle.

- b) Quais os quatro passos básicos de execução de uma instrução?

Busca, decodificação, execução e resultado.

- c) Cite as operações básicas realizadas em cada passo de execução

- Transferência de dados entre os registradores e a ALU;
- Transferência de dados entre os registradores;
- Transferência de dados entre os registradores e a memória;
- Operações aritméticas e lógicas realizadas pela ALU.

d) O que diferencia uma instrução de outra?

O número e o tipo de operações básicas executadas em cada passo.

- 4) O formato de algumas instruções do processador MIPS está mostrado a seguir. Além disso, suponha o caminho de dados composto por cada um dos componentes e suas identificações em negrito:

memória de instruções **MI**,
unidade lógica-aritmética **ALU**,
banco de registradores **BR**,
somador **So**,
memória de dados **MD** e
multiplexadores **MU**.

- a) Descreva as modificações necessárias que devemos incluir nesta arquitetura (elementos e sinais de controle) se decidirmos adicionar as instruções slt e subi (set less than e subtração com valor imediato). Sua resposta deve ser baseada na figura e no formato das instruções, lembrando que elas são do tipo R e do tipo I, respectivamente.
- b) Escreva as equações que demonstram o tempo de retardo para cada uma das seguintes classes instrução:

tipo R (lógico aritmética)

CIMA: $PC + SO + MU + MU + PC$

BAIXO: $PC + MI + BR + MU + ALU + MU + MU + BR$

leitura (lw)

CIMA: $PC + SO + MU + MU + PC$

BAIXO: $PC + MI + BR + MU + ALU + MD + MU + MU + BR$

e desvio incondicional (jr)

CIMA: $PC + SO + MU + PC$

BAIXO: $PC + MI + MU + PC$