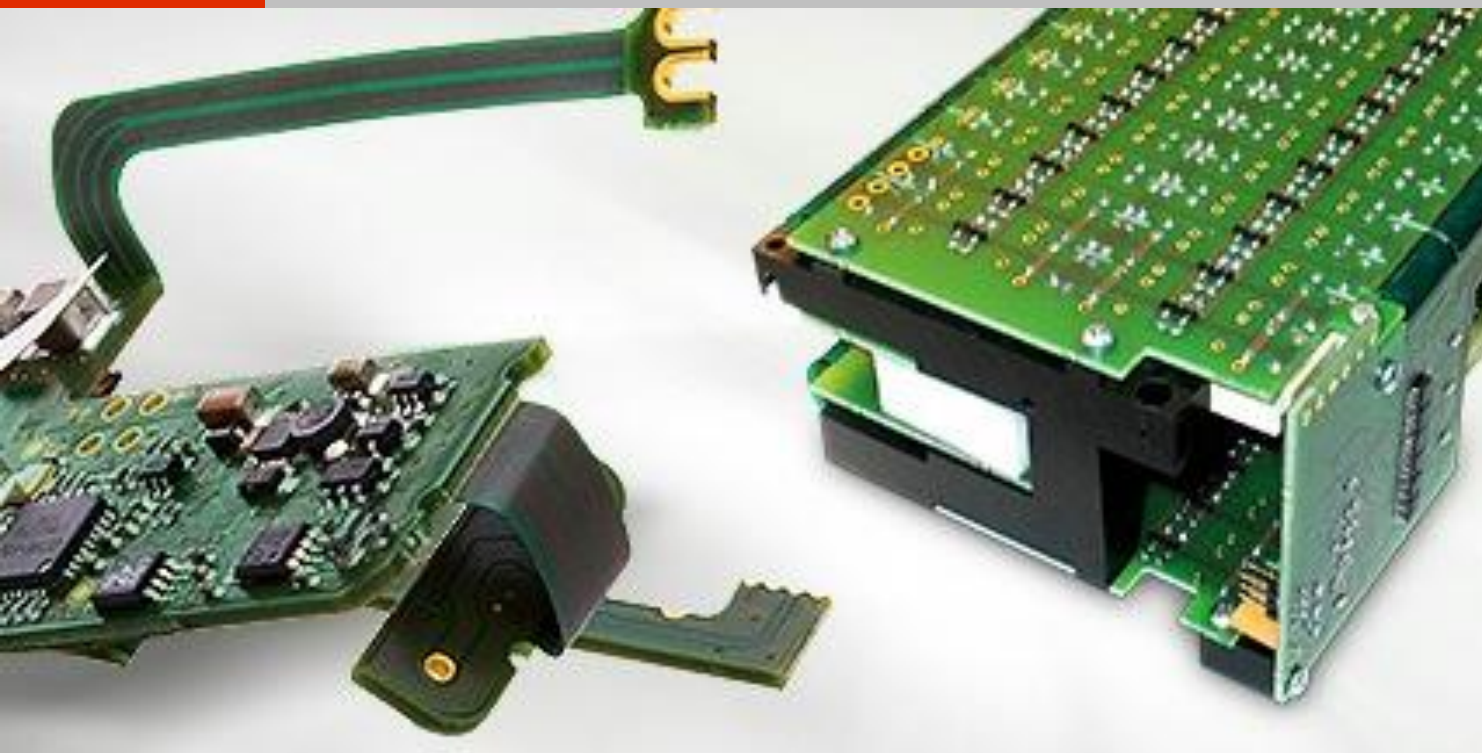


## Webinar 2014: Vorteile für Starrflex & Co.: Impedanzkontrolle für gute Signalintegrität

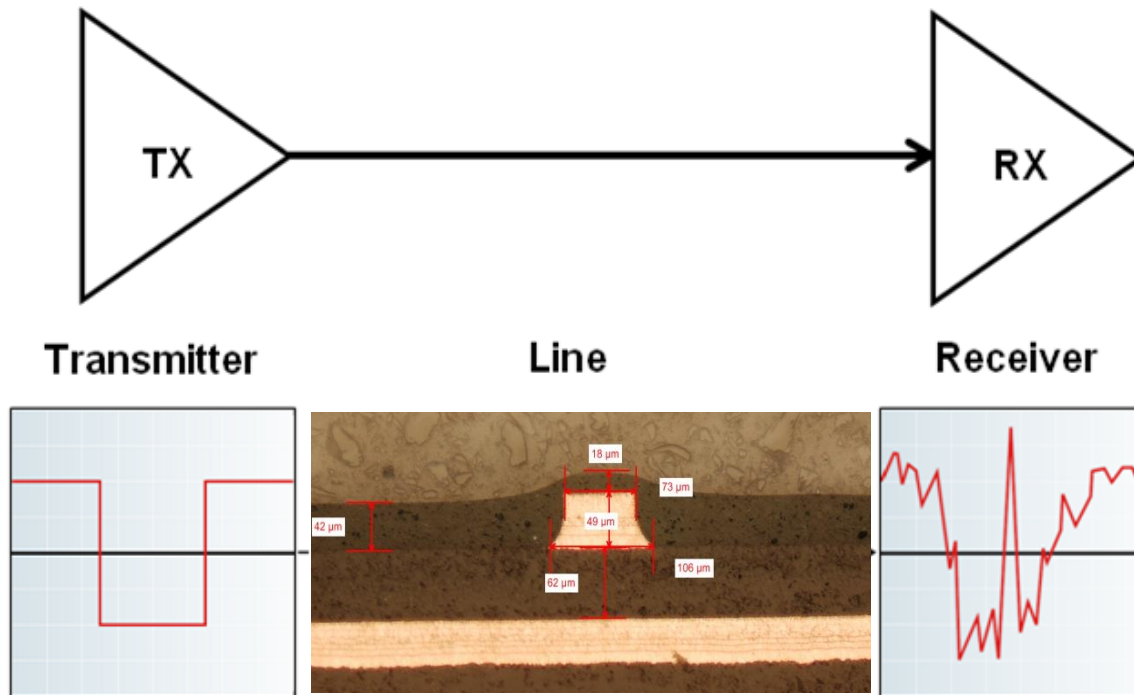
Würth Elektronik Circuit Board Technology



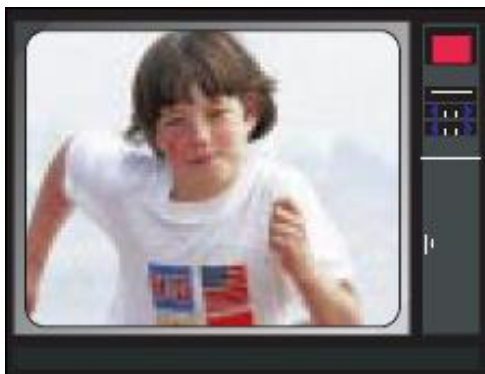
# Agenda

- 
- A vertical line on the left side of the slide, with circles at each point, containing the letters S, I, G, N, A, and L. Each letter is inside a white circle with a red border, and the circles are connected by a red line. The letters are S, I, G, N, A, and L, which spell out 'SIGNAL'.
- S** Impedanz und Leiterplatte
  - I** Signalintegrität bei Starrflex
  - G** Designoptionen bei Starrflex
  - N** Kooperativer Designablauf
  - A** Messung und Dokumentation
  - L** Zusammenfassung, Q&A

# Warum kommt das Signal nicht unverändert an?



**Schnittstellen  
Spezifikation**



Quelle: Polar

# Impedanz und Leiterplatte

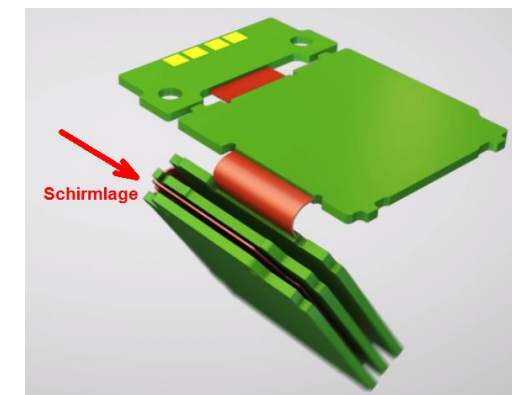
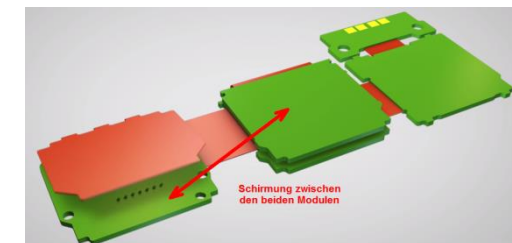
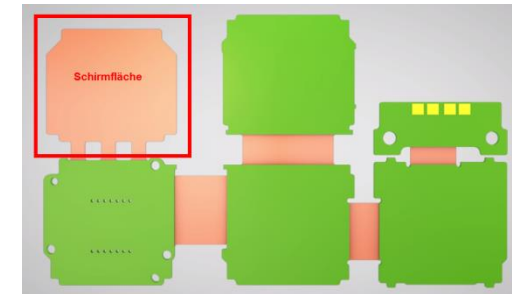
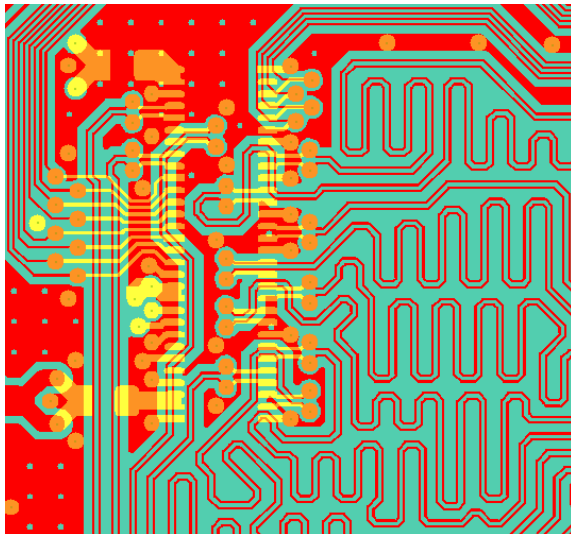
- **Leiterplatte ist kein ideales Übertragungsmedium zwischen Sender und Empfänger**
- **Veränderung der Information in der Leiterplatte u.a. durch:**
  - **Länge und Breite des Leiters**
  - **Verluste durch ohmsche, kapazitive und induktive Widerstände**
  - **Basismaterial - Verlustfaktor und Dielektrizitätskonstante**
  - **Leiter Querschnittsänderungen = Impedanzsprünge**
  - **Wechsel von Bezugspotenzialen = Impedanzsprünge**
  - **Reflexionen aufgrund von DK - Bohrungen**
  - **Übersprechen zwischen Leitern (crosstalk)**
  - **Störeinstrahlung von externen Quellen (z.B. EMV Abschirmung)**

# Signalintegrität und Leiterplatte

## Kernthemen:

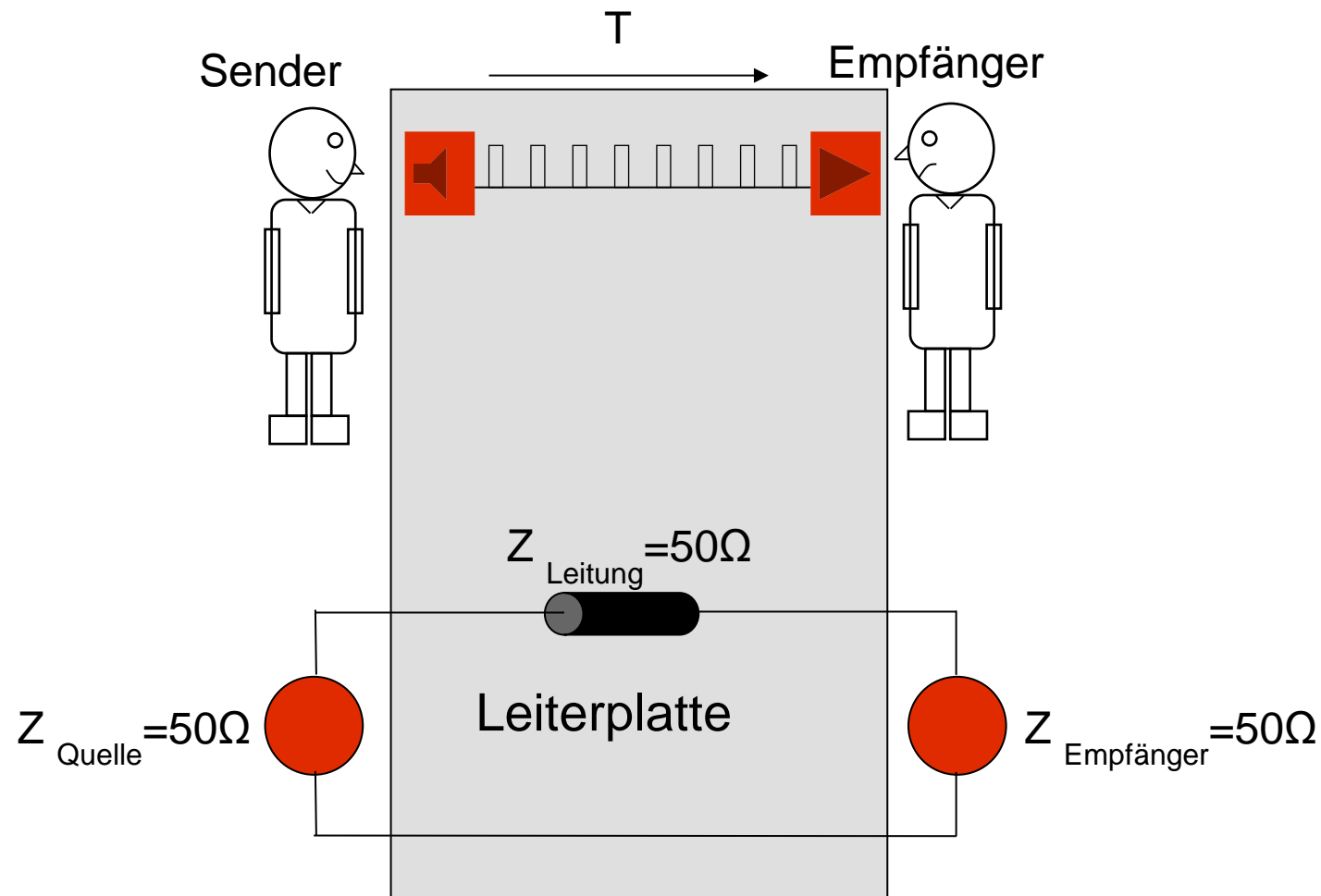
- Impedanz Leistungsanpassung
- Laufzeit / Gruppenlaufzeit (Timing)
- Reflexionen

Beispiel aus USB3-Schaltung:



# Impedanz angepaßte Leiterplatte

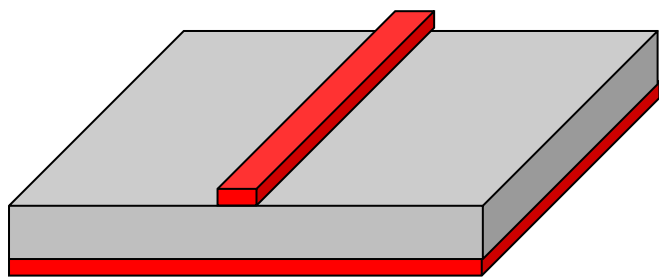
- Die Leiterplatte als Kommunikationsträger
- Optimale Situation: Leistungsanpassung  $Z = \text{Konstant}$  → Impedanz definierte Leiterplatte



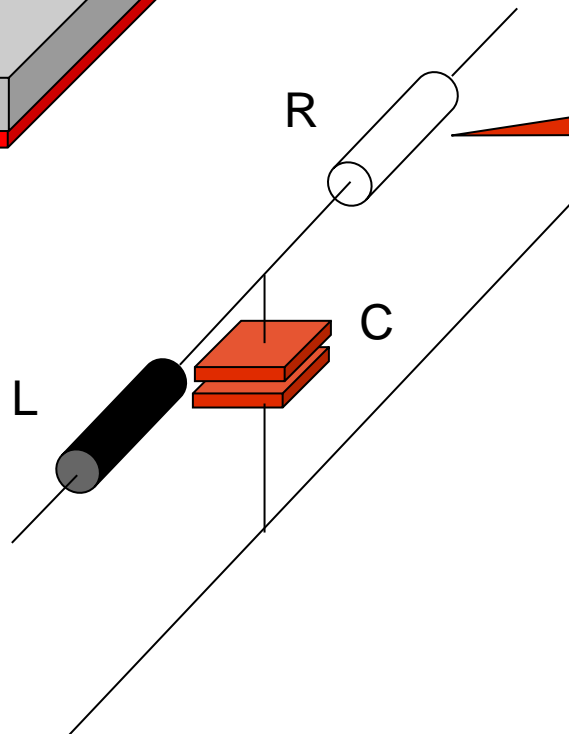
# Parameter bei der Leiterplatte

- Einfachstes Modell: Single Strip Line mit einer Referenzlage

**Annahme:  
verlustfreie Übertragung**



$$Z = \sqrt{\frac{R + j\omega L}{G + j\omega C}}$$



$$R; G=0$$

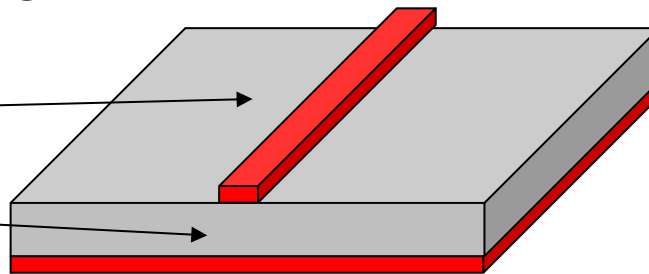
$R; G=0$  Widerstands und Ableitungsbelag

$$Z = \sqrt{\frac{L}{C}}$$

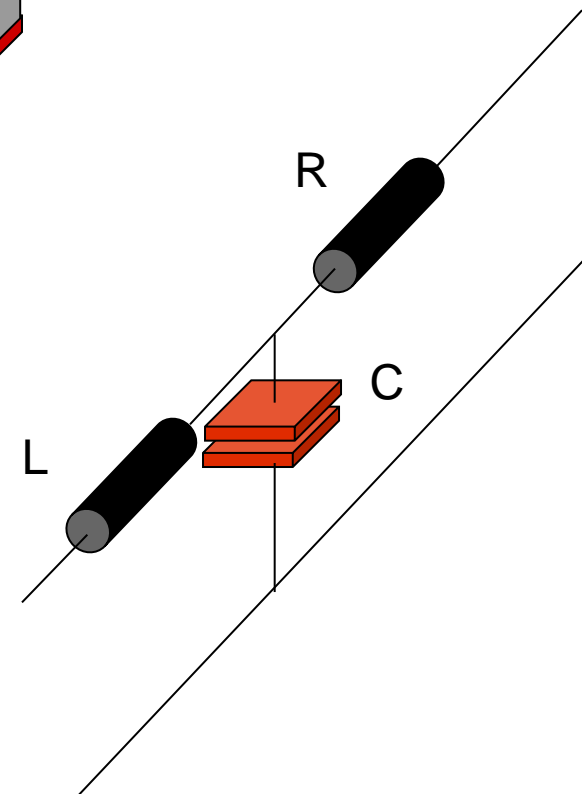
## Parameter bei der Leiterplatte

**L** ist im wesentlichen die  
Länge des Leiters

$$Z = \sqrt{\frac{L}{C}}$$



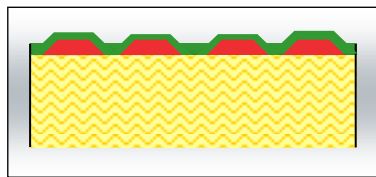
**C** ist im wesentlichen bestimmt durch:  
Länge x Breite; Abstand;  $\epsilon_r$



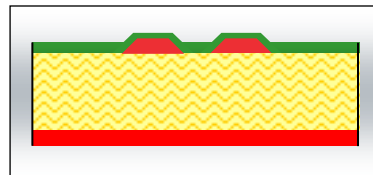


## Modelle: Lagen / Leiterbahn Konfiguration

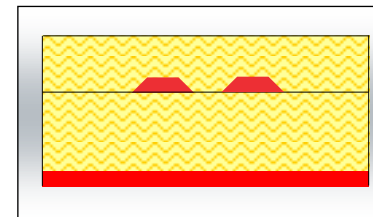
### Lagen Konfiguration:



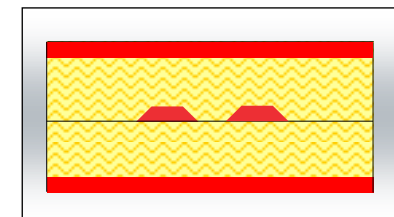
**Surface  
Coplanar**



**Surface  
Microstrip**

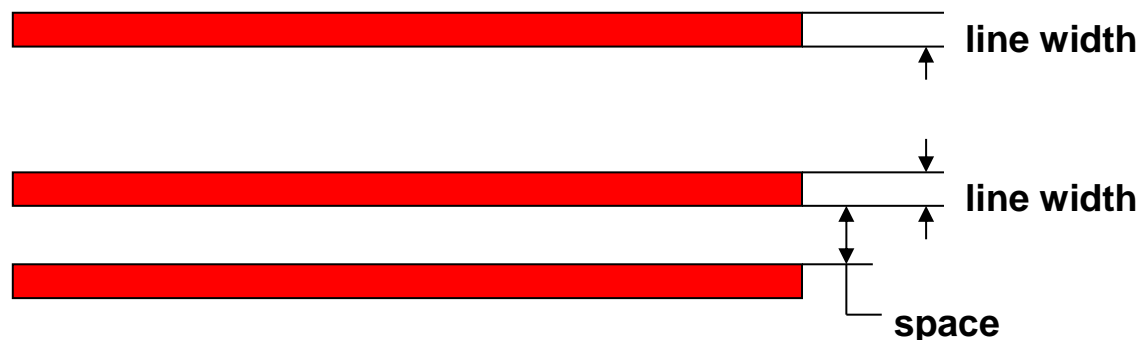


**Embedded  
Microstrip**



**Stripline**

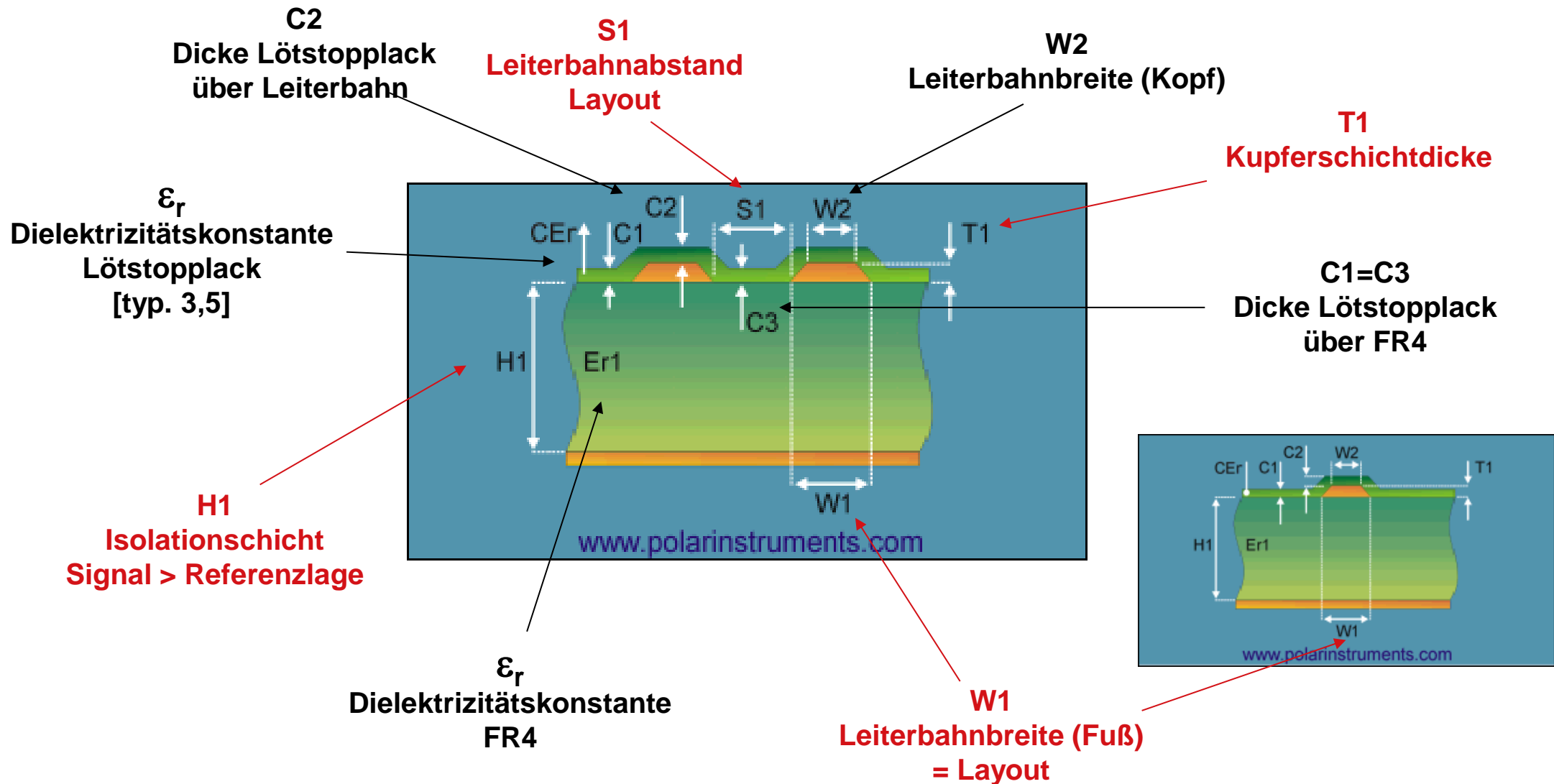
### Leiterbahn Konfiguration:



**Single Ended**

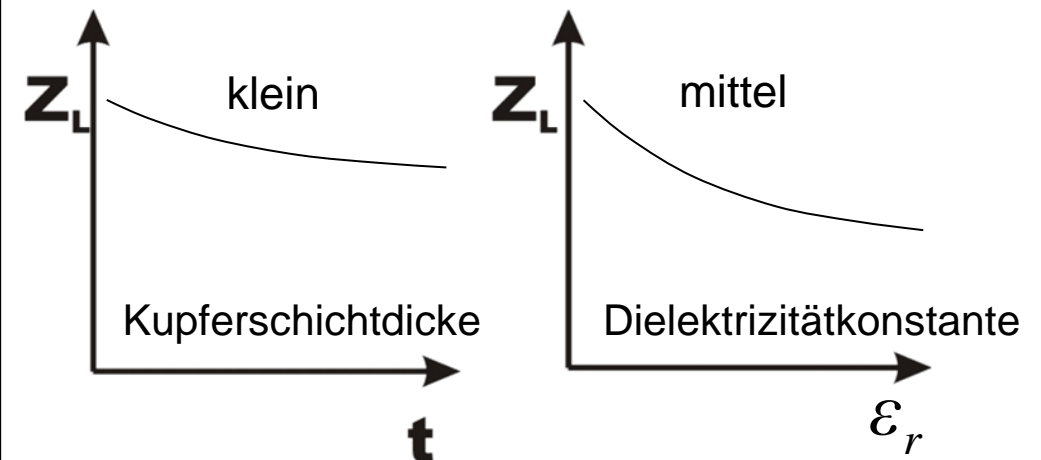
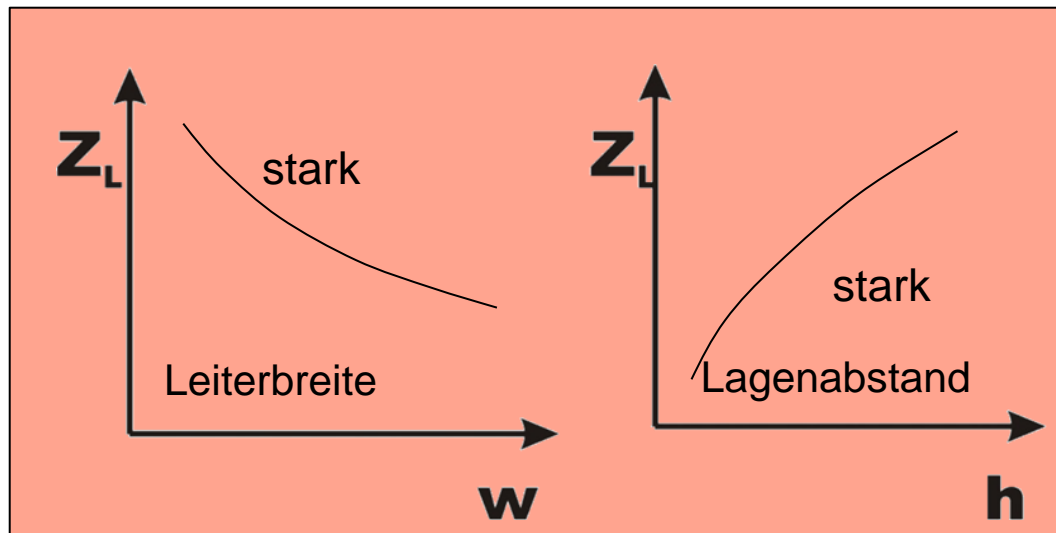
**Differential Pair**

# Parameter für die Impedanzberechnung



# Wirkung der Parameter

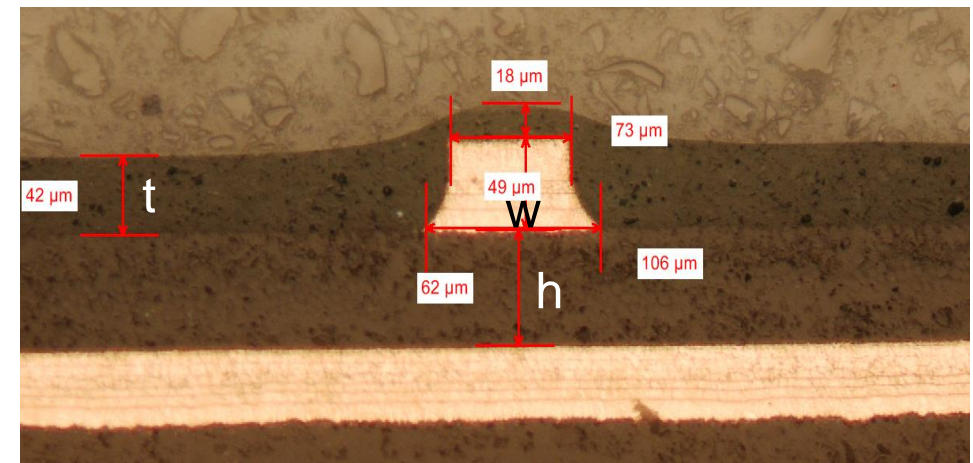
## Impedanz - Einflussgrößen



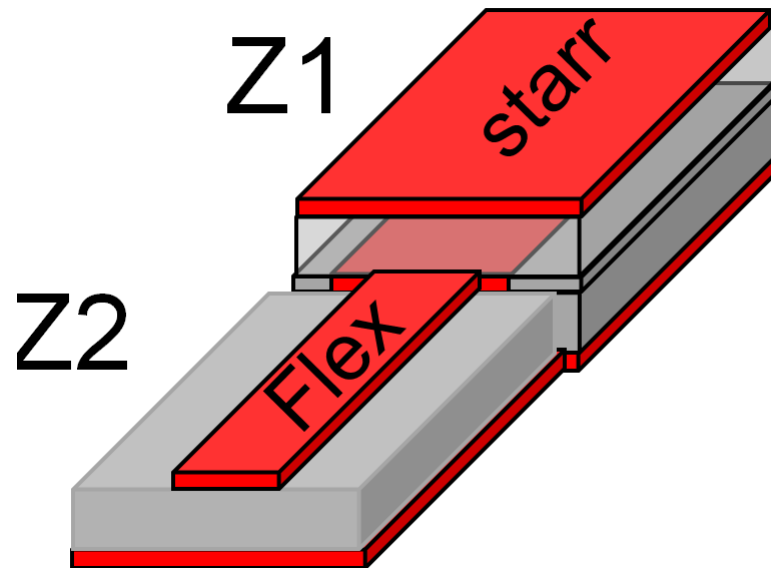
**$w+h$  = Layouter / Entwickler  
+ Leiterplattenhersteller**

$t$  = Galvanikprozess, Basiskupfer

$\epsilon_r$  = Basismaterial

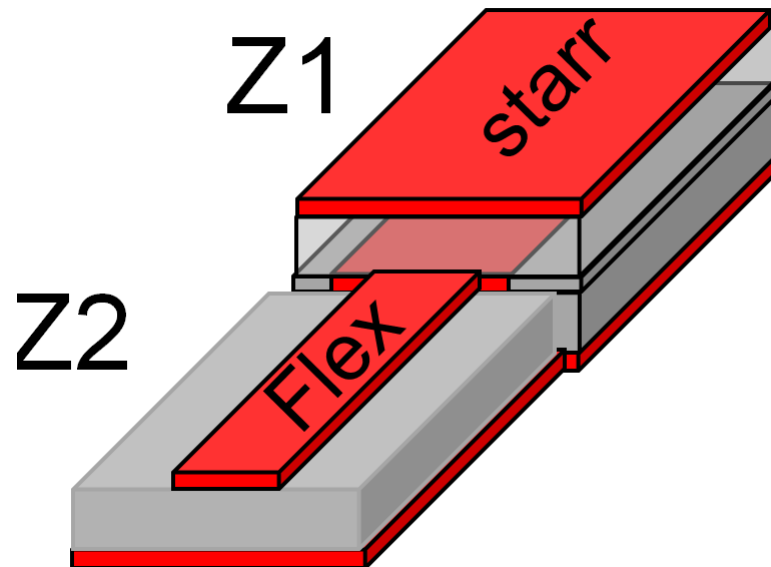


## Besonderheiten bei Starrflex



- **großer Materialmix**  
(Starrmaterial, Flex-Kerne, Kleber, Bondply, etc.)
- **unterschiedliche Aufbauten im Starr- und Flexbereich**
  - Beispiel: Symmetrical-Strip-Line aus Rigid führt in Surface Strip Line im Flex
- **geringe  $\epsilon_r$  Werte bei Polyimid**
- **geringe dielektrische Abstände**
  - Standard Polyimid: 50µm
  - Dickere PI-Filme extrem teuer

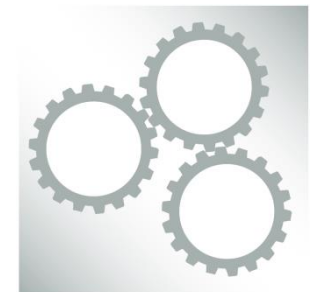
## Besonderheiten bei Starrflex



$$Z_{\text{flex}} = Z_{\text{rigid}}$$

### Lösungsansatz:

- Zielimpedanz festlegen
- Impedanzmodell auswählen
- H der Flexlage wählen
  - (! 75µm / 100µm PI sind Preistreiber!)
  - ? Gibt es mechanische Anforderungen (Biegeradien, dynamische Biegungen)?
- **Simulation: Leiterbahnbreiten anpassen.**  
 $W_{\min}$  mit LP-Hersteller absprechen
- „Hatch“ - Option Referenzlage

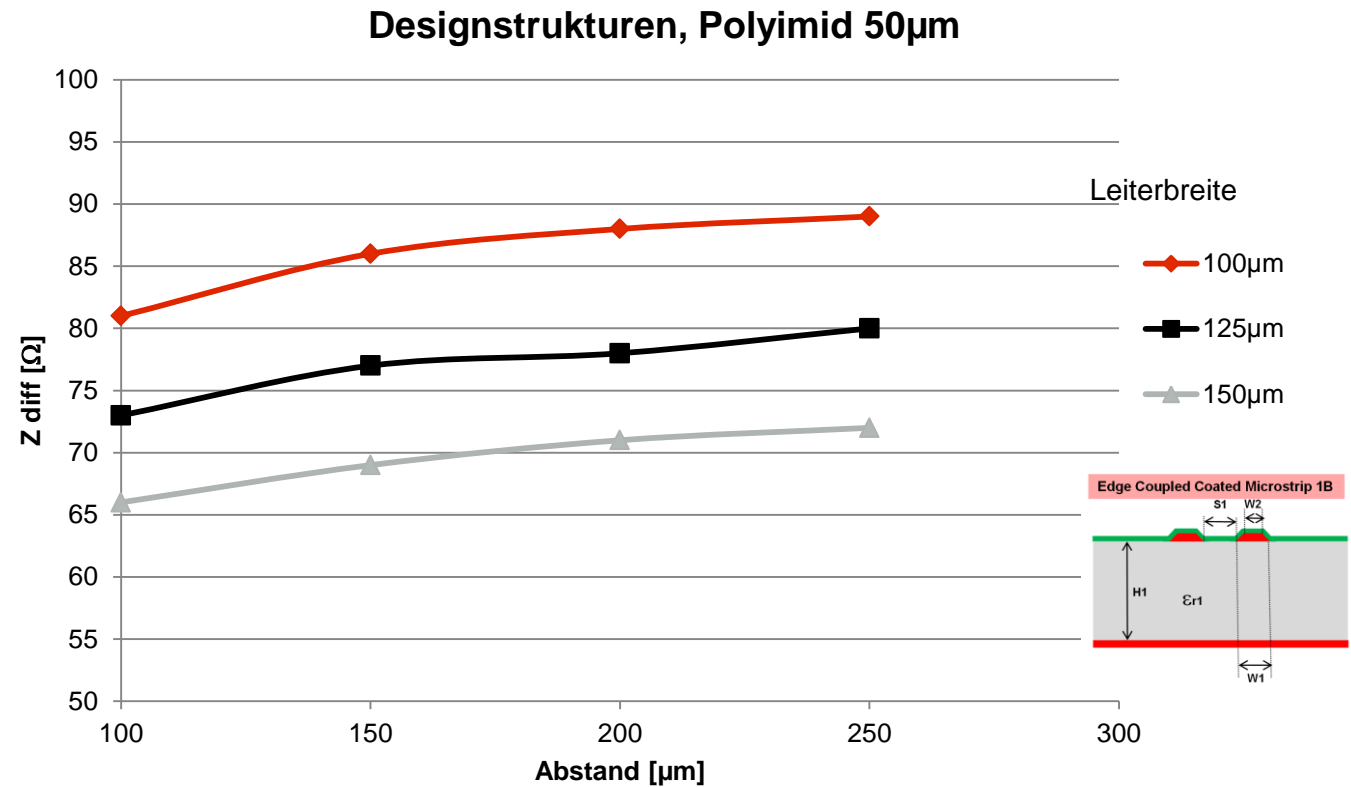
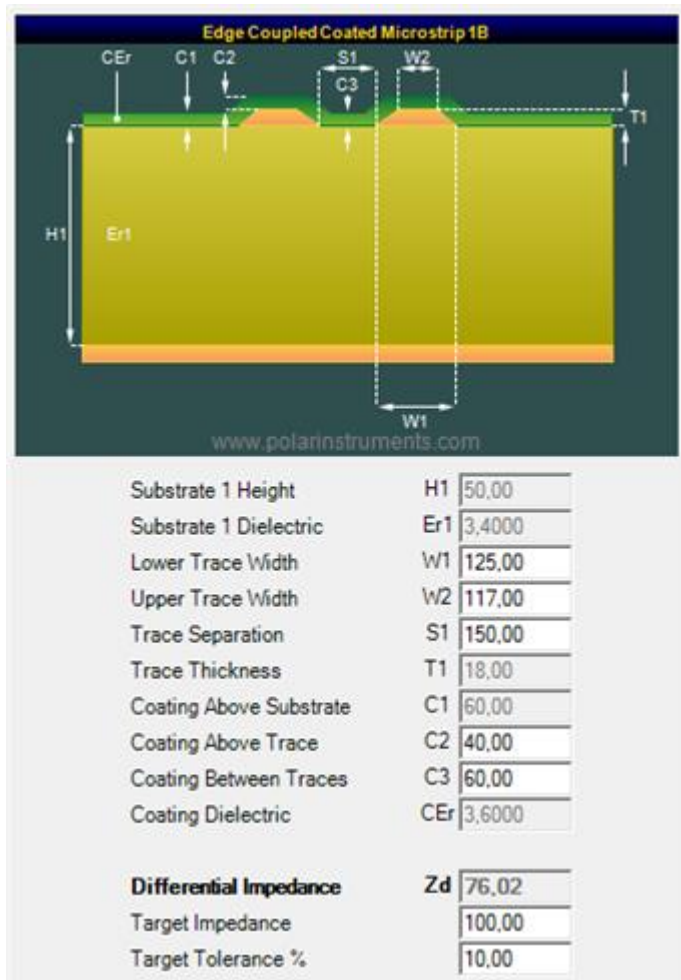


## Es erfolgt eine Umfrage

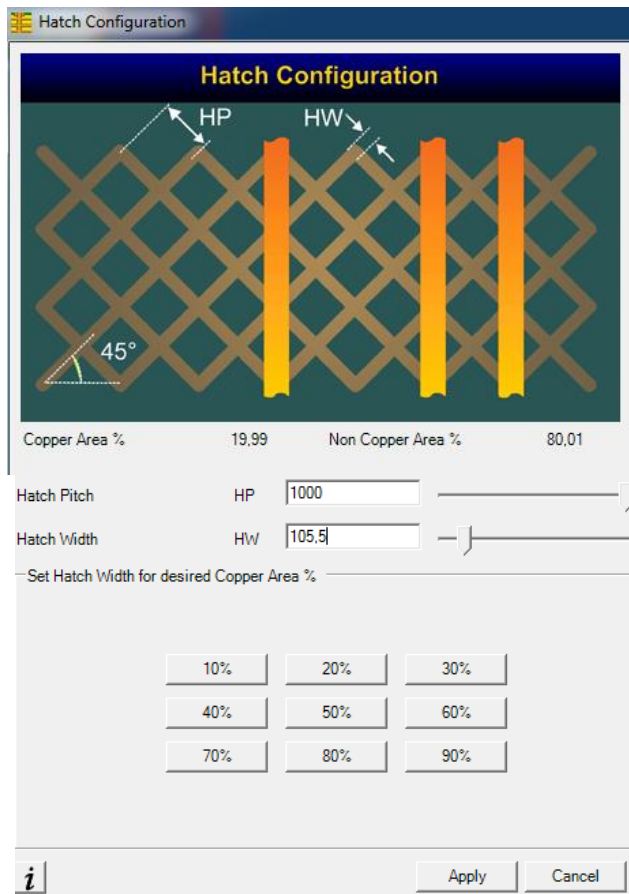


**Welcher Parameter muss speziell bei Starrflex beachtet werden und hat einen großen Einfluß auf die Impedanz?**

# Auswirkung line / space Parameter



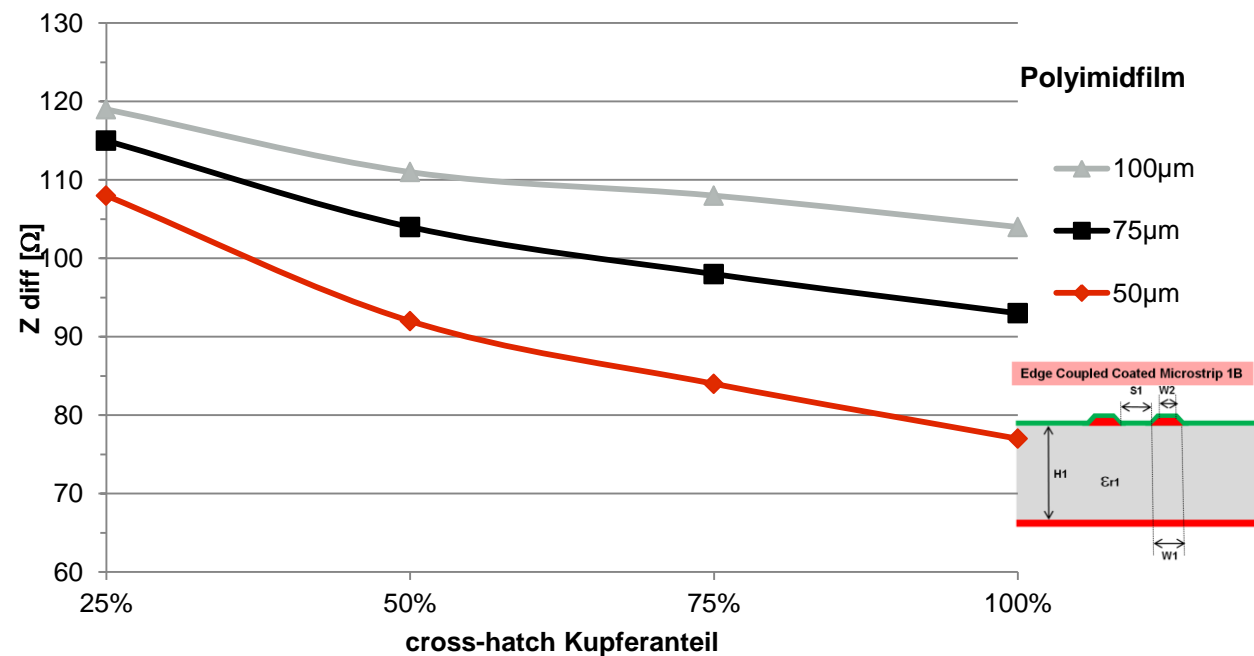
# Hatch: aufgerasterte Referenzlagen



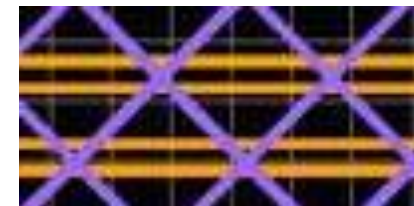
## Kupferöffnungen

- verbessern die Biegebarkeit
- Trocknung des Flexmaterials
- erhöhen die Impedanz

## Referenzlagen mit cross-hatch microstrip 125µm/150µm/125µm

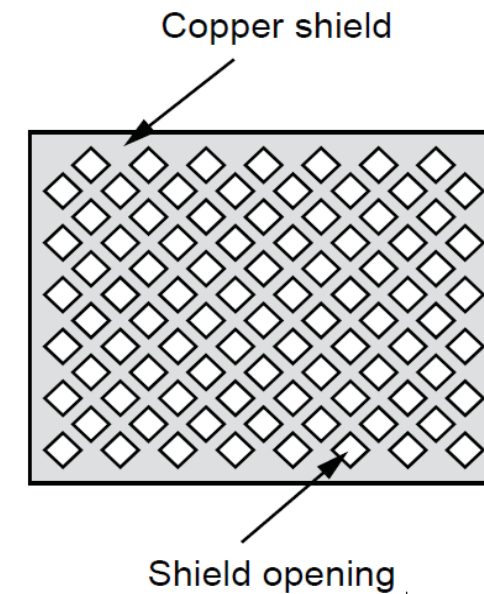
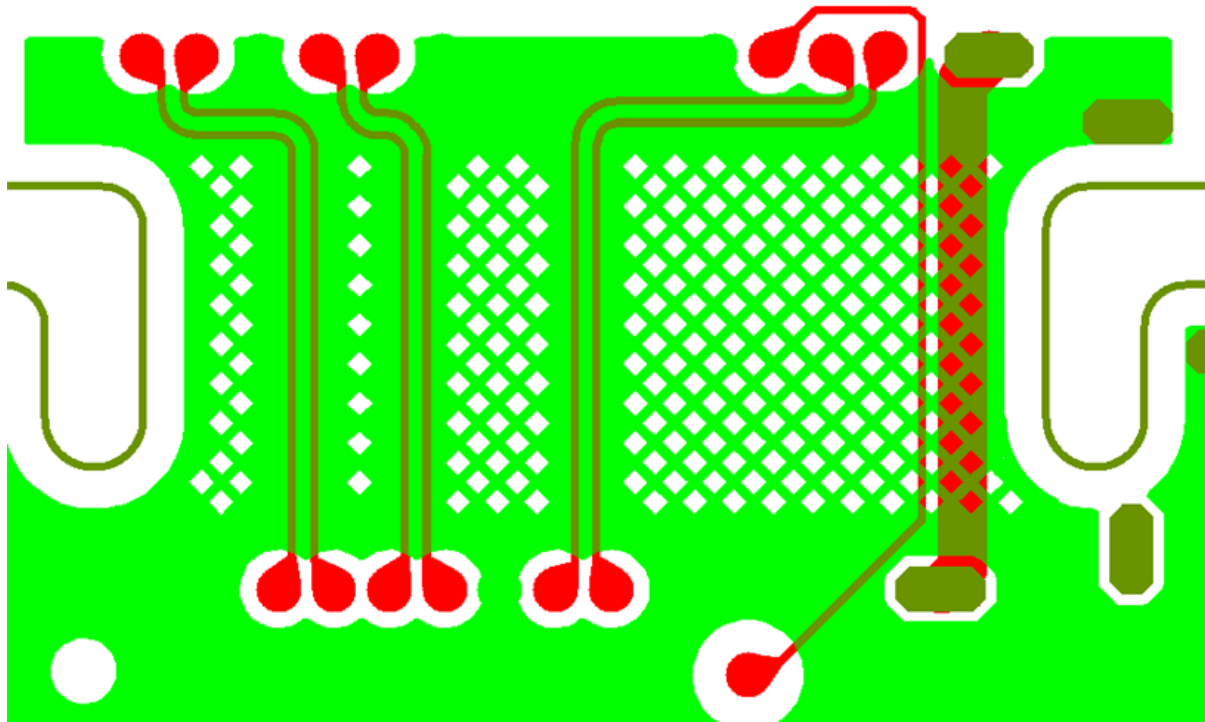


Tipp für diff. pair:  
(hier 20% Cu)





## Referenzlage mit “shield opening”

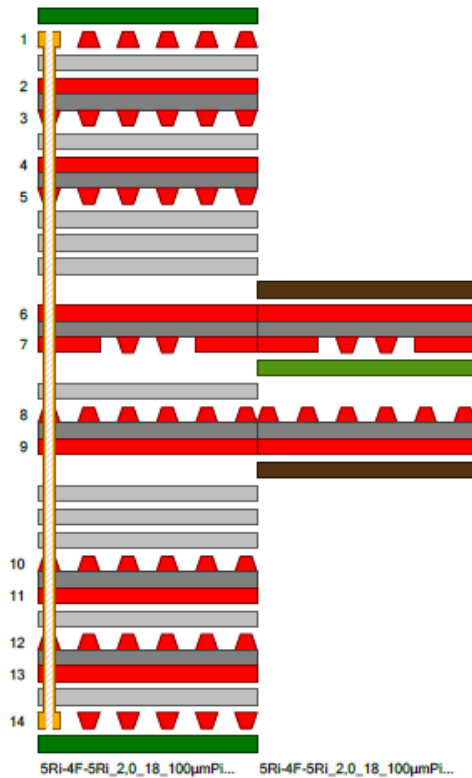


**IPC 2223**

### Differentielles Leiterpaar im Flexbereich

- unter Leiterpaar 100% Kupfer
- restliche Flächen aufgerastert für Trocknung!

# Berechnung und Dokumentation 5Ri-4F-5Ri



Layer	Stack up	Description	Type	εr	Processed Thickness	Mask Thickness	Impedance ID
1		Soldermask		3,50		40,00	
2		Cu-Foil			35,00		1, 2, 3
2		2116 TG150* HF	PP	3,80	100,00		
3		TG 150*	Core	3,90	150,00		4, 5, 6, 7
3		2116 TG150* HF	PP	3,80	100,00		
4		TG 150*	Core	3,70	125,00		8, 9, 10, 11
4		1080 TG150* HF	PP	3,90	60,00		
5		1080 TG150* HF	PP	3,90	60,00		
5		1080 TG150* HF	PP	3,90	60,00		
6		AP-8545R	Polyimide	3,40	18,00		12, 13, 14, 15
7		2116 TG150* HF	PP	3,80	100,00		
7		AP-8545R	Polyimide	3,40	100,00		16, 17
8		2116 TG150* HF	PP	3,80	100,00		
8		1080 TG150* HF	PP	3,90	60,00		
9		1080 TG150* HF	PP	3,90	60,00		
9		1080 TG150* HF	PP	3,90	60,00		
10		TG 150*	Core	3,70	125,00		
10		2116 TG150* HF	PP	3,80	100,00		
11		TG 150*	Core	3,90	150,00		
11		2116 TG150* HF	PP	3,80	100,00		
12		Cu-Foil			35,00		
12		Soldermask		3,50		40,00	

Copper Thickness = 286,000 | Dielectric Thickness = 1610,000 | Solder Mask Thickness = 80,000 | Stack Up Thickness = 1896,000 | Stack Up Thickness with Soldermask = 1976,000 |

Impedance ID	Structure Image	Structure Name	Impedance Signal Layer	Ref. Plane 1 in Layer	Ref. Plane 2 in Layer	Target Impedance	Calculated Impedance	Tol (+/- %)	Lower Trace Width (W1)	Trace Separation (S1)
--------------	-----------------	----------------	------------------------	-----------------------	-----------------------	------------------	----------------------	-------------	------------------------	-----------------------

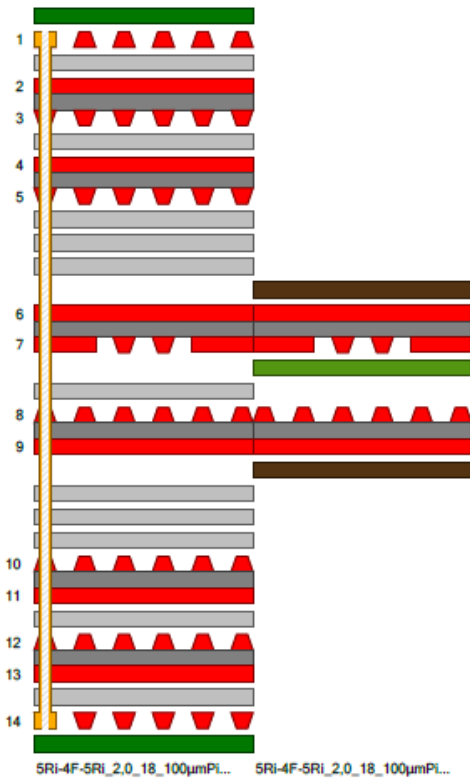
StackName: 5Ri-4F-5Ri_2,0_18_100µmPI/RIGID	Version:	Revision:	Modification:	Date of Revision:	Editor
Date: 06.08.14	Associated Documents:				
Author: W.Öchslen					
Department:					
Site:					

Software: 090000 - Speedstack  
www.polarinstruments.com

Page  
2/5









# Berechnung und Dokumentation 5Ri-4F-5Ri



Layer	Stack up	Description	Type	εr	Processed Thickness	Mask Thickness	Impedance ID
6		LF-0110	Coverlay	3,60	50,00		
7		AP-8545R	Polyimide	3,40	18,00		
8		LF-0121	Bondply	3,60	100,00		1, 2, 3, 4
9		AP-8545R	Polyimide	3,40	18,00		5, 6
10		LF-0110	Coverlay	3,60	50,00		

Copper Thickness = 72,000 | Dielectric Thickness = 400,000 | Solder Mask Thickness = 0,000 | Stack Up Thickness = 472,000 | Stack Up Thickness with Soldermask = 472,000 |

Impedance ID	Structure Image	Structure Name	Impedance Signal Layer	Ref. Plane 1 in Layer	Ref. Plane 2 in Layer	Target Impedance	Calculated Impedance	Tol (+/- %)	Lower Trace Width (W1)	Trace Separation (S1)
1		Offset Stripline 1B2A	7	6	9	50,00	49,74	10,00	125,00	0,00
2		Edge Coupled Offset Stripline 1B2A	7	6	9	100,00	100,78	10,00	100,00	150,00
3		Offset Stripline 1B2A	7	6	9	40,00	39,79	10,00	190,00	0,00
4		Edge Coupled Offset Stripline 1B2A	7	6	9	80,00	80,02	10,00	165,00	150,00
5		Offset Stripline 1B1A	8	7	9	40,00	40,42	10,00	125,00	0,00
6		Edge Coupled Offset Stripline 1B1A	8	7	9	80,00	79,70	10,00	120,00	150,00

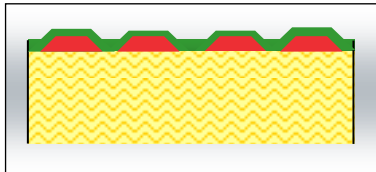
Notes

StackName: 5Ri-4F-5Ri_2,0_18_100µmPl/FLEX	Version:	Revision:	Modification:	Date of Revision:	Editor
Date: 06.08.14	Associated Documents:				
Author: W.Öchslen					
Department:					
Site:					

Software: 960000 - Speedstack  
www.polarinstruments.com

Page 5/5

## Lagen Konfiguration: 1-lagig im Flex- / Biegebereich

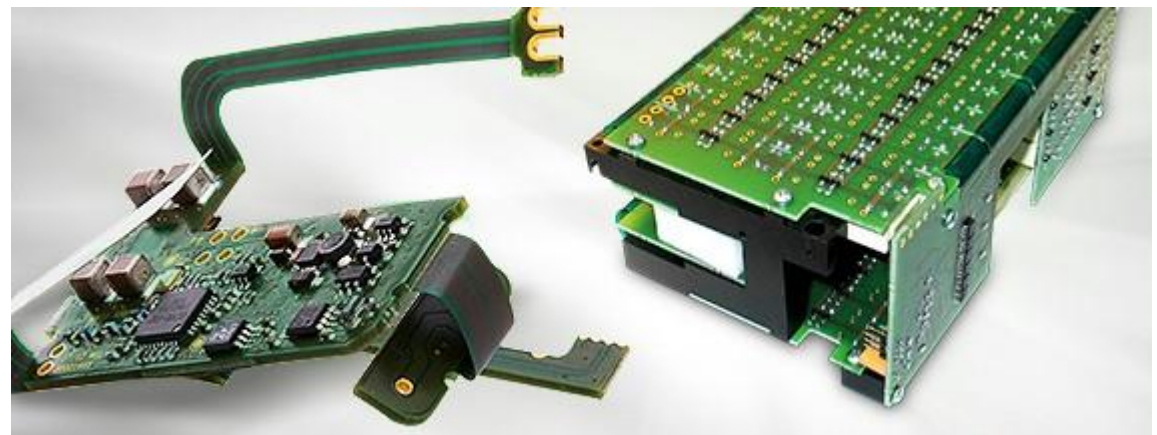


Surface Coplanar – ohne Referenzlage

- **Starrflex 1F–xRi**

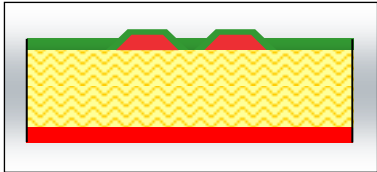


- **FR4 Semiflex 1Ri–xRi**



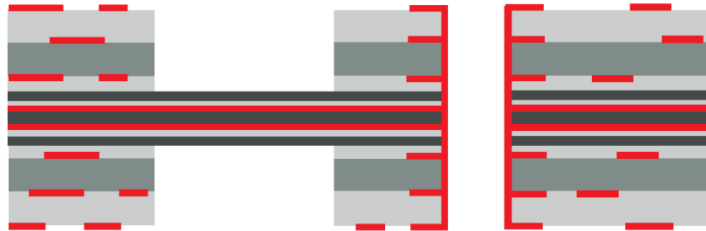
**Anmerkung:**

## Lagen Konfiguration: 2-lagig im Flex- / Biegebereich

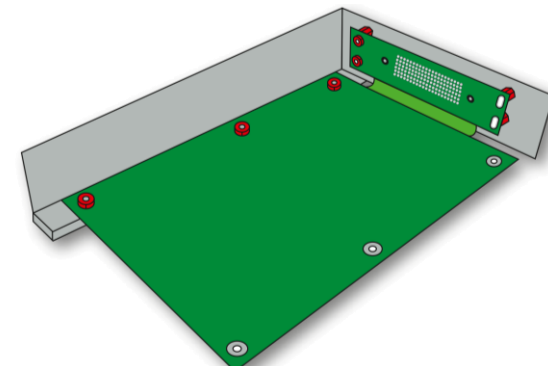
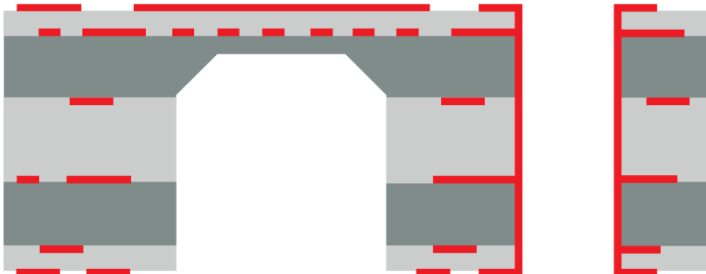


Surface Microstrip – mit 1 Referenzlage

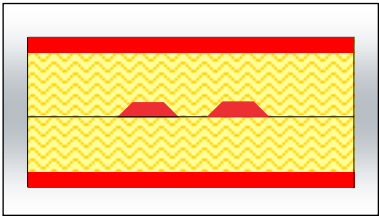
- Starrflex xRi–2F–xRi



- FR4 Semiflex 2Ri–xRi

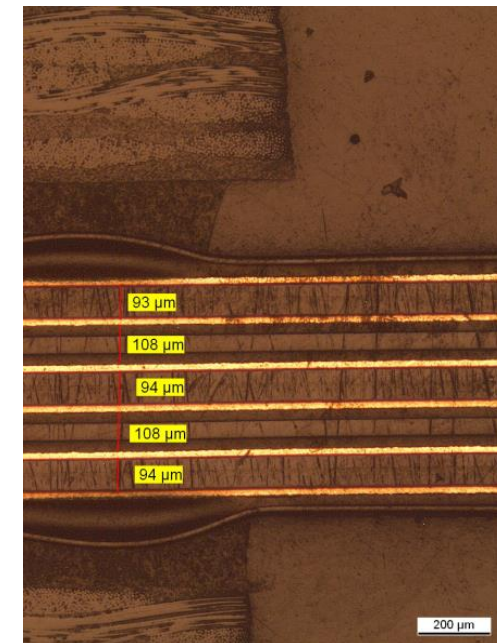
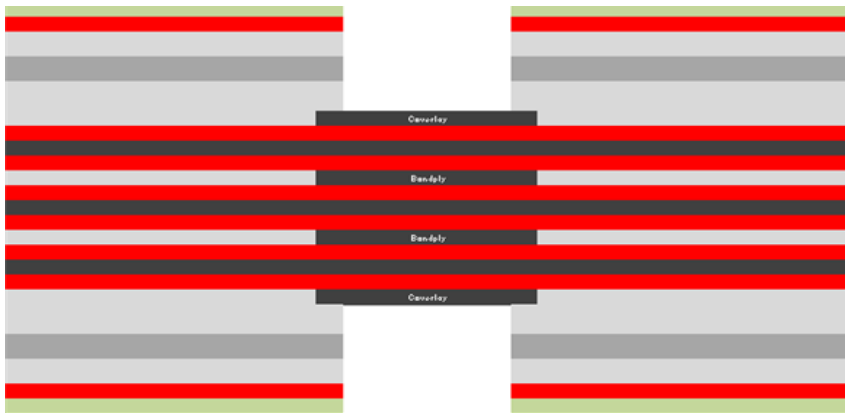


## Lagen Konfiguration: > 2-lagig im Flexbereich



Stripline – mit 2 Referenzlagen

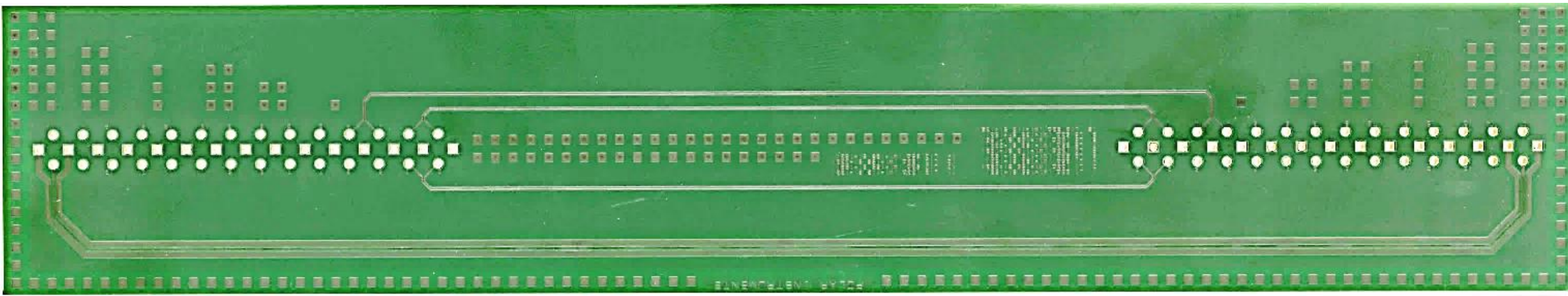
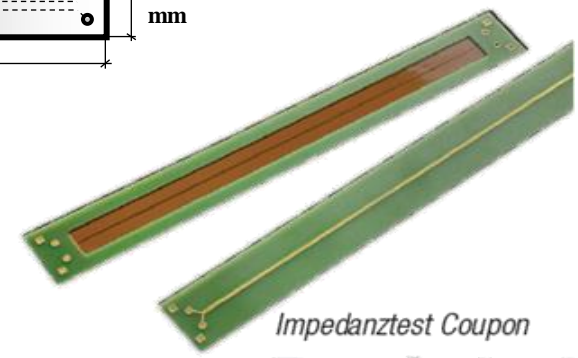
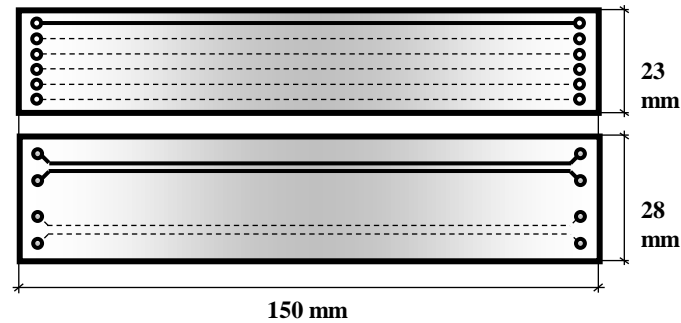
- Starrflex > xRi–2F–xRi, z.B. 1Ri–6F–1Ri





# Impedanzmessung mit Testcoupons

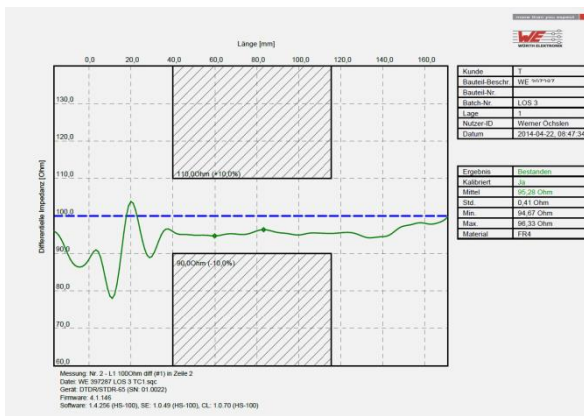
- **Standard**
  - Single ended
  - Differentiell pair
- **Spezifisch**
  - Flex und starrflex möglich
  - Kleiner zur Integration in den Nutzenrand
  - Gemischte Modelle



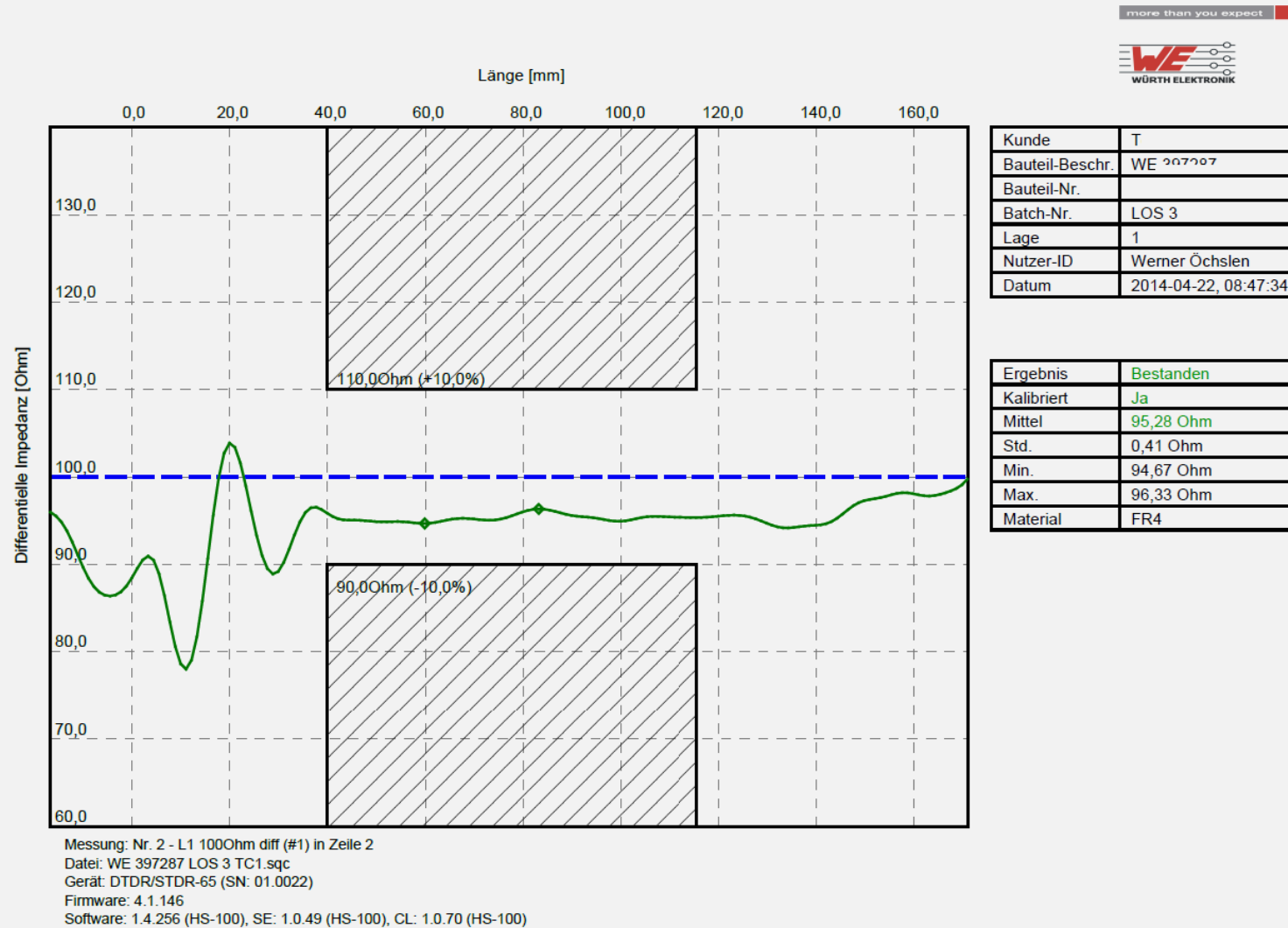


# Impedanzmessung

- TDR Technology
- Windows Oberfläche
- 10% - 90% rise time lower than 65ps
- Ultra stable time base (RMS-Jitter < 500fs)
- Analog sampling bandwidth > 10GHz
- All specifications valid for  $0^{\circ}\text{C} \leq T \leq 40^{\circ}\text{C}$
- High stability w/o recurring calibrations
- Deutsches Produkt



# Impedanzmessung Diagramm



# Impedanzmessung Protokoll

Würth Elektronik  
Salzstr. 21  
74676 Niedernhall



## Test-Zertifikat für impedanzkontrollierte Leiterplatten

Kunde: T  
Bauteil-Beschr.: WE 397287  
Bauteil-Nr.:  
Batch-Nr.: LOS 3

Prozentsatz der Messungen innerhalb der vorgegeben Toleranz ist 100,0%.

### Prüfparameter

Prüfmethode: Zeitbereichsreflektometrie (TDR)  
Messgerät: Sequid STDR-65/DTDR-65

Nennimpedanz [Ohm]	90,0 (81,0..99,0)
Impedanzlagen	Lage 1
Nennimpedanz [Ohm]	100,0 (90,0..110,0)
Impedanzlagen	Lage 1
Nennimpedanz [Ohm]	85,0 (76,5..93,5)
Impedanzlagen	Lage 1

Freitag, 25.04.2014

Unterschrift (Werner Öchslen, Würth Elektronik)

## Test-Report für impedanzkontrollierte Leiterplatten

Kunde: T  
Benutzer ID: Werner Öchslen  
Datei: WE 397287 LOS 3 TC1.sqc  
Gerät: DTDR/STDR-65 (SN: 01.0022)  
Firmware: 4.1.146  
Software: 1.4.256 (HS-100), SE: 1.0.49 (HS-100), CL: 1.0.70 (HS-100)  
Anstiegszeit: 65ps

Messungsbeschreibung	Mittlere Imp.	Min./Max.	Nennimpedanz	Bestanden	Kalibriert
Nr. 1 - L1 90Ohm diff (#1), WE 397287 (LOS 3)	87,58	85,07/90,31	90,00 (81,0..99,0)	Ja	Ja
Nr. 2 - L1 100Ohm diff (#1), WE 397287 (LOS 3)	95,28	94,67/96,33	100,00 (90,0..110,0)	Ja	Ja
Nr. 4 - L1 85Ohm diff (#1), WE 397287 (LOS 3)	82,40	79,64/84,82	85,00 (76,5..93,5)	Ja	Ja
Nr. 5 - L3 90Ohm diff (#1), WE 397287 (LOS 3)	87,14	84,65/88,96	90,00 (81,0..99,0)	Ja	Ja
Nr. 6 - L3 100Ohm diff (#1), WE 397287 (LOS 3)	95,13	93,34/97,26	100,00 (90,0..110,0)	Ja	Ja
Nr. 7 - L6 85Ohm diff (#1), WE 397287 (LOS 3)	84,66	83,14/85,63	85,00 (76,5..93,5)	Ja	Ja
Nr. 8 - L6 100Ohm diff (#1), WE 397287 (LOS 3)	99,45	97,88/101,11	100,00 (90,0..110,0)	Ja	Ja
Nr. 9 - L6 90Ohm diff (#1), WE 397287 (LOS 3)	88,31	86,84/89,63	90,00 (81,0..99,0)	Ja	Ja
Nr. 10 - L10 90Ohm diff (#1), WE 397287 (LOS 3)	89,47	86,79/90,56	90,00 (81,0..99,0)	Ja	Ja
Nr. 11 - L10 100Ohm diff (#1), WE 397287 (LOS 3)	98,06	96,07/99,25	100,00 (90,0..110,0)	Ja	Ja
Nr. 12 - L12 90Ohm diff (#1), WE 397287 (LOS 3)	87,26	83,38/90,43	90,00 (81,0..99,0)	Ja	Ja
Nr. 13 - L12 100Ohm diff (#1), WE 397287 (LOS 3)	95,10	94,33/95,93	100,00 (90,0..110,0)	Ja	Ja
Nr. 14 - L12 85Ohm diff (#1), WE 397287 (LOS 3)	81,68	78,96/86,16	85,00 (76,5..93,5)	Ja	Ja

## Es erfolgt eine Umfrage



**Welcher Punkt ist Ihnen am Wichtigsten?**

# Zusammenfassung

## Signalintegrität bei Starrflex

- **Starrflex und Semiflex haben systematische Vorteile**
- **konstruktive Besonderheiten erfordern entsprechende Maßnahmen**
- **NEU: Ganzheitliche Berechnung und Dokumentation**
- **NEU: Möglichkeit, gerasterten Referenzlagen zu rechnen**
- **Design und Messung von starrflexiblen verkleinerten Impedanz Testcoupons**

Die Kenntnis der Zusammenhänge ist ein Erfolgsgeheimnis!

Vielen Dank für Ihre Aufmerksamkeit!

Andreas Schilpp  
WÜRTH ELEKTRONIK GmbH & Co. KG  
Produkt Management

**more  
than you  
expect**

Circuit Board Technology  
T.: +49 7940 946 330

E. [andreas.schilpp@we-online.de](mailto:andreas.schilpp@we-online.de)  
W. [www.we-online.de/flex](http://www.we-online.de/flex)