

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

Факультет компьютерных систем и сетей
Кафедра вычислительных машин, систем и сетей
Дисциплина: Арифметические и логические основы
цифровых устройств

К ЗАЩИТЕ ДОПУСТИТЬ
_____ И. В. Лукьянова

ПОЯСНИТЕЛЬНАЯ ЗАПИСКА
к курсовой работе
на тему

ПРОЕКТИРОВАНИЕ И ЛОГИЧЕСКИЙ СИНТЕЗ СУММАТОРА-
УМНОЖИТЕЛЯ ДВОИЧНО-ЧЕТВЕРИЧНЫХ ЧИСЕЛ

БГУИР КР 1-40 02 01 411 ПЗ

Студент

П. Е. Казаченко
(гр. 250504)

Руководитель

И. В. Лукьянова

МИНСК 2023

Министерство образования Республики Беларусь
Учреждение образования
«Белорусский государственный университет
информатики и радиоэлектроники»

Факультет компьютерных систем и сетей
Кафедра электронных вычислительных машин
Дисциплина: Арифметические и логические основы
цифровых устройств

УТВЕРЖДАЮ
Заведующий кафедрой ЭВМ
_____ Б. В. Никульшин
« ____ » _____ 20__ г.

ЗАДАНИЕ
по курсовой работе студента
Казаченко Павла Евгеньевича

1. Тема работы: «Проектирование и логический синтез сумматора-умножителя двоично-десятичных чисел»
2. Срок сдачи студентом законченной работы: до 20 мая 2023г.
3. Исходные данные к работе:
 - 3.1. Исходные сомножители: $M_n = 42,34$; $M_t = 95,44$;
 - 3.2. Алгоритм умножения: Б;
 - 3.3. Метод умножения: умножение закодированного двоично-четверичного множимого на два разряда двоичного множителя одновременно в прямых кодах;
 - 3.4. Коды четверичных цифр множимого для перехода к двоично-четверичной системе кодирования: $0_4 - 01$, $1_4 - 00$, $2_4 - 10$, $3_4 - 11$;
 - 3.5. Тип синтезируемого умножителя: 1;
 - 3.6. Логический базис для реализации ОЧС: И-НЕ; метод минимизации – карты Карно-Вейча.
 - 3.7. Логический базис для реализации ОЧУ: И, Константная единица, Сложение по модулю 2; метод минимизации – Алгоритм Рота.
4. Содержание пояснительной записки (перечень подлежащих разработке вопросов):

Введение. 1. Разработка алгоритма умножения. 2. Разработка структурной схемы сумматора-умножителя. 3. Разработка функциональных схем основных узлов сумматора-умножителя. 4. Синтез комбинационных схем устройств на основе мультиплексоров. 5. Оценка результатов разработки. Заключение. Список литературы.

5. Перечень графического материала:

- 5.1.** Сумматор-умножитель первого типа. Схема электрическая структурная.
- 5.2.** Однозарядный четверичный сумматор. Схема электрическая функциональная.
- 5.3.** Однозарядный четверичный умножитель. Схема электрическая функциональная.
- 5.4.** Однозарядный четверичный сумматор. Реализация на мультиплексорах. Схема электрическая функциональная.
- 5.5.** Преобразователь множителя. Схема электрическая функциональная.

КАЛЕНДАРНЫЙ ПЛАН

Наименование этапов курсовой работы	Объём этапа, %	Срок выполнения этапа	Примечания
Разработка алгоритма умножения	10	10.02-20.02	
Разработка структурной схемы сумматора-умножителя	10	21.02-09.03	С выполнением чертежа
Разработка функциональных схем основных узлов сумматора-умножителя	50	10.03-30.04	С выполнением чертежей
Синтез комбинационных схем устройств на основе мультиплексоров	10	01.05-15.05	С выполнением чертежа
Завершение оформления пояснительной записки	20	15.05-20.05	

Дата выдачи задания: 10 февраля 2023г.

Руководитель

_____ И. В. Лукьянова

ЗАДАНИЕ ПРИНЯЛ К ИСПОЛНЕНИЮ

_____ П.Е. Казаченко

СОДЕРЖАНИЕ

ВВЕДЕНИЕ	
1. РАЗРАБОТКА АЛГОРИТМА УМНОЖЕНИЯ	
2. РАЗРАБОТКА СТРУКТУРНОЙ СХЕМЫ СУММАТОРА-УМНОЖИТЕЛЯ	
3. РАЗРАБОТКА ФУНКЦИОНАЛЬНЫХ СХЕМ ОСНОВНЫХ УЗЛОВ СУММАТОРА-УМНОЖИТЕЛЯ	
3.1. Логический синтез одноразрядного четверичного сумматора.....	
3.2. Логический синтез одноразрядного четверичного умножителя.....	
3.3. Логический синтез преобразователя множителя	
4. СИНТЕЗ КОМБИНАЦИОННЫХ СХЕМ УСТРОЙСТВ НА ОСНОВЕ МУЛЬТИПЛЕКСОРОВ	
5. ОЦЕНКА РЕЗУЛЬТАТОВ РАЗРАБОТКИ	
ЗАКЛЮЧЕНИЕ	
СПИСОК ЛИТЕРАТУРЫ	
ПРИЛОЖЕНИЕ А Сумматор-умножитель первого типа. Схема электрическая структурная.....	
ПРИЛОЖЕНИЕ Б Одноразрядный четверичный сумматор. Схема электрическая функциональная.....	
ПРИЛОЖЕНИЕ В Одноразрядный четверичный умножитель. Схема электрическая функциональная.....	
ПРИЛОЖЕНИЕ Г Преобразователь множителя. Схема электрическая функциональная.....	
ПРИЛОЖЕНИЕ Д Одноразрядный четверичный сумматор. Реализация на мультиплексорах. Схема электрическая функциональная.....	
ПРИЛОЖЕНИЕ Е Ведомость документов.....	

ВВЕДЕНИЕ

Курсовое проектирование является обязательным элементом подготовки специалиста с высшим образованием и одной из форм текущей аттестации студента по учебной дисциплине. Для студентов это первая работа такого рода и объёма. Она содержит результаты теоретических и экспериментальных исследований по дисциплине “Арифметические и логические основы вычислительной техники”, включает совокупность аналитических, расчётных, экспериментальных заданий и предполагает выполнение конструкторских работ и разработку графической документации.

Целью данной курсовой работы является проектирование такого цифрового устройства, как двоично-четверичный сумматор-умножитель (СУ). Сумматор является одним из центральных узлов арифметико-логического устройства (АЛУ) вычислительной машины, поэтому глубокое понимание принципов его работы критически важно для современного инженера. Для того чтобы спроектировать данное устройство, необходимо пройти несколько последовательных этапов разработки:

- Разработка алгоритма умножения чисел, по которому работает СУ
- Разработка структурной схемы СУ
- Разработка функциональной схемы основных узлов структурной схемы СУ
- Оценка результатов проделанной работы
- Оформление документации по проделанной работе

В ходе выполнения курсовой работы автором были пройдены все эти этапы. В настоящей пояснительной записке изложено краткое описание процесса проектирования и приведена разработанная автором графическая документация по структурной схеме и функциональным схемам основных её узлов.

1 РАЗРАБОТКА АЛГОРИТМА УМНОЖЕНИЯ

1. Перевод сомножителей из десятичной системы счисления в четверичную.

Множимое

$$\begin{array}{r}
 \begin{array}{|l}
 \hline
 42 \\
 \hline
 4 \\
 \hline
 2 \\
 \hline
 0 \\
 \hline
 2
 \end{array}
 \begin{array}{|l}
 \hline
 4 \\
 \hline
 10 \\
 \hline
 8 \\
 \hline
 2
 \end{array}
 \begin{array}{|l}
 \hline
 4 \\
 \hline
 2
 \end{array}
 \end{array}$$

$$\begin{array}{r}
 0,34 \\
 * \quad 4 \\
 \hline
 1,36 \\
 * \quad 4 \\
 \hline
 1,44 \\
 * \quad 4 \\
 \hline
 1,76
 \end{array}$$

$$M_{H4} = 222,111.$$

В соответствии с заданной кодировкой множимого:

$$M_{H2/4} = 101010,000000$$

Множитель

$$\begin{array}{r}
 \begin{array}{|l}
 \hline
 95 \\
 \hline
 8 \\
 \hline
 15 \\
 \hline
 12 \\
 \hline
 3
 \end{array}
 \begin{array}{|l}
 \hline
 4 \\
 \hline
 23 \\
 \hline
 20 \\
 \hline
 3
 \end{array}
 \begin{array}{|l}
 \hline
 4 \\
 \hline
 5 \\
 \hline
 4 \\
 \hline
 1
 \end{array}
 \begin{array}{|l}
 \hline
 4 \\
 \hline
 1
 \end{array}
 \end{array}$$

$$\begin{array}{r}
 0,44 \\
 * \quad 4 \\
 \hline
 1,76 \\
 * \quad 4 \\
 \hline
 3,04
 \end{array}$$

$$M_{T4} = 1133,13.$$

В соответствии с обычной весомозначной кодировкой множителя (для всех вариантов):

$$M_{T2/4} = 00001111,0011$$

2. Запишем сомножители в форме с плавающей запятой в прямом коде:

В четверичной системе счисления:

$$M_{H4} = 0,222111 \quad P_{MH} = 0.0011 + 03_{10}$$

$$M_{T4} = 0,113313 \quad P_{MT} = 0.0100 + 10_{10}$$

В двоичной системе счисления:

$$M_{H2} = 0,101010000000 \quad P_{MH} = 0.0011 + 03_{10}$$

$$M_{T2} = 0,000011110011 \quad P_{MT} = 0.0100 + 10_{10}$$

Порядок произведения:

$$P_{MH} = \begin{array}{r} 0.0011 \quad 03_4 \end{array}$$

$$P_{MT} = \begin{array}{r} 0.0100 \quad 10_4 \end{array}$$

$$P_{MH \cdot MT} = \begin{array}{r} 0.0011 \quad 13_4 \end{array}$$

Знак произведения определяется суммой по модулю два знаков сомножителей:

$$\text{зн } M_H \oplus \text{зн } M_T = 0 \oplus 0 = 0.$$

При умножении чисел в прямых кодах диада $11(3_4)$ заменяется на триаду $10\bar{1}$. Преобразованный множитель имеет вид $M_T^p = 120\bar{1}2\bar{1}$. Перемножение мантисс по алгоритму «Б» представлено в таблице 1.1

Таблица 1.1 — Перемножение мантисс

Четверичная С/С		Двоично-четверичная С/С		Комментарии
1		2		3
0.	000000 000000	01.	010101010101 010101010101	\sum_0^q
3.	333333 111223	11.	111111111111 000000101011	$\Pi_1^q = [-M_H]_д * 4^0$
3.	333333 111223	11.	111111111111 000000101011	\sum_1^q
0.	000011 102220	01.	010101010000 000110101001	$\Pi_2^q = 2M_H * 4^1$
0.	000010 220103	01.	010101010001 101001000111	\sum_2^q
3.	333311 122300	11.	111111110000 001010110101	$\Pi_3^q = [-M_H]_д * 4^2$
3.	333322 003003	11.	111111111010 010111010111	\sum_3^q
0.	000000 000000	01.	010101010101 010101010101	$\Pi_4^q = 2M_H * 4^3$
3.	333322 003003	11.	111111111010 010111010111	\sum_4^q
0.	011102 220000	01.	010000000110 101001010101	$\Pi_5^q = 2M_H * 4^4$
0.	011030 223003	01.	010000011101 101011010111	\sum_5^q
0.	022211 100000	01.	011010100000 000101010101	$\Pi_6^q = M_H * 4^5$
0.	033301 323003	01.	011111110100 111011010111	\sum_6^q

После окончания умножения необходимо оценить погрешность вычислений. Для этого полученное произведение ($M_{H4} \cdot M_{T4} = 0,033301323003$, $P_{MH} \cdot P_{MT} = 7$) приводится к нулевому порядку, а затем переводится в десятичную систему счисления:

$$M_H \cdot M_{T4} = 333013,23003$$

$$P_{MH} \cdot P_{MT} = 0;$$

$$M_H \cdot M_{T10} = 4039,6904.$$

Результат прямого перемножения операндов дает следующее:
 $M_{H10} \cdot M_{T10} = 42,34 \cdot 95,44 = 4040,9296$.

Абсолютная погрешность:
 $\Delta = 4040,9296 - 4039,6904 = 1,2392$.

Относительная погрешность:
$$\delta = \frac{\Delta}{M_H \cdot M_T} = \frac{1,2392}{4040,9296} = 0,00030666 \text{ } (\delta = 0,030666\%)$$

Эта погрешность получена за счёт приближённого перевода из десятичной системы счисления в четверичную обоих сомножителей, а также за счёт округления полученного результата произведения.

2 РАЗРАБОТКА СТРУКТУРНОЙ СХЕМЫ СУММАТОРА-УМНОЖИТЕЛЯ

Если устройство работает как сумматор (на входе Mul/sum – «1»), то оба слагаемых последовательно (за два такта) заносятся в регистр множимого, а на управляющий вход формирователя дополнительного кода F_2 поступает «1».

На выходах ФДК формируется дополнительный код одного из слагаемых с учётом знака. Это слагаемое может быть записано в регистр результата, при этом управляющие сигналы, поступающие на входы h всех ОЧУ, дают возможность переписать на выходы ОЧУ разряды слагаемого без изменений (рисунок 2.1).

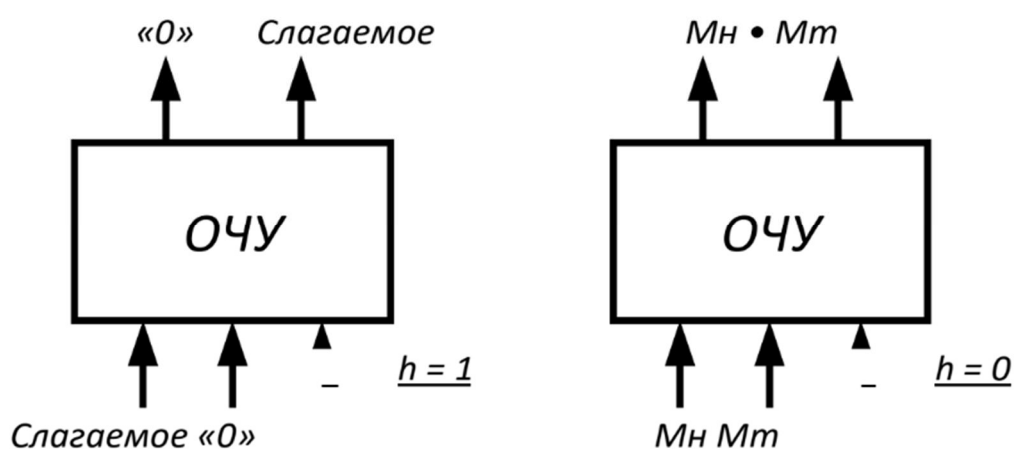


Рисунок 2.1 – Режимы работы ОЧУ

Если на вход h поступает «0», то ОЧУ перемножает разряды M_n и M_t .

Если устройство работает как умножитель (на входе Mul/sum – «0»), то множимое и множитель помещаются в соответствующие регистры, а на управляющий вход ФДК F_2 поступает «0».

Структурная схема сумматора-умножителя приведена в приложении А.

3 РАЗРАБОТКА ФУНКЦИОНАЛЬНЫХ СХЕМ ОСНОВНЫХ УЗЛОВ СУММАТОРА-УМНОЖИТЕЛЯ

3.1 Логический синтез одноразрядного четверичного сумматора

Одноразрядный четверичный сумматор – это комбинационное устройство, имеющее 5 двоичных входов (2 разряда одного слагаемого, 2 разряда второго слагаемого и вход переноса) и 3 двоичных выхода.

Принцип работы ОЧС представлен с помощью таблицы истинности (таблица 3.2.1)

Разряды обоих слагаемых закодированы: 0 – 01, 1 – 00, 2 – 10, 3 – 11;

Таблица 3.1.1 — Таблица истинности ОЧС

a_1	a_2	b_1	b_2	p	Π	S_1	S_2	<i>Пример операции в четверичной с/с</i>
1	2	3	4	5	6	7	8	9
0	0	0	0	0	0	1	0	$1 + 1 + 0 = 02$
0	0	0	0	1	0	1	1	$1 + 1 + 1 = 03$
0	0	0	1	0	0	0	0	$1 + 0 + 0 = 01$
0	0	0	1	1	0	1	0	$1 + 0 + 1 = 02$
0	0	1	0	0	x	x	x	$1 + 2 + 0 = 02$
0	0	1	0	1	x	x	x	$1 + 2 + 1 = 10$
0	0	1	1	0	x	x	x	$1 + 3 + 0 = 10$
0	0	1	1	1	x	x	x	$1 + 3 + 1 = 11$
0	1	0	0	0	0	0	0	$0 + 1 + 0 = 01$
0	1	0	0	1	0	1	0	$0 + 1 + 1 = 02$
0	1	0	1	0	0	0	1	$0 + 0 + 0 = 00$
0	1	0	1	1	0	0	0	$0 + 0 + 1 = 01$
0	1	1	0	0	x	x	x	$0 + 2 + 0 = 02$
0	1	1	0	1	x	x	x	$0 + 2 + 1 = 03$
0	1	1	1	0	x	x	x	$0 + 3 + 0 = 03$
0	1	1	1	1	x	x	x	$0 + 3 + 1 = 10$
1	0	0	0	0	0	1	1	$2 + 1 + 0 = 03$
1	0	0	0	1	1	0	1	$2 + 1 + 1 = 10$
1	0	0	1	0	0	1	0	$2 + 0 + 0 = 02$
1	0	0	1	1	0	1	1	$2 + 0 + 1 = 03$
1	0	1	0	0	x	x	x	$2 + 2 + 0 = 10$
1	0	1	0	1	x	x	x	$2 + 2 + 1 = 11$
1	0	1	1	0	x	x	x	$2 + 3 + 0 = 11$
1	0	1	1	1	x	x	x	$2 + 3 + 1 = 12$
1	1	0	0	0	1	0	1	$3 + 1 + 0 = 10$
1	1	0	0	1	1	0	0	$3 + 1 + 1 = 11$
1	1	0	1	0	0	1	1	$3 + 0 + 0 = 03$

Продолжение таблицы 3.1.1

1	1	0	1	1	1	0	1	$3 + 0 + 1 = 10$
1	1	1	0	0	x	x	x	$3 + 2 + 0 = 11$
1	1	1	0	1	x	x	x	$3 + 2 + 1 = 12$
1	1	1	1	0	x	x	x	$3 + 3 + 0 = 12$
1	1	1	1	1	x	x	x	$3 + 3 + 1 = 13$

Минимизация функции П:

a_1

b_1	x	x	x	x	x	x	x	b_2
	x	x	x	x	x	x	x	
	0	0	1	0	0	0	0	
	0	1	1	1	0	0	0	

a_2

p

p

Рисунок 3.1.2 — Минимизация функции Р картой Вейча

Следовательно:

$$\Pi_{\min} = a_1 a_2 p + a_1 \overline{b_2} p + a_1 a_2 \overline{b_2}$$

Запишем результат в базисе И-НЕ:

$$\Pi_{\min} = \overline{\overline{a_1 a_2 p}} * \overline{\overline{a_1 \overline{b_2} p}} * \overline{\overline{a_1 a_2 \overline{b_2}}}$$

Эффективность минимизации:

$$K = \frac{4*5+4+4}{13} = 2,15$$

Минимизация функции S_1 :

a_1								
b_1	\overline{x}	x	x		x	x	\overline{x}	\overline{x}
	\overline{x}	\overline{x}	x		\overline{x}	x	\overline{x}	x
	1	1	0		1	0	1	0
	1	0	0		0	0	1	1
a_2								
p			p					
b_2								

Рисунок 3.1.3 — Минимизация функции S_1 картой Вейча

Следовательно:

$$S_{1\min} = \overline{a_2} \overline{b_2} \overline{p} + \overline{a_2} b_2 p + \overline{a_1} \overline{b_2} p + a_1 b_2 \overline{p}$$

Запишем результат в базисе И-НЕ:

$$S_{1\min} = \overline{\overline{\overline{a_2} \overline{b_2} \overline{p}}} * \overline{\overline{\overline{a_2} b_2 p}} * \overline{\overline{\overline{a_1} \overline{b_2} p}} * \overline{\overline{\overline{a_1} b_2 \overline{p}}}$$

Эффективность минимизации:

$$K = \frac{5 \cdot 8 + 8 + 5}{20} = 2,65$$

Минимизация функции S_2 :

Определим множество единичных кубов:

$$L = \{00001, 01010, 10000, 10001, 10011, 11000, 11010, 11011\}$$

и множество безразличных кубов:

$$N = \{00100, 00101, 00110, 00111, 01100, 01101, 01110, 01111, \\ 10100, 10101, 10110, 10111, 11100, 11101, 11110, 11111\}$$

Производиться нахождение будет с использованием оператора умножения кубов (*). Вначале сформируем исходное покрытие C_0 заданное объединением множеств L и N . Множество N минимизируем картой Вейча. Будем выполнять операцию $C_i * C_i$ до тех пор, пока в множестве C_i будет содержаться более одного куба.

На рисунке 3.1.4 приведена карта Вейча для минимизации множества N

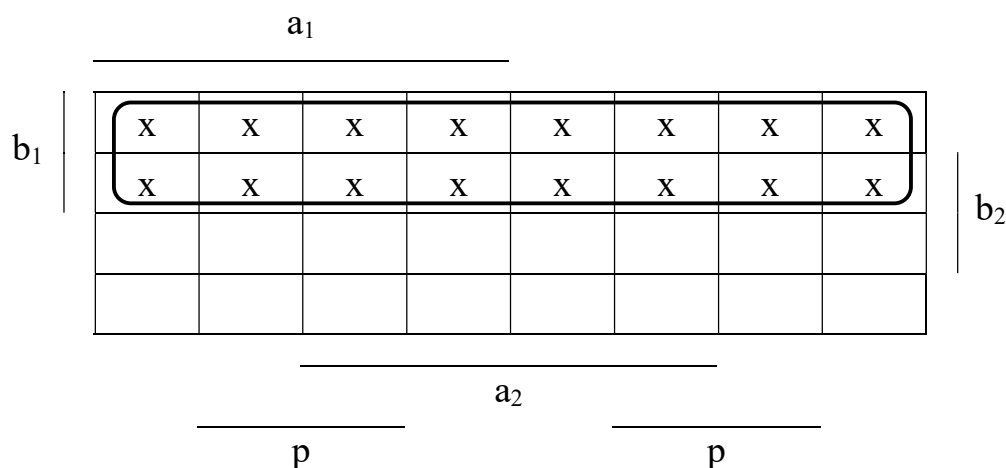


Рисунок 3.1.4 — Минимизация множества N картой Вейча

Следовательно:

$$N = \{xx1xx\}$$

Сформируем множество $C_0 = L \cup N$:

$$C_0 = \{00001, 01010, 10000, 10001, 10011, 11000, 11010, 11011, xx1xx\}$$

Первым этапом алгоритма Рота является нахождение простых импликант.

Производиться нахождение будет с использованием оператора умножения кубов (*). Вначале сформируем исходное покрытие C_0 заданное объединением множеств L и N. Будем выполнять операцию $C_i * C_i$ до тех пор, пока в множестве C_i будет содержаться более одного куба.

Первый шаг умножения ($C_0 * C_0$) приведен в таблице 3.1.5

Таблица 3.1.5

$C_0 * C_0$	00001	01010	10000	10001	10011	11000	11010	11011	xx1xx
00001	-								
01010		-							
10000			-						
10001	y0001		1000y	-					
10011				100y1	-				
11000			1y000			-			
11010		y1010				110y0	-		
11011					1y011		1101y	-	
xx1xx	00y01	01y10	10y00	10y01	10y11	11y00	11y10	11y11	-
A_1	x0001 00x01	x1010 01x10	1000x 1x000 10x00	100x1 10x01	1x011 10x11	110x0 11x00	1101x 11x10	11x11	\emptyset

В результате этой операции сформируется новое множество кубов:

$$C_1 = \{ \begin{matrix} x0001, 00x01, x1010, 01x10, 1000x, 1x000, 10x00, 100x1, \\ 10x01, 1x011, 10x11, 110x0, 11x00, 1101x, 11x10, 11x11 \end{matrix} \}$$

Множество Z_0 кубов, не участвовавших в образовании новых кубов, пустое.

В таблице 3.1.6 приведён следующий шаг поиска простых импликант с помощью операции $C_1 * C_1$.

Таблица 3.1.6

$C_1 * C_1$	x0001	00x01	x1010	01x10	1000x	1x000	10x00	100x1	10x01	1x011	10x11	110x0	11x00	1101x	11x10	11x11	xx1xx
x0001	-																
00x01		-															
x1010			-														
01x10				-													
1000x					-												
1x000						-											
10x00							-										
100x1								-									
10x01		y0x01					10x0y		-								
1x011										-							
10x11									10xy1		-						
110x0												-					
11x00							1yx00						-				
1101x														-			
11x10				y1x10									11xy0		-		
11x11											1yx11				11x1y	-	
xx1xx	x0y01		x1y10		10y0x	1xy00		10yx1		1xy11		11yx0		11y1x			-
A_2	x0x01	x0x01	x1x10	x1x10	10x0x	1xx00	10x0x 1xx00	10xx1	10xx1	1xx11	1xx11	11xx0	11xx0	11x1x	11x1x	Ø	Ø

В результате этой операции сформируется новое множество кубов:

$$C_2 = \{x0x01, x1x10, 10x0x, 1xx00, 10xx1, 1xx11, 11xx0, 11x1x\}$$

Множество Z_1 кубов, не участвовавших в образовании новых кубов, пустое.

В таблице 3.1.7 приведён следующий шаг поиска простых импликант с помощью операции $C_2 * C_2$.

Таблица 3.1.7

$C_2 * C_2$	x0x01	x1x10	10x0x	1xx00	10xx1	1xx11	11xx0	11x1x
x0x01	-							
x1x10		-						
10x0x			-					
1xx00				-				
10xx1					-			
1xx11						-		
11xx0							-	
11x1x								-
xx1xx								
A_3	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset

$$Z_2 = \{x0x01, x1x10, 10x0x, 1xx00, 10xx1, 1xx11, 11xx0, 11x1x, xx1xx\}$$

Кубов третьей размерности не образовалось.

На этом этап поиска простых импликант завершен. Множество простых импликант:

$$Z = Z_0 \cup Z_1 \cup Z_2 = \left\{ \begin{array}{l} x0x01, x1x10, 10x0x, 1xx00, 10xx1, \\ 1xx11, 11xx0, 11x1x, xx1xx \end{array} \right\}$$

Переходим ко второму этапу – определению L-экстремалей (обязательных простых импликант). Для их определения будем выполнять операцию вычитания (#) кубов (таблица 3.1.8).

Таблица 3.1.8

$z\#(Z-z)$	x0x01	x1x10	10x0x	1xx00	10xx1	1xx11	11xx0	11x1x
x0x01	-	zyzyy x1x10	zzzz0 10x00	z1zzy 1xx00	zzz1z 10x11	z1zyz 1xx11	zyz1y 11xx0	zyzy0 11x1x
x1x10	zyzyy x0x01	-	zyzyz 10x00	z0zyz 1xx00	zyzzy 10x11	z0zzy 1xx11	zzz0z 11x00	zzzz1 11x11
10x0x	0zzzz 00x01	0yzyz x1x10	-	z1zzz 11x00	zzzyz 10x11	z1zyz 1xx11	zyzzz 11x00	zyzyz 11x11
1xx00	yzzzy 00x01	0zzyz x1x10	zzzzz Ø	-	zzzyy 10x11	zzzyy 1xx11	zzzzz Ø	zzzyy 11x11
10xx1	yzzzz 00x01	0yzyy x1x10		zyzzy 11x00	-	z1zzz 11x11		zyzzz 11x11
1xx11	yzyyz 00x01	0zzzy x1x10		zzzyy 11x00	zzzzz Ø	-		zzzzz Ø
11xx0	yyzzy 00x01	0zzzz 01x10		zzzzz Ø		zzzzy 11x11	-	
11x1x	yyzyz 00x01	yzzzz 01x10				zzzzz Ø		-
xx1xx	zz0zz 00001	zz0zz 01010						
Остаток	00001	01010	Ø	Ø	Ø	Ø	Ø	Ø

После выявления L-экстремалей следует выяснить, не являются ли некоторые из них простыми импликантами, остатки которых покрывают только некоторое подмножество кубов комплекса N, которое нет необходимости покрывать, вводя в минимальное покрытие соответствующие наборы. Проверим это с помощью операции пересечения (\cap) кубов (таблица 3.1.9).

Таблица 3.1.9

$z\#(Z-z)\cap L$	00001	01010	10000	10001	10011	11000	11010	11011
00001	00001	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset
01010	\emptyset	01010	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset	\emptyset

Из таблицы следует, что в остатках 00001, 01010 содержатся наборы из множества L единичных наборов функции. Следовательно, множество L -экстремалей:

$$E = \{x0x01, x1x10\}$$

Далее необходимо проанализировать, какие из исходных единичных кубов (множество L) не покрыты найденными L -экстремальями (таблица 3.1.10).

Таблица 3.1.10

$L\#E$	00001	01010	10000	10001	10011	11000	11010	11011
$x0x01$	zzzzz \emptyset	zyzyy 01010	zzzzy 10000	zzzzz \emptyset	zzzyz 10011	zyzzy 11000	zyzyy 11010	zyzyz 11011
$x1x10$		zzzzz \emptyset	zyzyz 10000		zyzzy 10011	zzzyz 11000	zzzzz \emptyset	zzzzy 11011
Остаток	\emptyset	\emptyset	10000	\emptyset	10011	11000	\emptyset	11011

Из таблицы видно, что не покрывается L -экстремальями кубы:

$$L_1 = \{10000, 10011, 11000, 11011\}$$

Эти кубы необходимо покрыть какими-либо простыми импликантами, которые не стали L -экстремальями.

$$\check{Z} = Z/E = \left\{ \begin{matrix} x0x01 \\ x1x10 \\ 10x0x \\ 1xx00 \\ 10xx1 \\ 1xx11 \\ 11xx0 \\ 11x1x \\ xx1xx \end{matrix} \right\} / \left\{ \begin{matrix} x0x01 \\ x1x10 \end{matrix} \right\} = \left\{ \begin{matrix} 10x0x \\ 1xx00 \\ 10xx1 \\ 1xx11 \\ 11xx0 \\ 11x1x \\ xx1xx \end{matrix} \right\}$$

Теперь из полученного множества \check{Z} надо выбрать куб с минимальной ценой (максимальной размерностью), чтобы покрыть наборы (кубы) из множества L . Для этого выполним пересечение набора из множества L с кубами из \check{Z} (таблица 3.1.11).

Таблица 3.1.11

$\check{Z} \cap L_1$	10000	10011	11000	11011
10x0x	10000	\emptyset	\emptyset	\emptyset
1xx00	10000	\emptyset	11000	\emptyset
10xx1	\emptyset	10011	\emptyset	\emptyset
1xx11	\emptyset	10011	\emptyset	11011
11xx0	\emptyset	\emptyset	11000	\emptyset
11x1x	\emptyset	\emptyset	\emptyset	11011
xx1xx	\emptyset	\emptyset	\emptyset	\emptyset

Из таблицы видно, что куб $xx1xx$ не пересекается с кубами L_1 , кубы $1xx00$ и $1xx11$ максимально с ними пересекаются.

Следовательно, может быть получена тупиковая (минимальная форма)

$$S_{2\min} = \{1xx00, 1xx11, x0x01, x1x10\}$$

Следовательно:

$$S_{2\min} = a_1 \overline{b_2} \overline{p} + a_1 b_2 p + \overline{a_2} \overline{b_2} p + a_2 b_2 \overline{p}$$

Запишем результат в базисе И-НЕ:

$$S_{2\min} = \overline{\overline{a_1 \overline{b_2} \overline{p}}} * \overline{\overline{a_1 b_2 p}} * \overline{\overline{\overline{a_2} \overline{b_2} p}} * \overline{\overline{a_2 b_2 \overline{p}}}$$

		a_1									
b_1		\overline{x}	\overline{x}	x	\overline{x}	x	x	\overline{x}	x	b_2	
		x	x	x	x	x	x	x	x		
		0	1	1	1	1	0	0	0		
		1	1	0	1	0	0	1	0		
		a_2									
		p				p					

Рисунок 3.1.12 — Минимизация функции S_2 картой Вейча

Следовательно:

$$S_{2min} = a_1 \overline{b_2} \overline{p} + \overline{a_2} \overline{b_2} p + a_1 b_2 p + a_2 b_2 \overline{p}$$

Запишем результат в базисе И-НЕ:

$$S_{2min} = \overline{\overline{a_1} \overline{b_2} \overline{p}} * \overline{\overline{a_2} \overline{b_2} p} * \overline{a_1 b_2 p} * \overline{a_2 b_2 \overline{p}}$$

Эффективность минимизации:

$$K = \frac{5 \cdot 8 + 8 + 5}{19} = 2,78$$

Функциональная схема ОЧС приведена в приложении Б.

3.2 Логический синтез одноразрядного четверичного умножителя

Одноразрядный четверичный умножитель — это комбинационное устройство, имеющее 5 двоичных входов (2 разряда из регистра Мн, 2 разряда из регистра Мт и управляющий вход h) и 4 двоичных выхода.

Принцип работы ОЧУ представлен с помощью таблицы истинности (таблица 2.3).

Разряды множимого закодированы: 0 – 01; 1 – 00; 2 – 10; 3 – 11.

Разряды множителя закодированы: 0 – 00; 1 – 01; 2 – 10; 3 – 11.

Управляющий вход h определяет тип операции:

«0» — умножение закодированных цифр, поступивших на информационные входы;

«1» — вывод на выходы без изменения значения разрядов, поступивших из регистра множимого.

В таблице 2.3 выделено восемь безразличных наборов, т. к. на входы ОЧУ из разрядов множителя не может поступить код «11».

Таблица 3.2.1 — Таблица истинности ОЧУ

Мн		Мт		Упр.	Старшие разряды		Младшие разряды		Пример операции в четверичной с/с
x_1	x_2	y_1	y_2	h	P_1	P_2	P_3	P_4	
1	2	3	4	5	6	7	8	9	10
0	0	0	0	0	0	1	0	1	1·0=00
0	0	0	0	1	0	1	0	0	Выход – код «01»
0	0	0	1	0	0	1	0	0	1·1=01
0	0	0	1	1	0	1	0	0	Выход – код «01»
0	0	1	0	0	0	1	1	0	1·2=02
0	0	1	0	1	0	1	0	0	Выход – код «01»
0	0	1	1	0	х	х	х	х	1·3=03
0	0	1	1	1	х	х	х	х	Выход – код «01»
0	1	0	0	0	0	1	0	1	0·0=00
0	1	0	0	1	0	1	0	1	Выход – код «00»
0	1	0	1	0	0	1	0	1	0·1=00
0	1	0	1	1	0	1	0	1	Выход – код «00»
0	1	1	0	0	0	1	0	1	0·2=00
0	1	1	0	1	0	1	0	1	Выход – код «00»
0	1	1	1	0	х	х	х	х	0·3=00
0	1	1	1	1	х	х	х	х	Выход – код «00»
1	0	0	0	0	0	1	0	1	2·0=00
1	0	0	0	1	0	1	1	0	Выход – код «02»
1	0	0	1	0	0	1	1	0	2·1=02
1	0	0	1	1	0	1	1	0	Выход – код «02»
1	0	1	0	0	0	0	0	1	2·2=10
1	0	1	0	1	0	1	1	0	Выход – код «02»
1	0	1	1	0	х	х	х	х	2·3=12
1	0	1	1	1	х	х	х	х	Выход – код «02»
1	1	0	0	0	0	1	0	1	3·0=00
1	1	0	0	1	0	1	1	1	Выход – код «03»
1	1	0	1	0	0	1	1	1	3·1=03
1	1	0	1	1	0	1	1	1	Выход – код «03»
1	1	1	0	0	0	0	1	0	3·2=12
1	1	1	0	1	0	1	1	1	Выход – код «03»
1	1	1	1	0	х	х	х	х	3·3=21
1	1	1	1	1	х	х	х	х	Выход – код «03»

Минимизация функции P_1 :

$x_1x_2 \backslash y_1y_2h$								
	000	001	011	010	110	111	101	100
00	0	0	0	0	x	x	0	0
01	0	0	0	0	x	x	0	0
11	0	0	0	0	x	x	0	0
10	0	0	0	0	x	x	0	0

Рисунок 3.2.2 — Минимизация функции P_1 картой Вейча

Следовательно:

$$P_1 = 0$$

Минимизация функции P_2 :

$x_1x_2 \backslash y_1y_2h$								
	000	001	011	010	110	111	101	100
00	1	1	1	1	x	x	1	1
01	1	1	1	1	x	x	1	1
11	1	1	1	1	x	x	1	0
10	1	1	1	1	x	x	1	0

Рисунок 3.2.3 — Минимизация функции P_2 картой Вейча

Следовательно:

$$P_{2min} = \bar{x}_1 + h + \bar{y}_1$$

Запишем результат в базисе И-Константная единица-Сложение по модулю 2:

$$P_{2min} = ((x_1 \oplus 1) \cdot h \cdot (y_1 \oplus 1)) \oplus 1$$

Эффективность минимизации:

$$K = \frac{5 \cdot 22 + 22}{8} = 17,1$$

Минимизация функции P_3 :

$y_1 y_2 h$ $x_1 x_2$	000	001	011	010	110	111	101	100
00	0	0	0	0	(x)	x	0	(1)
01	0	0	0	0	x	x	0	0
11	0	1	1	1	x	x	1	1
10	0	1	1	1	x	x	1	0

Рисунок 3.2.4 — Минимизация функции P_3 картой Вейча

Следовательно:

$$P_{3\min} = \bar{x}_1 \bar{x}_2 y_1 \bar{h} + x_1 h + x_1 x_2 y_1 + x_1 y_2$$

Запишем результат в базисе И-Константная единица-Сложение по модулю 2:

$$P_{3\min} = (((x_1 \oplus 1) \cdot (x_2 \oplus 1) \cdot y_1 \cdot (h \oplus 1)) \oplus 1) \cdot ((x_1 \cdot h) \oplus 1) \cdot ((x_1 \cdot x_2 \cdot y_1) \oplus 1) \cdot ((x_1 \cdot y_2) \oplus 1) \oplus 1$$

Эффективность минимизации:

$$K = \frac{5 \cdot 10 + 10 + 5}{18} = 3,61$$

Минимизация функции P_4 :

$y_1 y_2 h$ $x_1 x_2$	000	001	011	010	110	111	101	100
00	1	0	0	0	x	x	0	0
01	1	1	1	1	x	x	1	1
11	1	1	1	1	x	x	1	0
10	1	0	0	0	x	x	0	1

Рисунок 3.2.5 — Минимизация функции P_4 картой Вейча

Следовательно:

$$P_{4\min} = \bar{y}_1 \bar{y}_2 \bar{h} + \bar{x}_1 x_2 + x_2 h + x_2 \bar{y}_1 + x_1 \bar{x}_2 y_1 \bar{h}$$

Запишем результат в базисе И-Константная единица-Сложение по модулю 2:

$$P_{4\min} = (((y_1 \oplus 1) \cdot (y_2 \oplus 1) \cdot (h \oplus 1)) \oplus 1) \cdot (((x_1 \oplus 1) \cdot x_2) \oplus 1) \cdot ((x_2 \cdot h) \oplus 1) \cdot (x_2 \cdot (y_1 \oplus 1) \oplus 1) \cdot ((x_1 \cdot (x_2 \oplus 1) \cdot y_1 \cdot (h \oplus 1)) \oplus 1) \oplus 1$$

Эффективность минимизации:

$$K = \frac{5 \cdot 14 + 14 + 5}{23} = 3,87$$

Функциональная схема ОЧУ приведена в приложении В.

3.3. Логический синтез преобразователя множителя

Преобразователь множителя (ПМ) – это устройство, которое преобразовывает диады множителя в соответствии с методом умножения.

При умножении в прямом коде ПМ заменяет диаду 11 (3₄) на триаду 10 $\bar{1}$ и заносит единицу в триггер.

Принцип работы ПМ представлен с помощью таблицы истинности (таблица 3.3.1).

Таблица 3.3.1 – Таблица истинности ПМ

Входная диада		Младший разряд	Триггер	Знак	Выходная диада	
a_1	a_2	p	T	Q	S_1	S_2
1	2	3	4	5	6	7
0	0	0	0	0	0	0
0	0	1	0	0	0	1
0	1	0	0	0	0	1
0	1	1	0	0	1	0
1	0	0	0	0	1	0
1	0	1	1	1	0	1
1	1	0	1	1	0	1
1	1	1	1	0	0	0

Минимизацию переключательных функций произведём с помощью карт Вейча и реализуем их в базисе И, ИЛИ, НЕ, Сумма по модулю 2.

Минимизация функции Т

Для функции Т заполненная карта приведена на рисунке 3.3.1.

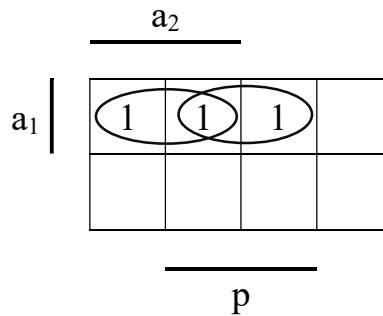


Рисунок 3.3.2 – Минимизация функции Т при помощи карты Вейча

Следовательно:

$$T = a_1 a_2 + a_1 p$$

Эффективность минимизации:

$$K = \frac{3 \cdot 3 + 3 + 2}{6} = 2,33$$

Минимизация функции Q

Для функции Q заполненная карта приведена на рисунке 3.3.2.

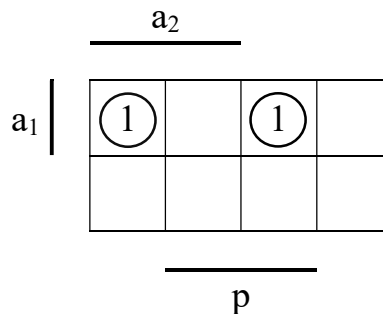


Рисунок 3.3.3 – Минимизация функции Q при помощи карты Вейча

Следовательно:

$$Q = a_1 a_2 \bar{p} + a_1 \bar{a}_2 p$$

Эффективность минимизации:

$$K = \frac{3 \cdot 2 + 2 + 2}{10} = 1$$

Минимизация функции S_1

Для функции S_1 заполненная карта приведена на рисунке 3.3.3.

	a_2			
a_1				1
		1		
	p			

Рисунок 3.3.4 – Минимизация функции S_1 при помощи карты Вейча

Следовательно:

$$S_1 = \bar{a}_1 a_2 p + a_1 \bar{a}_2 \bar{p}$$

Эффективность минимизации:

$$K = \frac{3 \cdot 2 + 2 + 3}{11} = 1$$

Минимизация функции S_2

Для функции S_2 заполненная карта приведена на рисунке 3.3.4.

	a_2			
a_1	1		1	
	1		1	
	p			

Рисунок 3.3.5 – Минимизация функции S_2 при помощи карты Вейча

Следовательно:

$$S_2 = a_2 \oplus p$$

Эффективность минимизации:

$$K = \frac{3 \cdot 2 + 2 + 2}{2} = 5$$

Функциональная схема ПМ приведена в приложении Г.

4 СИНТЕЗ КОМБИНАЦИОННЫХ СХЕМ УСТРОЙСТВ НА ОСНОВЕ МУЛЬТИПЛЕКСОРОВ

Мультиплексор – это логическая схема, которая имеет n информационных входов, m управляющих входов и один выход. При этом должно выполняться условие $m = 2^n$.

На выход мультиплексора может быть пропущен без изменений один любой логический сигнал, поступающий на один из информационных входов. Порядковый номер информационного входа, значение которого в данный момент должно быть передано на выход, определяется двоичным кодом, подаваемым на управляющие входы.

Переключательные функции (ПФ) от пяти переменных (как, например, ОЧС) можно реализовать на мультиплексоре «один из восьми». Управляющее поле такого мультиплексора будет определяться тремя переменными, следовательно, число групп с одинаковыми значениями этих переменных будет равно восьми. Также, реализация нескольких ПФ требует для каждой ПФ отдельного мультиплексора.

Для определения управляющего поля мультиплексора возьмём переменные a_1 , a_2 и b_1 .

Таблица истинности для синтеза ПФ ОЧС приведена в таблице 4.1.

Таблица 4.1 – Таблица истинности для синтеза ПФ ОЧС

a_1	a_2	b_1	b_2	p	Π	Функция	S_1	Функция	S_2	Функция
1	2	3	4	5	6	7	8	9	10	11
0	0	0	0	0	0	0	1	$\overline{b_2} + p$	0	$\overline{b_2} \cdot p$
0	0	0	0	1	0		1		1	
0	0	0	1	0	0		0		0	
0	0	0	1	1	0		1		0	
0	0	1	0	0	x	1	x	1	x	1
0	0	1	0	1	x		x		x	
0	0	1	1	0	x		x		x	
0	0	1	1	1	x		x		x	
0	1	0	0	0	0	0	0	$\overline{b_2} \cdot p$	0	$b_2 \cdot \overline{p}$
0	1	0	0	1	0		1		0	
0	1	0	1	0	0		0		1	
0	1	0	1	1	0		0		0	
0	1	1	0	0	x	1	x	1	x	1
0	1	1	0	1	x		x		x	
0	1	1	1	0	x		x		x	
0	1	1	1	1	x		x		x	

Продолжение таблицы 4.1

1	0	0	0	0	0	$\overline{b_2} \cdot p$	1	$b_2 + \overline{p}$	1	$\overline{b_2} + p$
1	0	0	0	1	1		0		1	
1	0	0	1	0	0		1		0	
1	0	0	1	1	0		1		1	
1	0	1	0	0	x	1	x	1	x	1
1	0	1	0	1	x		x		x	
1	0	1	1	0	x		x		x	
1	0	1	1	1	x		x		x	
1	1	0	0	0	1	$\overline{b_2} + p$	0	$b_2 \cdot \overline{p}$	1	$b_2 + \overline{p}$
1	1	0	0	1	1		0		0	
1	1	0	1	0	0		1		1	
1	1	0	1	1	1		0		1	
1	1	1	0	0	x	1	x	1	x	1
1	1	1	0	1	x		x		x	
1	1	1	1	0	x		x		x	
1	1	1	1	1	x		x		x	

Функциональная схема ПФ ОЧС приведена в приложении Д.

5. ОЦЕНКА РЕЗУЛЬТАТОВ РАЗРАБОТКИ

Формула расчёта временных затрат на умножение:

$$T = n \cdot (T_{\text{ПМ}} + T_{\text{ФДК}} + T_{\text{ОЧУ}} + m \cdot T_{\text{ОЧС}} + T_{\text{сдвига}}), \text{ где}$$

$T_{\text{ПМ}}$ – время преобразования множителя;

$T_{\text{ФДК}}$ – время формирования дополнительного кода множимого;

$T_{\text{ОЧУ}}$ – время умножения на ОЧУ;

$T_{\text{ОЧС}}$ – время формирования единицы переноса в ОЧС;

$T_{\text{сдвига}}$ – время сдвига в регистрах;

m – количество разрядов множимого;

n – количество разрядов множителя;

Минимизация функций позволила в несколько раз удешевить схему сумматора-умножителя и уменьшить затраты времени на выполнение за счет уменьшения количества элементов.

ЗАКЛЮЧЕНИЕ

В процессе выполнения курсовой работы была разработана структурная схема сумматора-умножителя первого типа, а также функциональные схемы основных узлов данного устройства. Для уменьшения стоимости логических схем были выполнены минимизации переключательных функций различными способами. Этот подход позволил выявить достоинства и недостатки этих алгоритмов.

Главными достоинствами минимизации картами Карно-Вейча можно выделить простоту и минимальные затраты времени. Однако применение данного способа для функций многих переменных будет затруднительно. Для минимизации функций многих переменных удобно использовать алгоритм Рота, который полностью формализует алгоритмы минимизации и делает минимизацию доступной для выполнения компьютерной программой.

Функциональные схемы были построены в различных логических базисах, что позволило закрепить теоретические знания основных законов булевой алгебры, например, правило де Моргана.

Реализация переключательных функций на основе мультиплексоров позволила облегчить процесс минимизации этих функций и упростить функциональную схему одноразрядного четверичного сумматора.

СПИСОК ИСПОЛЬЗОВАННЫХ ИСТОЧНИКОВ

Луцик, Ю. А. Учебное пособие по курсу «Арифметические и логические основы вычислительной техники» / Ю. А. Луцик, И. В. Лукьянова. - Минск : БГУиР, 2014. – 76с.

Искра, Н. А. Арифметические и логические основы вычислительной техники : пособие / Н. А. Искра, И. В. Лукьянова, Ю. А. Луцик. – Минск : БГУИР, 2016. – 75 с.

Лысиков, Б. Г. Арифметические и логические основы цифровых автоматов / Б. Г. Лысиков. – Минск : Выш. шк., 1980. – 342 с.

Савельев, А. Я. Прикладная теория цифровых автоматов / А. Я. Савельев. – М. : Высш. шк., 1987. – 272 с.

Единая система конструкторской документации (ЕСКД) : справ. пособие / С. С. Борушек [и др.]. – М. : Изд-во стандартов, 1989. – 352 с.

ПРИЛОЖЕНИЕ А

(обязательное)

Сумматор-умножитель первого типа. Схема электрическая структурная

ПРИЛОЖЕНИЕ Б

(обязательное)

Одноразрядный четверичный сумматор. Схема электрическая функциональная

ПРИЛОЖЕНИЕ В

(обязательное)

Одноразрядный четверичный умножитель. Схема электрическая функциональная

ПРИЛОЖЕНИЕ Г

(обязательное)

Преобразователь множителя. Схема электрическая функциональная

ПРИЛОЖЕНИЕ Д

(обязательное)

Одноразрядный четверичный сумматор. Реализация на мультиплексорах.
Схема электрическая функциональная

ПРИЛОЖЕНИЕ Е
(обязательное)
Ведомость документов