

一、填空: (14 分)

1. 数制转换  $(DC)_{16} = (220)_{10} = (1101100)_{2} = (244)_{8}$

2. 有一数码 10010011, 作为自然二进制数时, 它相当于十进制数 147, 作为 8421BCD 码时, 它相当于十进制数 93。

3. 已知某函数  $F = (\overline{B} + A + C + \overline{D})(A + B + \overline{C}\overline{D})$ , 则该函数的反函数和对偶函数分别为  $\overline{F} = \overline{B \cdot A \cdot C \cdot D} + \overline{A \cdot B \cdot \overline{C} \cdot \overline{D}} = \overline{B} + \overline{A} + \overline{C} + \overline{D} + \overline{A} + \overline{B} + C + D = \overline{B} + \overline{A} + C + D + AB + \overline{C} + \overline{D}$

4. 某函数有  $n$  个变量, 则共有  $2^n$  个最小项。

5. 将一个最大幅值为 5.1 V 的模拟信号转换为数字信号, 要求模拟信号每变化 20 mV 能使数字信号最低位 LSB 发生变化, 则应选用 8 位 A/D 转换器。

6. 一个  $1024 \times 8$  位的 ROM, 其存储容量为 8k。

7. 为构成  $4096 \times 4$  片 RAM, 需要 16 片  $1024 \times 1$  的 RAM。

六、算

原值扩展

8. 在 TTL 门电路的一个输入端与地之间接一个  $10k\Omega$  电阻, 则相当于在该输入端输入高电平; 在 CMOS 门电路的输入端与地之间接一个  $10k\Omega$  电阻, 相当于在该输入端输入低电平。

二、用代数法将下列函数化简为最简与或表达式。(10 分)

1.  $F_1 = \overline{A} \cdot \overline{B} \cdot \overline{C} + A + B + C + \overline{A} \cdot \overline{B} \cdot C = A + B + C + \overline{A} \cdot \overline{B} \cdot \overline{C} = 1$

2.  $F_2 = ABC\overline{D} + AB\overline{D} + B\overline{C}\overline{D} + ABC + BD + B\overline{C} = B$

三、用卡诺图法化简函数, 写出它们的最简与或表达式。(10 分)

1.  $F_1 = \overline{A}\overline{B}\overline{C} + \overline{A}\overline{B}C + \overline{A}B\overline{C} + \overline{A}BC$

2.  $F_2(A, B, C, D) = \sum_m(3, 5, 8, 9, 11, 13, 14) + \sum_d(0, 15)$

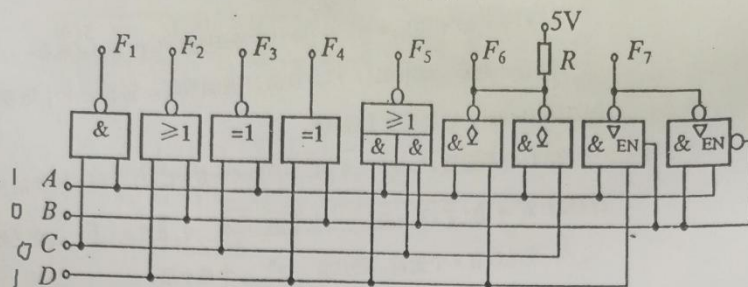
$F_1$	AB	CD	00	01	11	10
00	0	0	1	1	0	0
01	0	0	1	1	0	0
11	0	0	1	1	0	0
10	1	0	1	1	0	0

$F_1 = B\overline{C} + AB + \overline{B}C\overline{D}$

$F_2$	AB	CD	00	01	11	10
00	X	0	0	1	1	1
01	0	0	1	1	1	1
11	1	0	1	1	1	1
10	0	0	1	1	1	1

$F_2 = \overline{B}C\overline{D} + B\overline{C}\overline{D} + \overline{A}B\overline{C}$

四、将图中电路各输出逻辑表达式填入表 1 栏中；各门电路的名称填入表 2 栏中；若  $ABCD = 1001$ ，将各输出值填入表 3 栏中。（14 分）



	$F_1$	$F_2$	$F_3$	$F_4$	$F_5$	$F_6$	$F_7$
1	$\overline{A}C$	$\overline{B}D$	$\overline{A}B\overline{C}$	$B\oplus D$			
2	与门						
3	1						

五、设计一组合逻辑电路， $X$  为控制输入， $A$ 、 $B$ 、 $C$  为输入， $F$  为输出。当  $X=0$  时，该电路完成意见一致功能（只有当  $A$ 、 $B$ 、 $C$  都相同时， $F=1$ ，否则为 0）；当  $X=1$  时，该电路完成意见不一致功能。供选择的器件有：双四选一数据选择器 74LS153（ $D_0 \sim D_3$  为数据输入端， $Y$  为数据输出端， $A_1$ 、 $A_0$  为选择控制信号， $\overline{ST}$  为使能端——低电平有效），异或门和两输入端与非门。（12 分）

$$F = \overline{A}\overline{B}\overline{C}\overline{X} + ABC\overline{X} + \overline{A}C\overline{X} + B\overline{C}\overline{X} + \overline{A}B\overline{X} + \overline{A}B\overline{C}X + \overline{A}BCX + \overline{A}B\overline{C}X + \overline{A}B\overline{C}X + \overline{A}B\overline{C}X + \overline{A}B\overline{C}X + \overline{A}B\overline{C}X + \overline{A}B\overline{C}X + \overline{A}B\overline{C}X$$

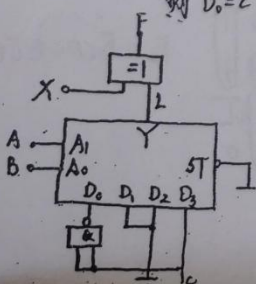
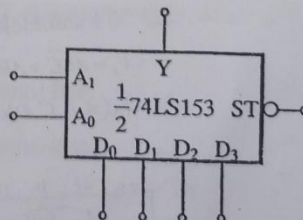
$$= X \oplus (ABC + \overline{A} \cdot \overline{B} \cdot \overline{C})$$

用四选一数据选择器

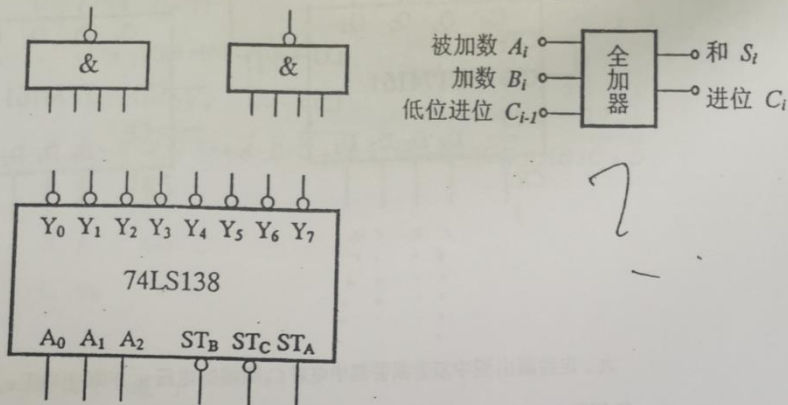
$$L = ABC + \overline{A} \cdot \overline{B} \cdot \overline{C}$$

若令  $A_1 = A$ ， $A_0 = B$ ，

则  $D_0 = \overline{C}$ ， $D_3 = C$ ， $D_1 = D_2 = 0$

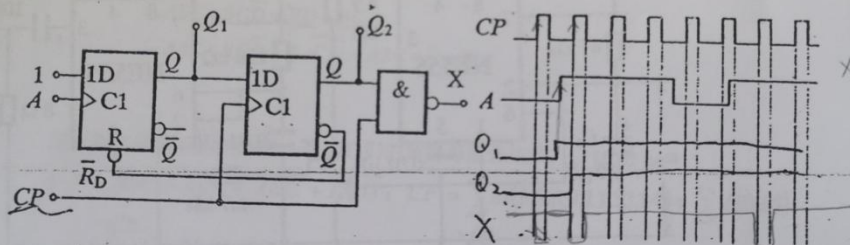


六、用一片 3 线-8 线译码器 74LS138 和两个四输入与非门构成一位全加器。(10 分)



$$X = \overline{Q_2 \cdot CP}$$

七、试画出图中电路在时钟脉冲 CP、输入信号 A 作用下， $Q_1$ 、 $Q_2$  和 X 的输出波形，并说明电路的逻辑功能。设触发器的初始状态均为 0。(10 分)



八、已知四位同步二进制加法计数器 CT74161 的符号如图所示。其中  $\overline{CR}$  是异步清零控制端， $\overline{LD}$  是同步预置数控制端， $CT_P$ 、 $CT_T$  是计数允许控制端（高电平有效），CO 是进位输出端。

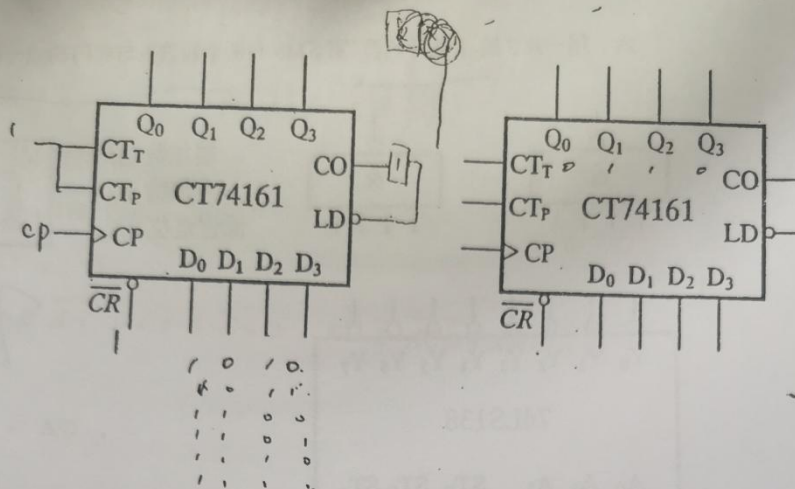
1. 利用同步预置端  $\overline{LD}$  构成一个六进制加法计数器。
2. 利用异步清零端  $\overline{CR}$  构成一个十进制加法计数器。

(12 分)

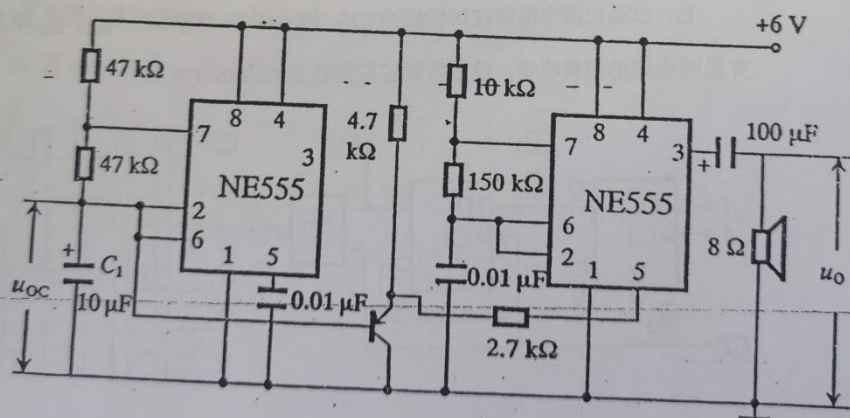
同步  
异步

$$10 - 1 = 9 = (1001)_2$$

$$10 = (1010)_2$$



九、定性画出图中双音报警器中电容  $C_1$  两端的电压  $u_{oc}$  和输出电压  $u_o$  的波形，并计算  $u_{oc}$  的频率  $f_1$ 。(10分)





四、(14分)

解:

	$F_1$	$F_2$	$F_3$	$F_4$	$F_5$	$F_6$	$F_7$
1	$\overline{AC}$	$\overline{B+D}$	$\overline{A\oplus C}$	$B\oplus D$	$\overline{AD+BC}$	$\overline{AD+AC}$	$\overline{AD\cdot B+B}$
2	与非	或非	同或	异或	与或非	OC 门	三态门
3	1	0	0	1	0	0	1

五、(12分)

解: 按题意

$$F = \overline{X}(ABC + \overline{A}\cdot\overline{B}\cdot\overline{C}) + X\cdot\overline{ABC + \overline{A}\cdot\overline{B}\cdot\overline{C}}$$

$$= X \oplus (ABC + \overline{A}\cdot\overline{B}\cdot\overline{C})$$

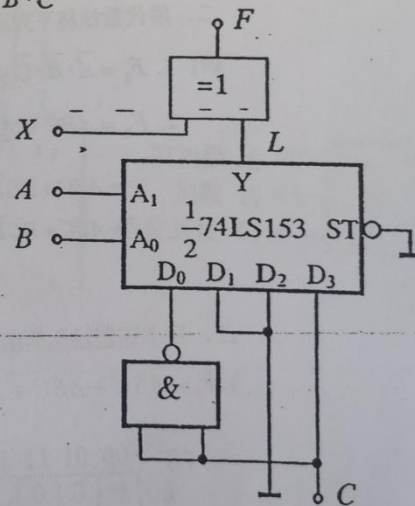
用四选一数据选择器实现函数

$$L = ABC + \overline{A}\cdot\overline{B}\cdot\overline{C}$$

若令  $A_1 = A$ ,  $A_0 = B$ ,

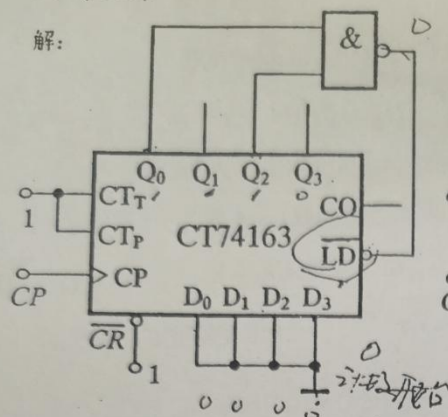
则  $D_0 = \overline{C}$ ,  $D_3 = C$ ,  $D_1 = D_2 = 0$ ,

电路如图所示。

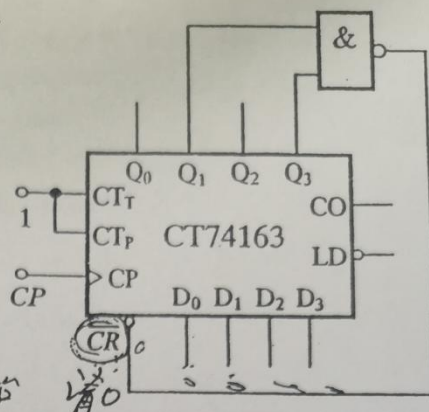


八、(10分)

解:



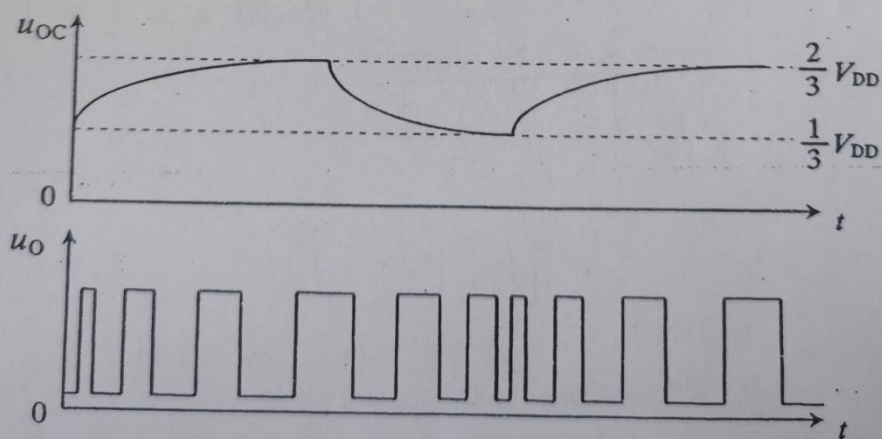
六进制加法计数



十进制加法计数

九、(10分)解: 根据公式可得  $f = \frac{1.443}{[(R_1 + 2R_2)C_1]} = 1.023\text{Hz}$

输出波形如图所示



# 试卷一(答案)

## 一、填空: (14分)

1. 220 , 1101 1100 , 334 .

2. 147 , 93 .

3.  $\overline{F} = B \cdot \overline{A} \cdot \overline{C} \cdot \overline{D} + \overline{A} \cdot \overline{B} \cdot \overline{C} + D$  ,  $F' = \overline{B} \cdot \overline{A} \cdot \overline{C} \cdot \overline{D} + AB \cdot \overline{C} + \overline{D}$

4.  $2^n$

5. 8 , A/D .

6. 8k

7. 8

8. 高 ; 低 .

## 二、用代数法将下列函数化简为最简与或表达式。(10分)

解: 1.  $F_1 = \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A} \cdot \overline{B} \cdot \overline{C} + \overline{A} \cdot \overline{B} \cdot C = 1$

2.  $F_2 = ABC + \underline{ABD} + \underline{BCD} + \underline{BD} + \underline{BC}$  - - -

$= ABC + BCD + \underline{BD} + \underline{BC}$

$= ABC + BCD + B \cdot \overline{CD} = ABC + B = B$

## 三、用卡诺图法化简函数, 写出它们的最简与或表达式。(10分)

1.  $F = \overline{A}\overline{B}\overline{C} + \overline{A}B\overline{C} + \overline{A}BC + \overline{B}CD$ ; 2.  $F = \sum m(3,5,8,9,11,13,14) + \sum d(0,15)$

CD \ AB	00	01	11	10
00	0	0	0	1
01	1	1	0	0
11	1	1	1	1
10	0	0	0	1

CD \ AB	00	01	11	10
00	×	0	1	0
01	0	1	0	0
11	0	1	×	1
10	1	1	1	0

解: 1.  $F = \overline{B}\overline{C} + \overline{A}B + \overline{B}CD$

2.  $F = \overline{B}CD + \overline{B}\overline{C}D + \overline{A}BC + \overline{A}\overline{B}C$

六、(10分)

解：按题意列全加器真值表（略），由真值表可得

$$S_i = \bar{A}_i \bar{B}_i C_{i-1} + \bar{A}_i B_i \bar{C}_{i-1} + A_i \bar{B}_i \bar{C}_{i-1} + A_i B_i C_{i-1}$$

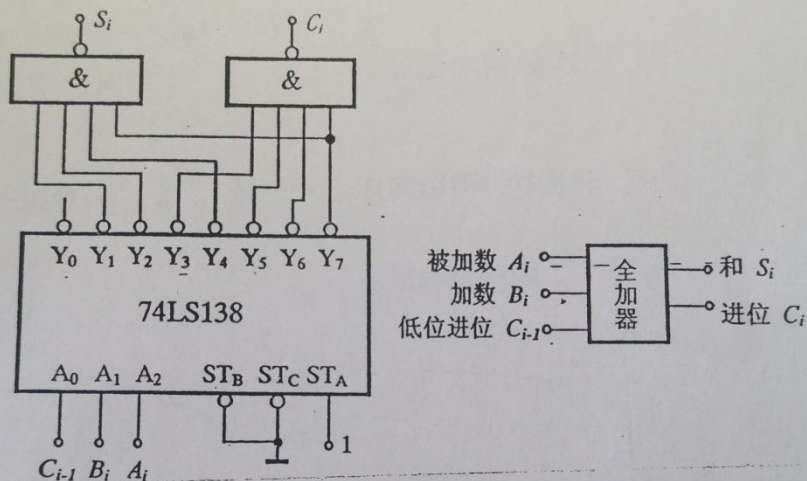
$$C_{ii} = \bar{A}_i B_i C_{i-1} + A_i \bar{B}_i C_{i-1} + A_i B_i \bar{C}_{i-1} + A_i B_i C_{i-1}$$

令  $A_2 = A_i$ （被加数）， $A_1 = B_i$ （加数）， $A_0 = C_{i-1}$ （低位进位），则

$$S_i = \bar{A}_2 \bar{A}_1 A_0 + \bar{A}_2 A_1 \bar{A}_0 + A_2 \bar{A}_1 \bar{A}_0 + A_2 A_1 A_0 = Y_1 + Y_2 + Y_4 + Y_7 = \bar{Y}_1 \bar{Y}_2 \bar{Y}_4 \bar{Y}_7$$

$$\text{同理可得 } C_i = \bar{Y}_3 \bar{Y}_5 \bar{Y}_6 \bar{Y}_7$$

全加器逻辑图如下图所示。



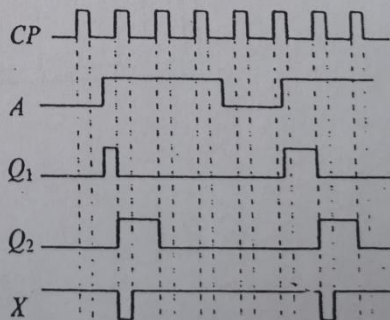
七、(10分)

解：图中所示电路是一个同步单次脉冲发生

电路，波形如右图所示。

在输入信号  $A$  上升沿后产生一个与  $CP$  脉冲同步、且宽度等于  $CP$  脉冲宽度的时钟单脉冲。

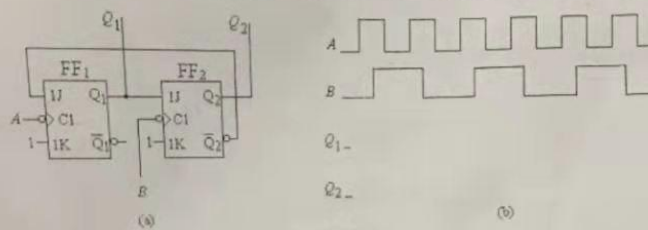
JKFF  $\begin{matrix} D \\ \Phi \end{matrix}$   
DFF





六、(8分)

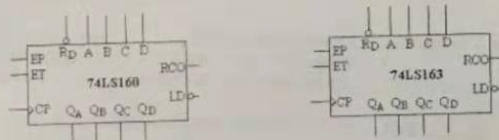
异步时序逻辑电路如下图(a)所示,试画出该电路在下图(b)中A、B作用下各触发器输出端 $Q_1$ 、 $Q_2$ 的波形。设初始状态 $Q_1Q_2=00$ 。



七、(12分)

已知74LS160是异步清零、同步置数4位BCD加计数器(逻辑符号如下图所示),74LS163是同步清零、同步置数4位二进制加计数器(逻辑符号如下图所示)。R<sub>0</sub>是清零端,LD是置数端,EP、ET是使能端, $Q_0$ 、 $Q_1$ 、 $Q_2$ 、 $Q_3$ 是计数输出端( $Q_0$ 为低位),D、C、B、A是预置数据输入端(D为高位),RCO是进位输出,RCO=ET $\bar{Q}_0$  $\bar{Q}_1$  (160),RCO=ET $\bar{Q}_0$  $\bar{Q}_1$  $\bar{Q}_2$  (163)。

试用一片74LS160和一片74LS163及最少的与非门,采用反馈置数法,构成用于时钟、秒计数的同步60进制计数器(个位逢十进一)。



八、(12分)

某同步时序逻辑电路的编码状态如下图所示,试用JK触发器设计此电路,写出最简的激励方程组(不要求画逻辑电路图)。

