#### PREPARATION REPORT LAB2

### ADVANCED CPU ARCHITECTURE AND HARDWARE ACCELERATORS LAB

361.1.4693

## Nachman Mimoun 321730558 Danel Barsheshet 209471242

# 

#### מבוא

#### תיאור המערכת –

המערכת שפותחה היא מעגל דיגיטלי סינכרוני המקבל אות כניסה x ברוחב n ביטים, ומטרתה לזהות תת-סדרה באורך לפחות m דגימות העומדת בתנאי שנקבע על ידי הכניסה DetectionCode בטווח 0 עד 3. התנאים האפשריים הם:

- .1 הוא בדיוק: DetectionCode = 0 ההפרש בין דגימה בדיוק: DetectionCode = 0
- . בדיוק (j-2) הוא לפניה (j-1) לשניים לפניה (j-2) הוא בדיוק :DetectionCode = 1
- .3 הוא בדיוק: DetectionCode = 2 ההפרש בין דגימה קודמת (j-1) לשניים לפניה (j-2).
- .4 בדיוק (j-2) הוא לפניה (j-1) לשניים לפניה :DetectionCode = 3

<b>DetectionCode</b>	Condition
0	x[j-1] - x[j-2] = 1
1	x[j-1] - x[j-2] = 2
2	x[j-1] - x[j-2] = 3
3	x[j-1] - x[j-2] = 4

Table 1: cond value

.detector אות היציאה מופעל אות לפחות, מופעל אות היציאה מקונה באורך.

#### מבנה המערכת:

המערכת מורכבת מ-3 תהליכים מקביליים:

#### : Two-sample array תהליך

ena אות שעון כאשר שעון בכל ומתעדכנים , x ומתעדכנים את בהדגימות אחרים את -x\_2 ו x\_1 רגיסטרים -xיסטרים אות -x\_2 ו אומרים העיל

#### : Single Adder based Condition Logic תהליך

המערכת משתמשת ברכיב חיצוני Adder המקבל שני וקטורים b ו- b ברוחב המערכת המערכת היצוני Adder המערכת ברכיב S ומפיק C ונשא יציאה ברכים היצוני S ונשא יציאה המערכת המער

מודיול אם מתקבל שוויון המערכת בין  $x\_1$  ל-  $x\_1$  אם מתקבל שוויון המערכת גודול המערכת בין  $x\_1$  ל-  $x\_1$  אם מתקבל שוויון המערכת מוציאה בין  $x\_1$  המציאה וויון המערכת מוציאה בין  $x\_1$ 

#### <u>: m\_valid\_process</u>

סופר במשתנה count כמה פעמים ברצף מתקבל אות valid המעיד על תת-סדרה תקינה. אות detector מופעל כאשר count גדול או שווה ל-m.

#### System Top Entity Process3 In case, there is more than m valid series elements in a row, Process2 {i.e. elements x[j -Single Adder based 1], x[j-2], ..., x[j-1]**Condition Logic:** Process1 detector m-1], ...} $diff \triangleq x[j-1] - x[j-2]$ x[j-1]detector='1' else '0' Two-sample xvalid $= \{1, diff = DetectionCode\}$ array x[j-2]0,else clkclkena enaclkrst ena-DetectionCode

Figure 1: System structure

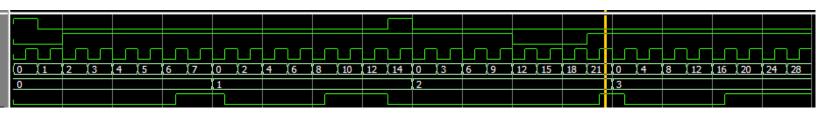
#### : הרצת הסימולציה

top ביחד עם קבצי הישות testbench -הסימולציה קימפול וריצה של קובץ ה- לווים ביחד עם קבצי הישות tb1.vhd ביחד עם קבצי הישות הסימולציה הנלווים .

הסימולציה אמורה לכסות מגוון מקרים כגון:

- שונים לאורך זמן, כולל מצבים של תתי-סדרות תקינות ולא תקינות.
  - תוך כדי הסימולציה. DetectionCode שינויים בערך
    - אותות אפשור ena פעיל וכבוי.
      - rst אתחול המערכת עם •

משך הסימולציה מספיק ארוך כדי לראות את ההתנהגות הדינמית של המערכת ולתפוס מצבים מעניינים.



#### : ניתוח התוצאות

על פי תוצאות הסימולציה שהתקבלו מריצת קובץ ה-testbench, ניתן לומר שהמערכת שתוכננה מתפקדת בצורה תקינה ועומדת בדרישות שהוגדרו:

- א. ניתן לראות שהאות x גדל בצורה לינארית כמתוכנן, כאשר הקפיצות הן בגודל k+1 בכל ns100. המערכת מזהה בהצלחה את תתי הסדרות התקינות בהתאם לערך של DetectionCode.
- ב. האותות הפנימיים  $x\_1$  ו- $x\_2$  עוקבים אחר השינויים ב-x בהפרש של דגימה אחת ושתיים בהתאמה, כל עוד האות ena במצב '1'. הם משמשים בסיס לחישוב תקינות ההפרשים.
  - ג. האות valid מחושב כראוי ומשקף נכונה האם ההפרש בין  $x\_1$  ל- $x\_1$  תואם את valid ג. האות ערכו עובר ל-'1' ברגע שמזוהה הפרש תקין ול-'0' אחרת.
- ד. האות detector מופעל כאשר ישנן לפחות m דגימות דגימות ושאר דלוק באופן לבאופן לבאות האות ליעמול מופעל כאשר ישנן לפחות valid=0. עוד תנאי זה מתקיים, ונכבה ברגע שמופיע
  - ה. המערכת מגיבה כהלכה לשינויים באותות הבקרה rst ו-ena. בזמן rst=1 כל האותות מאותחלים. המערכת מפסיקה לפעול כש-rst=1 וממשיכה מהמצב האחרון כשהוא שב ל-rst=1.
- ו. בדיקה של ערכים שונים של DetectionCode מראה שהמערכת אכן מסוגלת לזהות תתי סדרות מסוגים שונים בהתאם לתנאי שהוגדר.

באופן כללי, התוצאות המתקבלות תואמות את ההתנהגות הצפויה של המערכת על פי הבנת הדרישות והמימוש של הקוד. לא נצפו אי-התאמות מהותיות בין הסימולציה לבין הערכים הידועים מראש.

#### דיון ומסקנות:

לסיכום, המערכת שפותחה במסגרת מעבדה זו מממשת בהצלחה את היכולת לזהות תתי-סדרות בזרם נתונים, כאשר התנאי לתקינות נקבע דינמית על ידי קלט חיצוני. המנגנון מבוסס על רכיבי חומרה בסיסיים כגון אוגרים, מחברים והשוואות, המאורגנים במבנה מקבילי חסכוני.

הקוד נכתב בצורה מודולרית וברורה תוך הפרדה בין התהליכים השונים. נעשה שימוש יעיל ברכיבים חיצוניים קיימים כדי לפשט את המימוש.

תוצאות הסימולציה שבוצעה באמצעות ה-testbench מראות התנהגות תקינה של המערכת במגוון רחב של תרחישים, כולל מקרי קצה. ניתן לראות שהיא מגיבה כראוי הן לשינויים בנתוני הכניסה והן לערכים השונים של אותות הבקרה. לא זוהו באגים או סתירות לעומת הפונקציונליות הנדרשת.

ככלל, ניתן לומר שהמימוש הנוכחי של המערכת עומד ביעדים שהוצבו במסגרת המעבדה, ומהווה בסיס איתן להמשך פיתוח ושכלולים נוספים בעתיד.