

Práctica 3

Diseño de circuitos de acondicionamiento y amplificación de señales de electrocardiograma.

1. OBJETIVOS

- Diseño e implementación de una etapa de acondicionamiento con filtro pasa-altos y amplificador de instrumentación.
- Diseño e implementación de un filtro Sallen-Key en configuración pasa-bajos.
- Integración de bloques e incorporación del control de ganancia mediante un potenciómetro digital.

2. INTRODUCCIÓN

El dispositivo vestible a diseñar en el marco del curso, debe ser capaz de adquirir datos de electrocardiograma (ECG) según el esquema de la figura 1. Las primeras dos partes de la presente práctica se centrarán en el diseño e implementación de las componentes del bloque analógico, que se muestran en la figura 2. En la parte III se integrará el bloque analógico diseñado con el bloque digital.

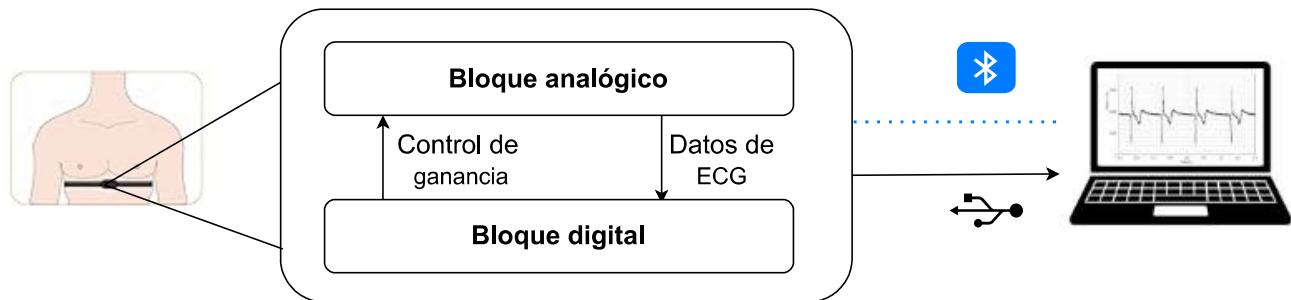


Figura 1. Diagrama de alto nivel del dispositivo vestible a diseñar.

El rol del bloque analógico es acondicionar las señales de ECG, es decir, filtrarlas y amplificarlas, para su correcta visualización y posterior procesamiento. Para esto se divide en tres etapas. La primera consiste en un filtrado pasa-altos para eliminar la componente DC de la señal adquirida. Las señales de ECG son diferenciales, por lo que a continuación se usará un amplificador de instrumentación para generar una salida referida a tierra (single-ended). Esta etapa también introducirá una ganancia variable y controlada por el bloque digital, ya que el rango de amplitudes ocupadas por la señal de ECG puede variar de una persona a otra. Finalmente, se usará un filtro pasa-bajos para eliminar componentes en frecuencias superiores al rango de interés, que podrían introducir ruido en la medida.

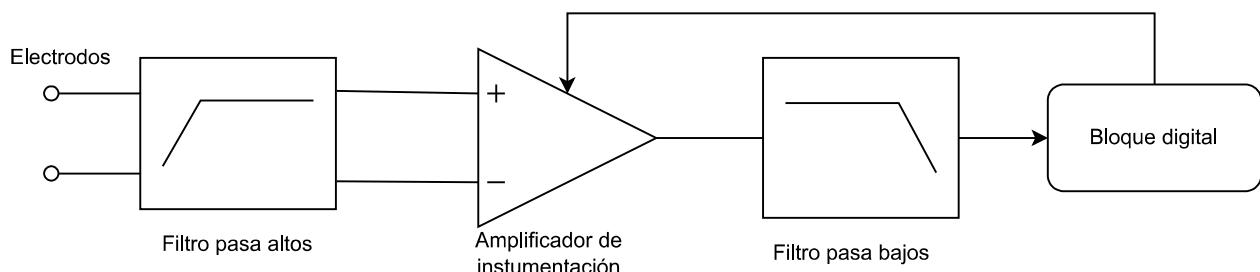


Figura 2. Etapas del bloque analógico.

3. MATERIALES

- **Analog Discovery 2:** se utilizará para la verificación de los circuitos de acondicionamiento, como adquisidor de señales y controlador de hardware.
- **Materiales de ensamblado:** protoboards y cables.
- **Componentes electrónicos pasivos:** resistencias y capacitores, se definirán en la etapa de diseño.
- **Componentes activos:** es imprescindible consultar sus hojas de datos.
 - Integrado con amplificadores operacionales TLV274.
 - Amplificador de instrumentación AD623.
 - Potenciómetro digital MCP4131
- **Computadora:** debe contar con los programas necesarios para la práctica instalados (WaveForms y LTspice).

TAREAS DE LA PARTE I

4. ETAPA DE ENTRADA

En esta parte se diseñará el filtro pasa-altos de la entrada, utilizando el amplificador de instrumentación con ganancia variable AD623 como en el circuito de la figura 3. Considere $VDD = 3.3V$, y $V_{BIAS} = 1.65 V$.

4.1. Objetivos específicos

1. Diseño del filtro pasa-altos.
2. Familiarización con la configuración amplificador de instrumentación.
3. Simulación del circuito en *LTspice*.
4. Armado del circuito en protoboard y relevamiento con *Waveforms*.

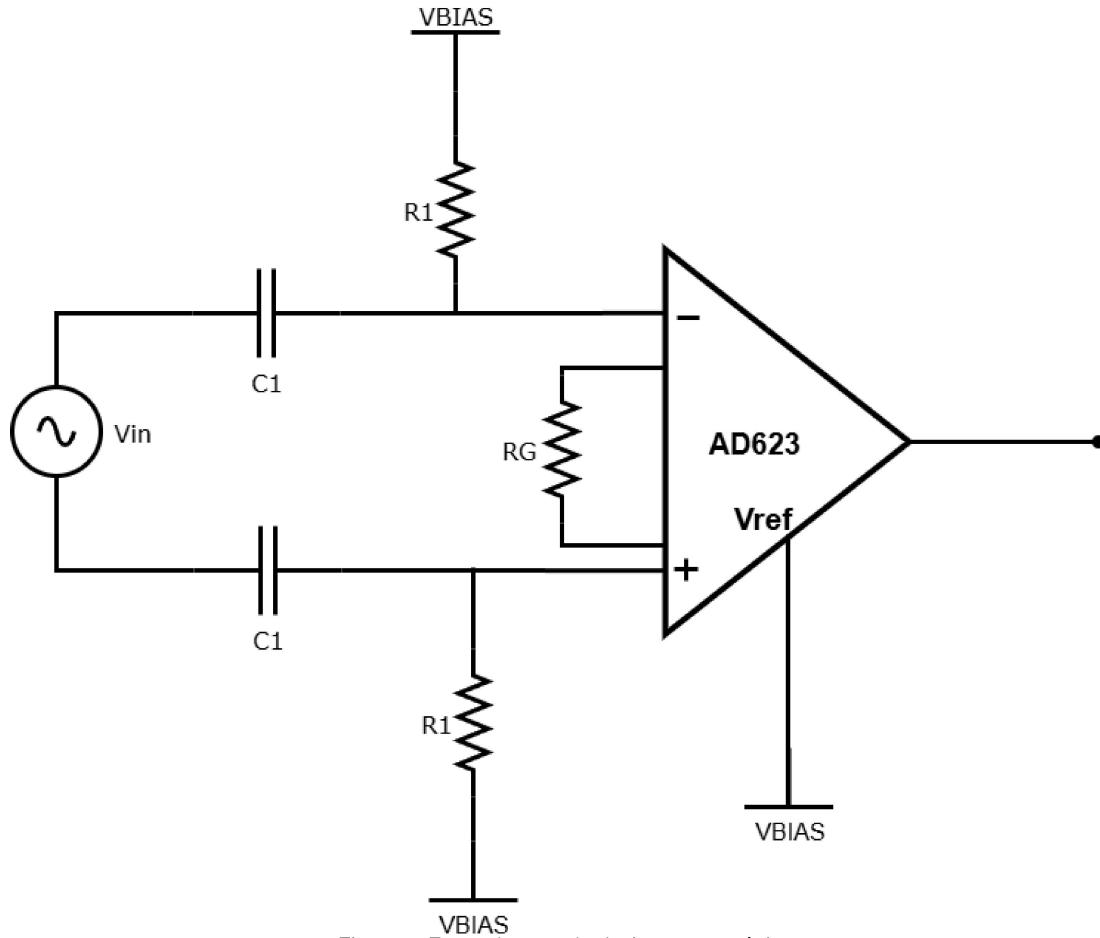


Figura 3. Etapa de entrada del bloque analógico

4.2. Diseño del filtro pasa-altos

Diseñe R_1 y C_1 para una frecuencia de corte $f_{-3dB} \approx 500mHz$.

4.3. Familiarización con la configuración amplificador de instrumentación

1. Demuestre que la ganancia diferencial del AD623 es como en (1). Considere amplificadores ideales y resistencias perfectamente equilibradas.
2. ¿Qué rango de valores debería tomar R_G para que la etapa tenga una ganancia de entre 200 V/V y 1000 V/V?
3. ¿Cómo afecta el valor de V_{REF} a la salida del AD623? ¿Cómo limita esto la funcionalidad del amplificador?
4. Considerando el peor caso de CMRR reportado en la hoja de datos del AD623, ¿cuál es el mayor valor de entrada en modo común que no hace saturar el amplificador? Considere la ganancia más restrictiva del punto 2.
5. Para el caso de ganancia máxima, calcule el voltaje de offset a la salida.

$$G(R_G) = 1 + \frac{100k\Omega}{R_G} \quad (1)$$

4.4. Simulación del circuito en *LTS spice*

1. Simule el circuito de la figura 3 usando LTspice. Para el AD623, use el modelo disponible en el EVA del curso.
2. Mida el punto de operación para $G = 1000 \text{ V/V}$.
3. Releve la respuesta en frecuencia de la etapa.

4.5. Armado del circuito en protoboard y relevamiento con *Waveforms*

1. Arme el circuito de la figura 3 en una protoboard. Para fijar el valor de V_{BIAS} , use uno de los amplificadores del TLV274 en configuración seguidor, con un divisor resistivo.
2. Releve la respuesta en frecuencia para una ganancia de 1000 V/V. Observar que la herramienta Network del *Waveforms* permite una entrada mínima de 20 mV. Con una ganancia de 1000 V/V no será posible relevar la respuesta en frecuencia sin que los circuitos saturen. Por este motivo, será necesario adaptar la entrada a un valor menor, mediante un divisor de tensión.

5. FILTRO SALLEN-KEY

El circuito de la figura 4 muestra un filtro Sallen-Key en su configuración pasa-bajos. El Sallen-Key es un filtro de segundo orden, por lo que su transferencia puede escribirse como en (2).

$$H(s) = \frac{K}{w_o^2 + 2w_o\xi s + s^2} \quad (2)$$

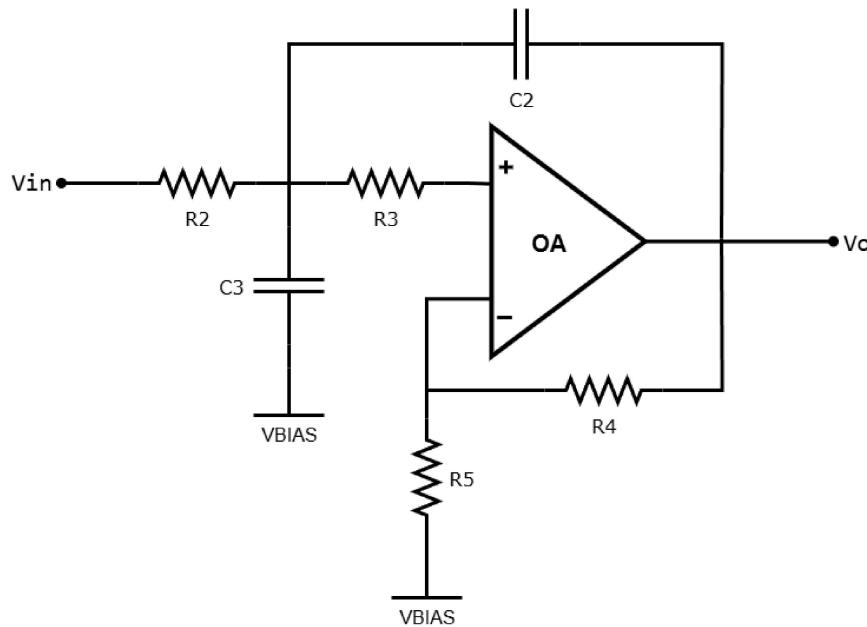


Figura 4. Filtro pasa-bajos Sallen-key.

5.1. Objetivos específicos

1. Diseño del filtro.
2. Simulación el circuito en *LTS spice*.
3. Armado del circuito en protoboard y relevamiento con *Waveforms*.

5.2. Diseño del filtro

1. Demuestre que la transferencia del circuito de la figura 4 es como en (3).
2. Explique qué son ξ y w_o en (2).
3. Elija los valores de R_2 , a R_5 para obtener $\xi \approx 1,5$ y $w_o \approx 80\text{Hz}$. Considere $C_2 = C_3 = 100\text{nF}$.

$$\frac{v_o}{v_i} = \frac{K}{1 + [(R_2 + R_3)C_3 + (1 - K)R_2C_2]s + R_2R_3C_2C_3s^2} \quad \text{con } K = 1 + \frac{R_4}{R_5} \quad (3)$$

5.3. Simulación del circuito en *LTS spice*

1. Simule el circuito de la figura 4 usando *LTS spice*.
2. Mida su punto de operación.
3. Releve la respuesta en frecuencia del filtro.

5.4. Armado del circuito en protoboard y relevamiento con *Waveforms*

1. Arme el circuito de la figura 4 en una protoboard. Para fijar el valor de V_{BIAS} , use uno de los amplificadores del TLV274 en configuración seguidor, con un divisor resistivo.
2. Releve la respuesta en frecuencia del filtro.