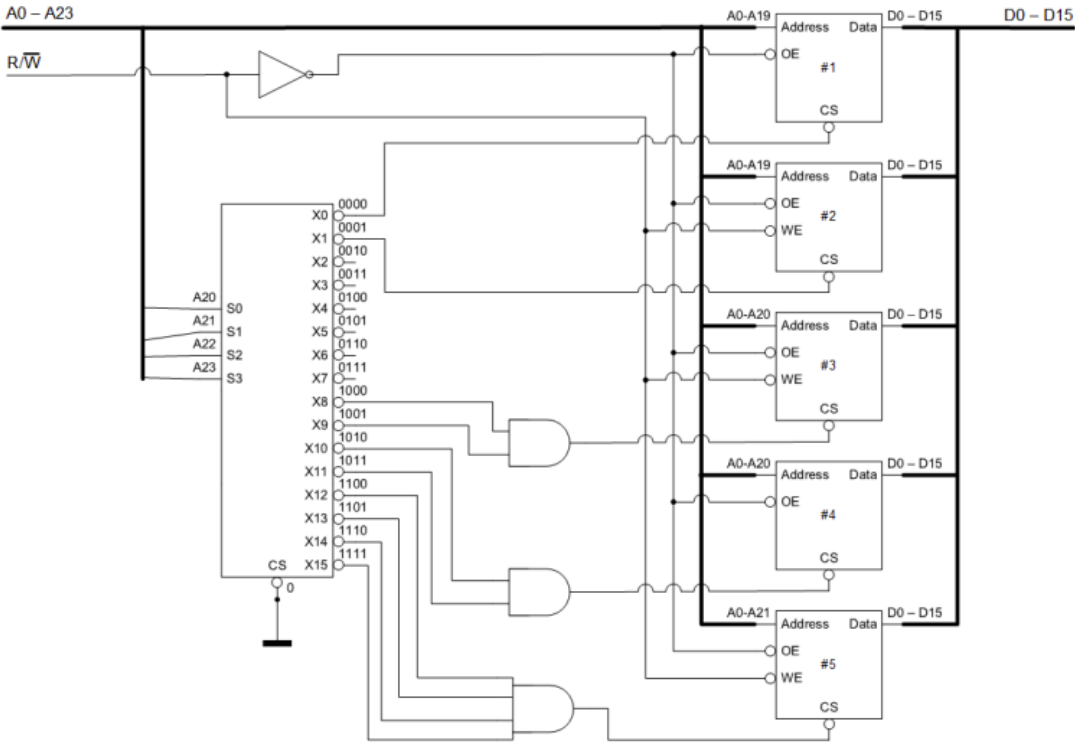


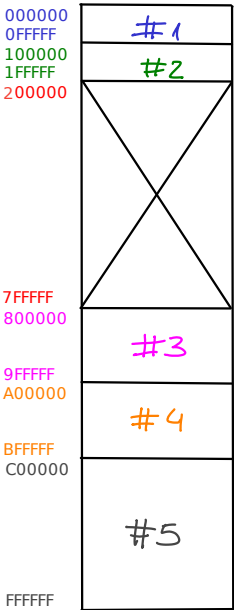
Ejercicio 6:
Basados en el sistema de memoria mostrado en la figura.



A. Calcular el máximo espacio direccionable por el procesador expresado en palabras de 16 bits.

El sistema de memoria tiene 24 cables de direccionamiento, por lo tanto puede direccionar 16 megas de 16 palabras, de los cuales sólo 10 se están utilizando.

B. Desarrollar el mapa de direcciones implementado indicando el inicio y final de cada bloque de memoria.

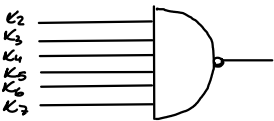


- C. Indicar en qué bloque se encuentran las siguientes direcciones:
- i. 0x 654321 en el espacio no implementado
 - ii. 0x ABCDEF en #4
 - iii. 0x FEDCBA en #5
 - iv. 0x 123456 en #2
 - v. 0x200000 en el espacio no implementado

D. Diseñar con compuertas lógicas un circuito que proporcione un “1” a la salida cuando la dirección generada por el procesador no esté en el mapa de memoria implementado.

La dirección generada por el procesador no está en el mapa de memoria implementado cuando las señales de salida de decodificador no son utilizadas, éstas son K₂... K₇.

Como la salida del decodificador está activa por bajo, para lograr un “1” en el circuito que voy a implementar necesito una compuerta NAND:



E. ¿Esta implementación genera posiciones imagen de algún bloque de memoria?,
¿Por qué?

Esta implementación no genera posiciones imagen de ningún bloque ya que todas las señales de direccionamiento están conectadas ya sea directamente a las señales de adress del chip o mediante el chip select y el decodificador.