

Ejercicio 2:

Un sistema digital recibe información en forma de palabras de 5 bits (**ABCDE**) en un código protegido contra errores, de tal forma que cualquier dato que se reciba debe contener 3 y sólo 3 bits en '1'. Diseñar un circuito con las entradas **ABCDE** y una salida **err** que se *activa por bajo* cuando se recibe un dato incorrecto.

- Construir la tabla de verdad para dicho sistema.
- Obtener la ecuación lógica como suma de minitérminos y producto de maxitérminos (funciones canónicas).
- Implementar el sistema con una PLA.

A	B	C	D	E	err
0	0	0	0	0	0
0	0	0	0	1	0
0	0	0	1	0	0
0	0	0	1	1	0
0	0	1	0	0	0
0	0	1	0	1	0
0	0	1	1	0	0
0	0	1	1	1	1
0	1	0	0	0	0
0	1	0	0	1	0
0	1	0	1	0	0
0	1	0	1	1	1
0	1	1	0	0	0
0	1	1	0	1	1
0	1	1	1	0	1
0	1	1	1	1	0
1	0	0	0	0	0
1	0	0	0	1	0
1	0	0	1	0	0
1	0	0	1	1	1
1	0	1	0	0	0
1	0	1	0	1	1
1	0	1	1	0	1
1	0	1	1	1	0
1	1	0	0	0	0
1	1	0	0	1	1
1	1	0	1	0	1
1	1	0	1	1	0
1	1	1	0	0	1
1	1	1	0	1	0
1	1	1	1	0	0
1	1	1	1	1	0

$$f_k = \overline{A}\overline{B}CDE + \overline{A}B\overline{C}DE + \overline{A}BC\overline{D}E + \overline{A}BCDE + A\overline{B}\overline{C}DE + A\overline{B}C\overline{D}E + A\overline{B}CDE + AB\overline{C}\overline{D}E + ABC\overline{D}\overline{E}$$

$$f_k = (A+B+C+D+E)(A+B+C+D+\overline{E})(A+B+C+\overline{D}+E)(A+B+C+\overline{D}+\overline{E})(A+B+\overline{C}+D+E)(A+B+\overline{C}+D+\overline{E})(A+B+\overline{C}+\overline{D}+E)(A+B+\overline{C}+\overline{D}+\overline{E})(\overline{A}+B+C+D+E)(\overline{A}+B+C+D+\overline{E})(\overline{A}+B+C+\overline{D}+E)(\overline{A}+B+C+\overline{D}+\overline{E})(\overline{A}+B+\overline{C}+D+E)(\overline{A}+B+\overline{C}+D+\overline{E})(\overline{A}+B+\overline{C}+\overline{D}+E)(\overline{A}+B+\overline{C}+\overline{D}+\overline{E})$$

Luego, la implementación mediante una PLA es la siguiente:

