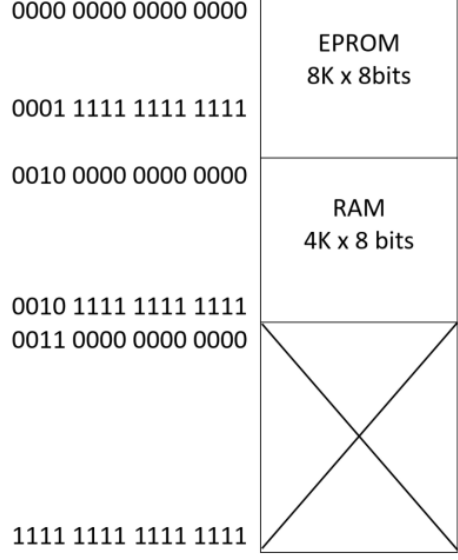


Ejercicio 4:

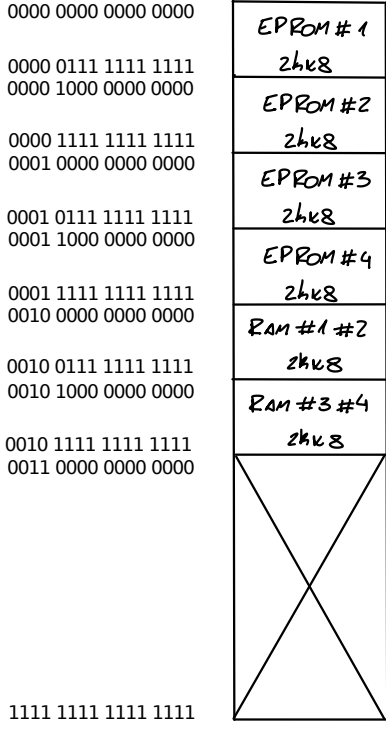
Construir un sistema de memoria como el que se muestra en el mapa de memoria de la figura. Se dispone para su implementación con los siguientes “chip” de memoria: EPROM de 2K x 8 bits y RAM de 2K x 4 bits.

- A. Realizar una implementación que NO genere posiciones imagen en el espacio no implementado.
- B. Realizar una implementación en la cual se generen posiciones imagen del contenido de la EPROM y la RAM a lo largo de todo el espacio direccionable. Analizar: ¿cuántas veces se replica el contenido de la RAM? y ¿cuántas veces se replica el contenido de la EPROM?, ¿por qué?

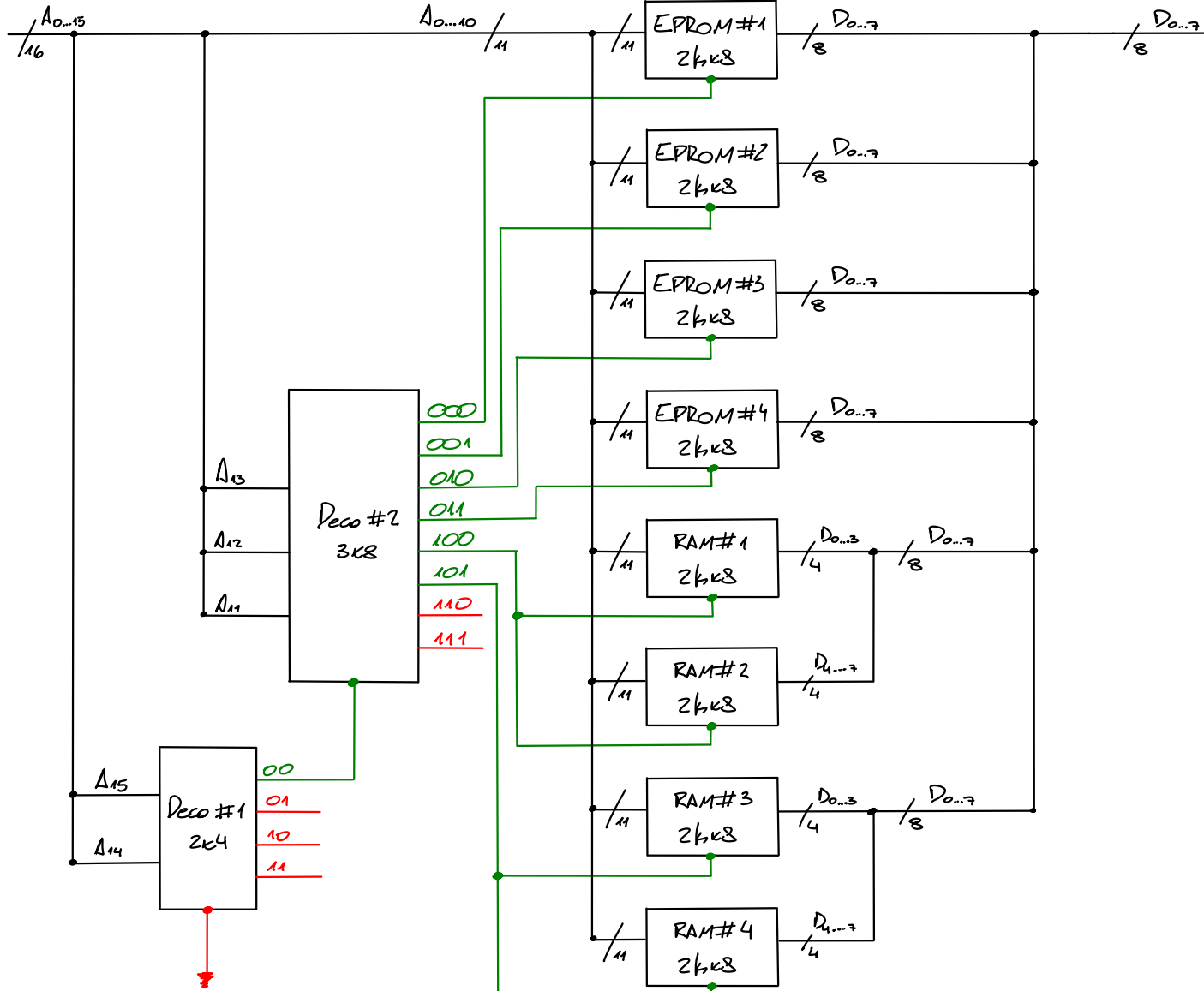


Antes de la implementación, tener en cuenta:

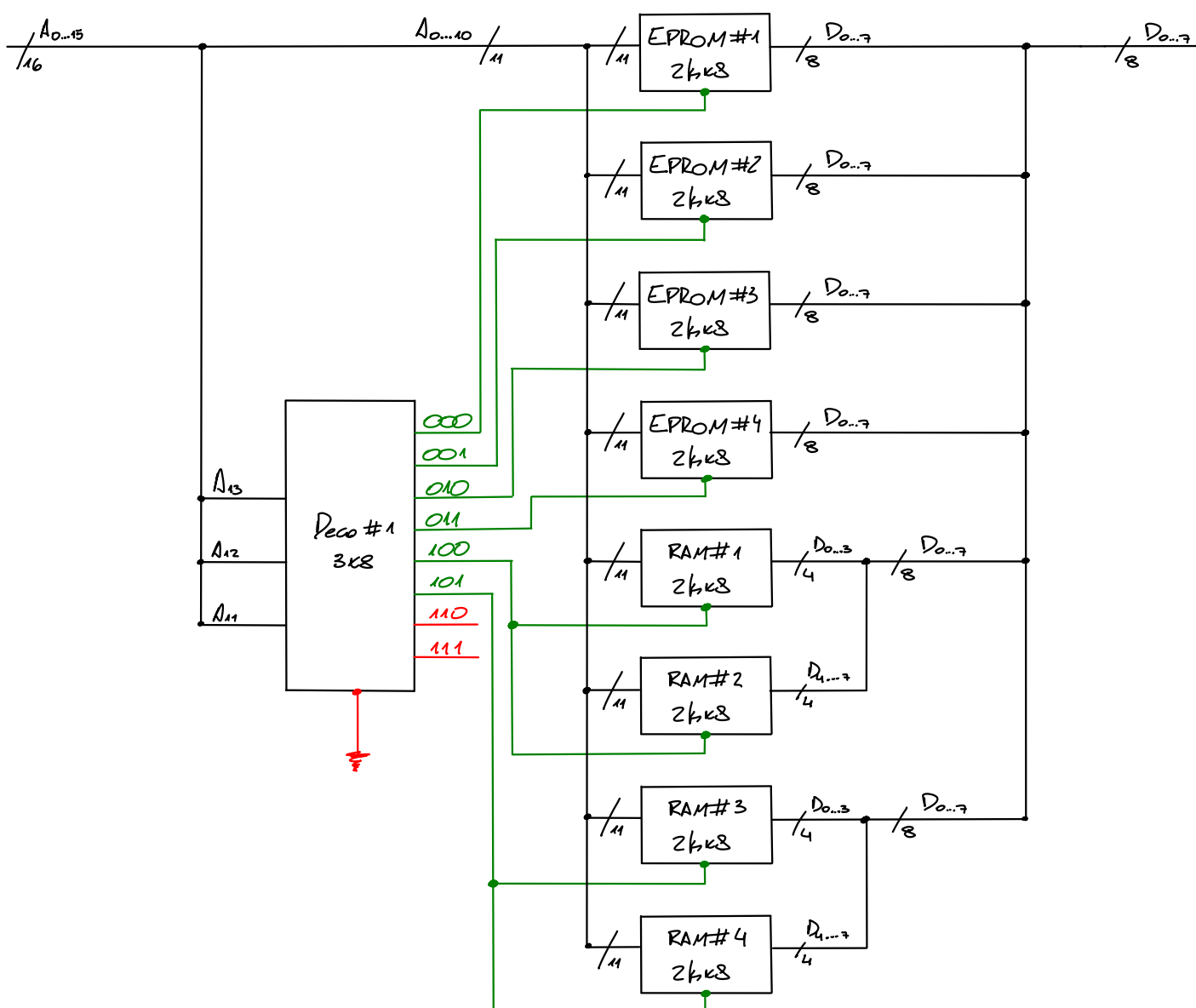
- Hay 16 señales de entrada y las palabras son de 8 bits, entonces el sistema es de 64Kx8
- Para la implementación del chip EPROM 8Kx8 mediante chips 2Kx8, voy a necesitar 4 de éstos conectados en serie, cada uno tiene 11 señales de entrada, por lo que las 2 señales restantes ($8K=2^8$) irán a un decodificador 2x4 cuyas salidas serán el enable de cada chip 2Kx8.
- Para la implementación del chip RAM 4Kx8 mediante chips 2Kx4 también voy a necesitar 4 de estos chips, 2 conectados en serie y 2 en paralelo, para elegir que serie de chips usar, voy a disponer de un decodificador 1x2.
- El mapa de memoria detallado quedaría de la siguiente manera:



A) Implementacion sin posiciones imagen.



B) Para hacer una implementación que genere posiciones imagen, debo eliminar el decodificador #1 de la implementación anterior:



Como A₁₅ y A₁₄ no están codificados, en este caso se generan 3 posiciones imagen que se suman a la implementación que hicimos. El mapa de memoria es el siguiente:

