Ejercicio 5:

Diseñar un Shift Register de 4 bits (con entradas y salidas de datos en serie y paralelo) con dos señales de control C_1 y C_0 tales que:

Si C_1C_0 = "00", el registro pone todas sus salidas a cero (reset).

Si C_1C_0 = "01", el registro desplaza 1 bit a la derecha.

Si C_1C_0 = "10", el registro mantiene la información.

Si C_1C_0 = "11", el registro carga información por su entrada en paralelo.

Si se analiza el registro como una caja negra, se requieren 4 entradas en paralelo (IN3...INO), 4 salidas en paralelo (OUT3...OUTO), una entrada en serie (INs), una salida en parelelo (OUTs). Además, será necesaria una entrada de reloj (clock) para sincronizar los flip-flops y dos entradas de control (C1, CO).

