

Ejercicio 10:

Un MULTIPLEXOR (MUX) es un circuito combinacional que selecciona información binaria de muchas entradas y la dirige a una única salida (Y), conforme al estado de las señales de selección. Si un MUX posee '2^N' entradas de información (D) requiere 'N' señales de selección (S).

- a. Expresar la tabla de verdad de un MUX de 2 entradas (y una salida) y su implementación mediante el uso de compuertas lógicas (AND, OR, NOT, NOR, NAND, etc.)
- b. Mostrar cómo se puede usar un MUX para obtener una compuerta NOT.
- c. ¿Cómo obtener un MUX de 4 entradas (y una salida) en base a multiplexores de 2 entradas?
- d. ¿Cómo obtener un multiplexor de 'N' entradas con multiplexores de 2 entradas?

a)

S	D ₁	D ₀	Y
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	1
1	1	1	1

⇒

S	D ₁	D ₀	Y
0	x	0	0
0	x	1	1
1	0	x	0
1	1	x	1

	$\bar{D}_1\bar{D}_0$	\bar{D}_1D_0	D_1D_0	$D_1\bar{D}_0$
\bar{S}	0	1	1	0
S	0	0	1	1

$Y = 3D_0 + SD_1$

b) Negando la entrada de selección obtengo una compuerta NOT a partir de un MUX:

S	D	Y
0	0	1
0	1	0
1	0	1
1	1	0

c)

S ₁	S ₀	D ₃	D ₂	D ₁	D ₀	Y
0	0	x	x	x	0	0
0	0	x	x	x	1	1
0	1	x	x	0	x	0
0	1	x	x	1	x	1
1	0	x	0	x	x	0
1	0	x	1	x	x	1
1	1	0	x	x	x	0
1	1	1	x	x	x	1

- d)
- Sigo el siguiente algoritmo:
- 1- Implementar una primer columna de multiplexores de 2 entradas hasta obtener la cantidad de entradas requeridas.
 - 2- Luego implemento otra columna de multiplexores de 2 entradas, éstas serán las salidas de la columna anterior. (Notar que ésta segunda columna tendrá la mitad de multiplexores que la primer columna)
 - 3- Repetir la secuencia anterior hasta obtener una última columna con un sólo multiplexor de 2 entradas. Todas las líneas de selección de los multiplexores de una misma columna deben conectarse juntas, tomando el significado para la primer columna e incrementando en las siguientes columnas.