

Unidad 4: Transmisión en bloques de datos, detección de errores. Capa de Interfaz de red. (capa1)

1. Empaquetamiento de datos en bloques para el envío por la red.
 - a) Concepto de Bloque.
 - b) Concepto de Anidamiento.
2. Transmisión de bloques por multiplexión por división de tiempo.
3. Errores de transmisión y Detección de errores por los siguientes sistemas:
 - a) Por bit de paridad.
 - b) Por paridad bidimensional.
 - c) Por Cifra de comprobación o Sumas de chequeo.
 - d) Por Comprobación de Redundancia Cíclica. (CRC).

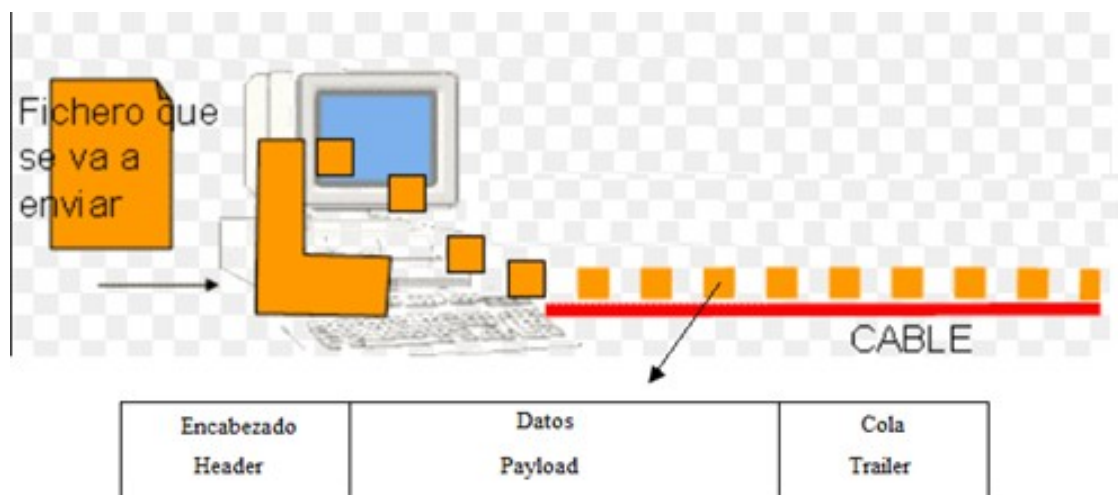
1. Empaquetamiento de datos en bloques.

a) Concepto de Cuadro o Bloque.

Se llama Cuadro de datos a cada uno de los bloques en que se divide la información a ser enviada. En todo sistema de comunicaciones resulta necesario dividir la información a enviar **en bloques de un tamaño máximo conocido**. Esto simplifica el control de la comunicación, las comprobaciones de errores, y la gestión de los equipos de encaminamiento. Un cuadro de datos **es la unidad fundamental de transporte de información** en todas las redes de computadoras modernas.

Un cuadro de la capa de Interfaz de Red, (capa 1), está compuesto de tres elementos:

- 1) Una **cabecera, (header en inglés)**, que **contiene la información necesaria para trasladar el paquete desde el emisor hasta el receptor.**
- 2) El **área de datos, (payload en inglés)**, **contiene los datos que se desean trasladar.**
- 3) La **cola, (tráiler en inglés)**, **que incluye códigos de detección de errores.**

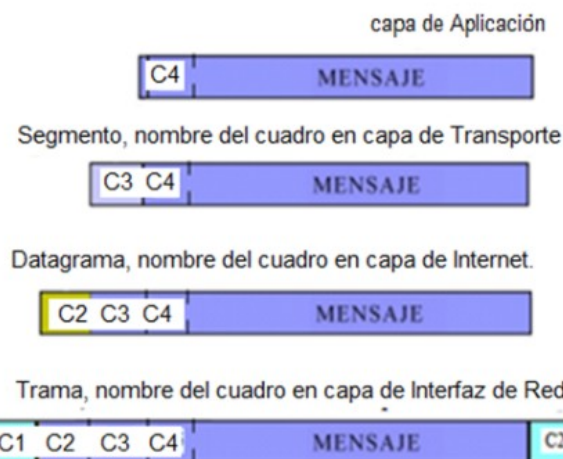
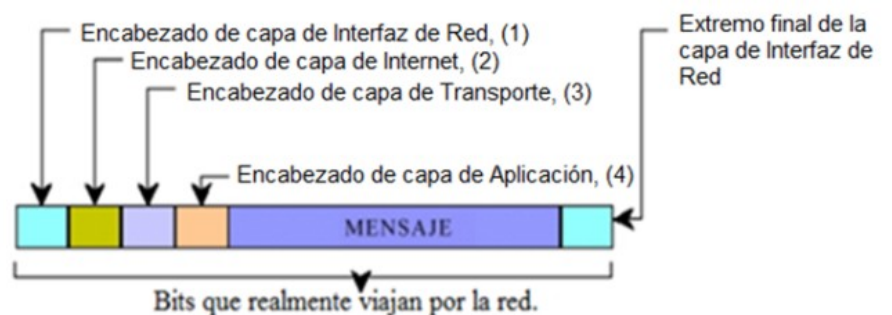
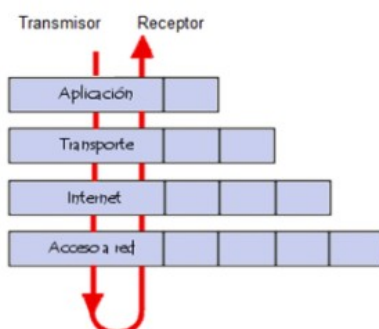
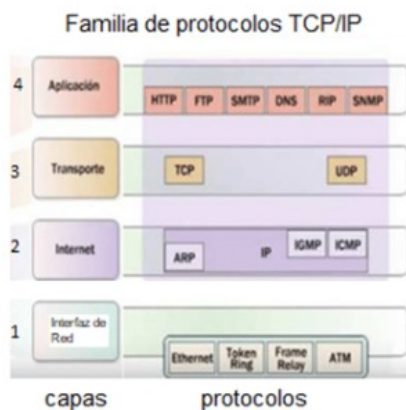


1. Empaquetamiento de datos en bloques.

b) Concepto de Anidamiento.

Aquí conviene desarrollar el concepto de **anidamiento**, que es el sistema por el cual las cabeceras de cada capa de la familia de protocolos TCP/IP, se van incorporando en orden al cuadro de datos.

Al bloque de información se lo denomina de distinta forma según la capa en la que es elaborado o comprobado.



2. Transmisión de Cuadros por multiplexión por división de tiempo.

La forma de transmisión de datos por medio de cuadros o bloques pequeños se puso en práctica con los sistemas de transmisión denominados, **Sistemas de transmisión por conmutación de tramas**. En este sistema la información es segmentada en pequeños bloques que, pueden viajar por distintos caminos hasta el destino, teniendo en la cabecera información del equipo receptor. Así este sistema es semejante al **sistema de correos tradicional**, en el que cada carta viaja por distintos caminos pero cada una de ellas tiene incorporado tanto el remitente como el destinatario, o sea el emisor y el receptor.

Esta forma de transmisión por conmutación de tramas, es completamente distinto al que se utilizaba anteriormente, conocido como **Sistemas de transmisión por conmutación de circuitos**, en el cual *antes de enviar la información se establece un circuito desde el origen hasta el destino, es decir se van conmutando o conectando conductores de transmisión hasta el equipo receptor*. Esta forma de transmisión es la que utiliza el **sistema de transmisión de la telefonía convencional**, en la cual cuando se va discando cada número, se está indicando la conexión que debe hacerse de subestación en subestación, para armar el circuito desde el origen al destino.

El Sistema de transmisión por conmutación de tramas, se encuentra comprendido dentro de los sistemas que realizan la transmisión por medio de dispositivos que manejan la **Multiplexión por división de tiempo**.

En la **Multiplexión por división de tiempo**, los equipos que quieren intercambiar datos comparten un mismo medio de transmisión, y por ello tienen que coordinar algún sistema de acceso al medio, que permita que uno de ellos tome el medio para transmitir y los demás deban esperar que termine esa transmisión, al final de la cual deberán de nuevo coordinar el acceso al medio para que otro equipo pueda transmitir. En este sistema de único medio de transmisión, los Hosts que quieren transmitir compiten en forma justa por el medio de transmisión, y ello se realiza de forma que todos tengan las mismas posibilidades de transmitir en distintos tiempos. El Host que transmitió un cuadro debe retirarse del medio y volver a competir para acceder al medio. Si ningún otro Host toma el medio, entonces puede volver a transmitir y retirarse, y así los ciclos de transmisión vuelven a repetirse.

3. Errores de transmisión y detección de errores.

Errores de Transmisión:

Son producidos por: tormentas eléctricas, bajas de energía, y otras interferencias electromagnéticas, (motores eléctricos).

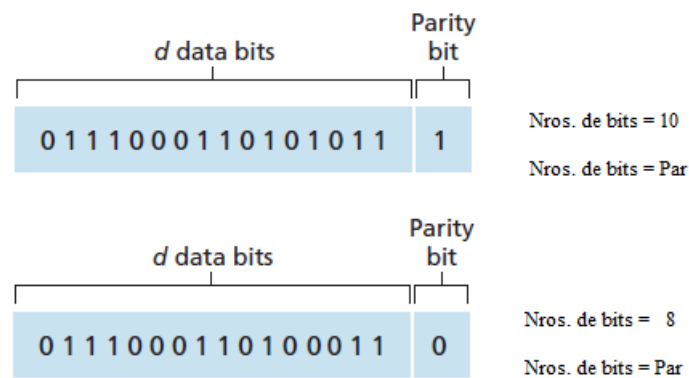
La interferencia puede:

- destruir completamente la señal.
- destruir parcialmente la señal.
- crear ruido aleatorios que parecen datos reales.

3. Errores de transmisión y detección de errores.

a) Mediante bits de paridad par, (even en inglés).

Este sistema de detección de errores consiste en agregar un bit al final de un bloque de bits, de tal manera que la cantidad total de unos del grupo completo, (datos más el bit de paridad), resulte par.

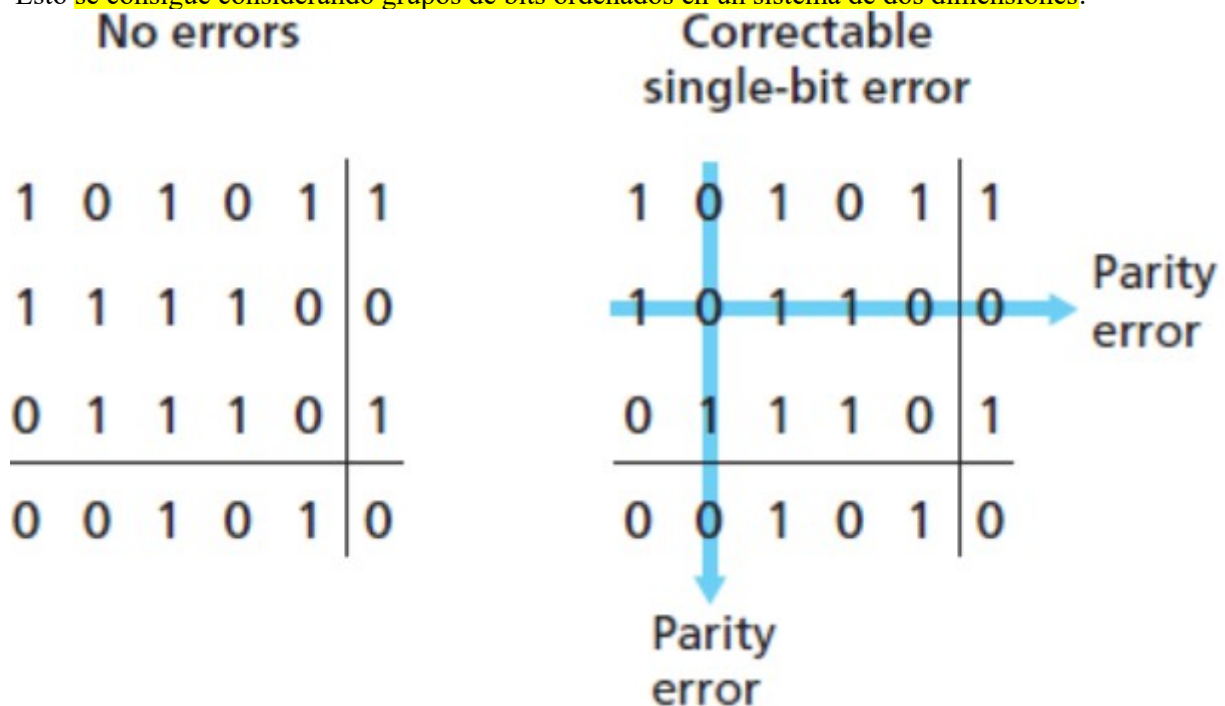


También existe el **Sistema de Paridad Impar, Odd**, en el cual el bit de paridad que se agrega debe cumplir con la consigna que el número de unos del grupo completo sea **Impar**. Sea par o impar el sistema de paridad, es acordado de manera que tanto el emisor como el receptor utilicen el mismo sistema. Este sistema de control de errores denominado Paridad, solamente puede detectar el cambio de un solo bit.

3. Errores de transmisión y detección de errores.

b) Mediante el sistema de paridad bidimensional.

Existe un sistema más complejo que puede detectar el bit modificado y también corregirlo. Esto se consigue considerando grupos de bits ordenados en un sistema de dos dimensiones.



Los bits de paridad se encuentran en la última columna de la derecha y en la última fila. Como se observa hay que enviar bits de paridad adicionales para que se pueda corregir un bit erróneo.

3. Errores de transmisión y detección de errores.

c) Por Cifra de comprobación o Sumas de chequeo:

Este sistema de detección de errores consiste en considerar a los grupos de bits configurados como palabras de 16 o 32 bits. De esta forma el transmisor ejecuta la suma de estas palabras y envía el resultado al final de la trama. El receptor efectúa la misma evaluación y compara el resultado con el enviado por el transmisor. Si no coincide es porque hay errores de bits en la transmisión. En el siguiente ejemplo se consideran palabras de 16 bits:

$$\begin{array}{r} \text{FOA1} \\ + 1\text{C12} \\ \hline 10\text{CB3} \\ + \quad \rightarrow 1 \\ \hline 0\text{CB4} \end{array}$$

| | | | | | | | | | | | |
|--|----|----|----|----|----|----|----|----|----|----|----|
| H | e | l | l | o | | w | o | r | i | d | . |
| 48 | 65 | 6C | 6C | 6F | 20 | 77 | 6F | 72 | 6C | 64 | 2E |
| 4865 + 6C6C + 6F20 + 776F + 726C + 642E + carry = 71FC | | | | | | | | | | | |

Puede ser suma simple o OR-Exclusive

Sistemas numéricos, relaciones.

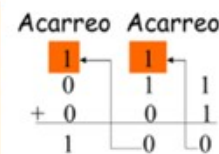
| | | | | | | | | | | | | | | | | | |
|-------------|---|---|---|---|---|---|---|---|---|---|----|----|----|----|----|----|----|
| Hexadecimal | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | A | B | C | D | E | F | 10 |
| Decimal | 0 | 1 | 2 | 3 | 4 | 5 | 6 | 7 | 8 | 9 | 10 | 11 | 12 | 13 | 14 | 15 | 16 |

| | | | | |
|-------------|------|------|------|------|
| Hexadecimal | 0 | F | 1 | 4 |
| Binario | 0000 | 1111 | 0001 | 0100 |

Este sistema denominado **Comprobación por Sumas de Chequeo**, puede detectar más errores que el bit de paridad, pero está comprobado que si cambian cuatro o más bits en el grupo transmitido, no podrá detectar los errores. En el siguiente ejemplo se cambiaron los cuatro bits de la segunda columna.

| | | | |
|------|---|------|---|
| 0001 | 1 | 0011 | 3 |
| 0010 | 2 | 0000 | 0 |
| 0011 | 3 | 0001 | 1 |
| 0001 | 1 | 0011 | 3 |
| 0111 | 7 | 0111 | 7 |

| | |
|------------|----------------------|
| 0 + 0 = 0 | Suma 0 con acarreo 0 |
| 0 + 1 = 1 | Suma 1 con acarreo 0 |
| 1 + 0 = 1 | Suma 1 con acarreo 0 |
| 1 + 1 = 10 | Suma 0 con acarreo 1 |



3. Errores de transmisión y detección de errores.

d) Chequeos de Redundancia Cíclicas:

Las sumas de chequeo son superadas por los chequeos de redundancias cíclicas, (Cyclic Redundancy Check o **CRC**), en su capacidad para detectar errores. También son conocidos como secuencias de chequeo de trama, (Frame Check Sequence o **FSC**).

El Sistema de detección de errores conocido como CRC, es el que se está utilizando actualmente en las comprobaciones de transmisiones en las redes, y también es utilizado en la comprobación de errores en la transferencia de archivos entre discos de las computadoras.

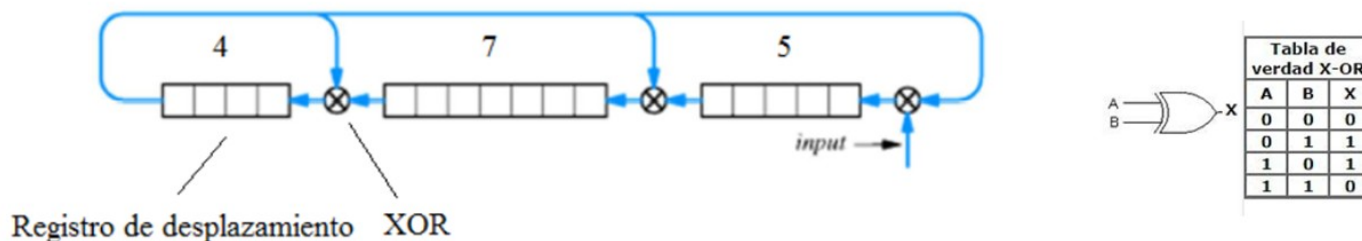
El CRC permite detectar los **errores en ráfagas**, (burst), que son los que más frecuentemente se producen en las transmisiones en redes. Estos errores se producen cuando un efecto electromagnético afecta la transmisión. En este caso la perturbación provoca el cambio de un grupo continuo y acotado de bits.. Se usan **en conjunción** el sistema de **detección de paridad** y el sistema de **comprobación de redundancia cíclica**.

Implementación en hardware:

- Este ejemplo está compuesto de tres Registros de desplazamiento, de cuatro, siete y cinco bits cada uno. Lo que conforma una salida de dieciséis bits, $(4+7+5=16)$.
- Se hacen ingresar por la entrada, (input), todos los bits de la trama, lo que va modificando la salida de dieciséis bits. Al ingresar el último bit de la trama, queda conformada la salida con una palabra de dieciséis bits.

Ejemplo de Salida: $\begin{matrix} 4 & 7 & 5 & = & 16 \\ S=1001\ 0000001\ 00001 & & S=1001000000100001 \end{matrix}$

- El circuito de hardware es como sigue:



Explicación en decimal: (Esta es una explicación para comprender el proceso aproximado, pero no es cierto en todos los casos en el sistema decimal).

D = Datos

P = Polinomio que se multiplica por $D = 10^1 = 10$

G = Generador

R = Resto

D = 13

P = 10

G = 4

----- Transmisor -----

$$\begin{array}{r} 130 \\ 10 \\ 2 \\ \hline 132 \end{array}$$

$$D \times P = 13 \times 10 = 130 = DP$$

$$DP / G = 130 / 4 = 32 \text{ con } R = 2$$

Se envía al Receptor la suma $S = DP + R = 130 + 2 = 132$

----- Receptor -----

$$\begin{array}{r} 132 \\ 12 \\ 0 \\ \hline 132 \end{array}$$

$$S / G = 132 / 4 = 33 \text{ con Resto } 0$$

Explicación en binario:

Proceso realizado por el Transmisor:

Se interpretan los datos binarios como polinomios y se opera con aritmética binaria módulo 2.

Ejemplo: $D=101110$

$$P(X)=X^5+X^3+X^2+X^1$$

El polinomio de los Datos se multiplica por 2^n . Siendo n el número de bits que deseamos para el Resto de la operación. Esto sirve solamente para agregar ceros a la derecha de los Datos para incorporar allí el Resto.

Ejemplo: $D=101110 \quad 2^3 = 1000 \gggg \quad D \times 2^3 = 101110 \times 1000 = 1011101000$

Luego se divide el resultado anterior por un polinomio predeterminado denominado Generador, (G),

Ejemplo: $G=1001$

Lo que nos permite obtener el Resto de la división, que es lo que importa en este proceso.

Finalmente se envía $(D \times 2^3 + R)$, donde R es el resto de la división, que se incorpora justo en los tres bits de la derecha.

Proceso realizado por el Receptor:

El receptor debe dividir lo enviado por el transmisor, por el polinomio predeterminado llamado generador, G. Y debe comprobar que el Resto de esta división es cero. Si es así debe considerar los datos como correctos, sin errores. Por supuesto que si el Resto de esta división no es cero existen errores en la transmisión.

$$(D \times 2^3 + R) / G \gggggggg \text{ Resto} = 0$$

----- Fin de la Unidad 4 -----

Atención:

Lo siguiente es un ejemplo de cálculo de CRC, para ser leído e interpretado por los alumnos que quieran profundizar este tema.

Ejemplo de cálculo de CRC.

- Considere:

| | | |
|--------------------------------------|--------------|--------------------------|
| – Mensaje: | $D = 101110$ | $(6 \text{ bits}) = 2^6$ |
| – Polinomio codificador o Generador: | $G = 1001$ | $(4 \text{ bits}) = 2^4$ |
| – Resto por ser calculado. | $R = ???$ | $(3 \text{ bits}) = 2^3$ |

- Pasos:

En el transmisor:

El mensaje se multiplica por 2^3 : $D * 2^3 = 101110 * 1000 = 101110000$

Porque elegimos el Resto con 3 bits $= 2^3$ (Siempre es uno menos que el grado del polinomio generador que es de 2^4)

Esto equivale a agregar tres ceros a la derecha de D, en aritmética binaria módulo 2.

$$\begin{array}{r}
 101110 \\
 * \quad 1000 \\
 \hline
 000000 \\
 000000 \\
 000000 \\
 101110 \\
 \hline
 101110000
 \end{array}$$

El producto se divide por G:

$$(D * 2^3) / G = 101110000 / 1001$$

$$\begin{array}{r}
 \begin{array}{c} G \\ \hline 1 \ 0 \ 0 \ 1 \end{array} \overline{) \begin{array}{c} 1 \ 0 \ 1 \ 0 \ 1 \ 1 \\ 1 \ 0 \ 1 \ 1 \ 1 \ 0 \ 0 \ 0 \ 0 \end{array}} \\
 \underline{1 \ 0 \ 0 \ 1} \\
 1 \ 0 \ 1 \\
 \underline{0 \ 0 \ 0} \quad D \\
 1 \ 0 \ 1 \ 0 \\
 \underline{1 \ 0 \ 0 \ 1} \\
 1 \ 1 \ 0 \\
 \underline{0 \ 0 \ 0} \\
 1 \ 1 \ 0 \ 0 \\
 \underline{1 \ 0 \ 0 \ 1} \\
 1 \ 0 \ 1 \ 0 \\
 \underline{1 \ 0 \ 0 \ 1} \\
 0 \ 1 \ 1 \quad R
 \end{array}$$

Se utiliza operaciones XOR para las sumas.

es decir si son iguales es cero
si son distintos es uno.

$$\begin{array}{ll}
 1 + 1 = 0 & \text{y } 0 + 0 = 0 \\
 1 + 0 = 1 & \text{y } 0 + 1 = 1
 \end{array}$$

$$\begin{array}{ll}
 \text{es decir} & = 0 \\
 & \neq 1
 \end{array}$$

El resto es sumado al producto $D * 2^3$:

$$D * 2^3 + R$$

$$\begin{array}{r}
 101110000 \\
 + \quad 011 \\
 \hline
 101110011
 \end{array}$$

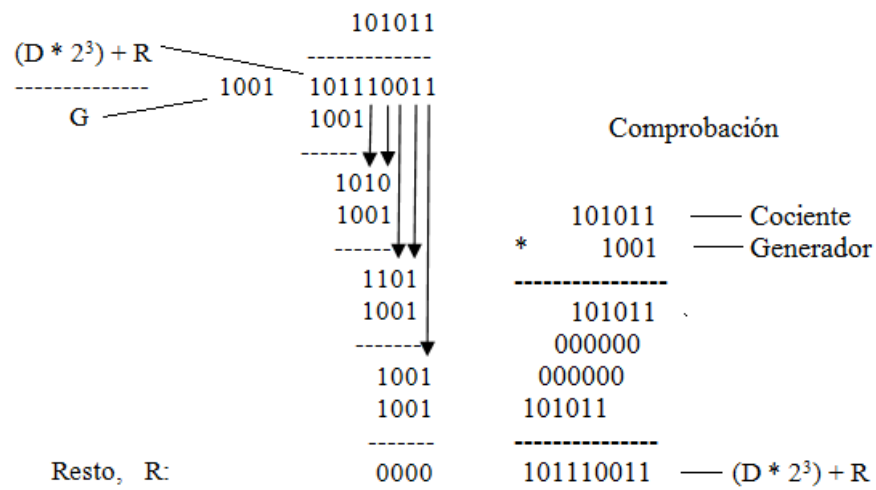
Esto envía el transmisor: $D * 2^3 + R$

es decir

$$101110011$$

En el receptor:

El receptor efectúa la división de lo que recibió: $(D * 2^3 + R)$ por G



Y detectará la presencia de errores cuando al hacer esta división el resto resulta **no nulo**.