# Perancangan Komponen Terprogram Tugas Kuliah dan Praktikum PKT Project 1 Rotary Encoder



Disusun oleh: Nurul Akbar Arlan (07111940000075)

Dosen:

Rudy Dikairono, ST., MT.

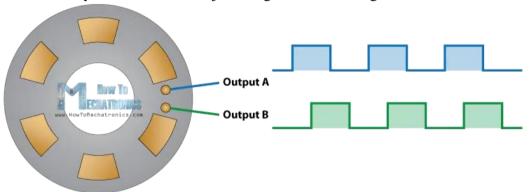
Bidang Studi Elektronika
Departemen Teknik Elektro
Institut Teknologi Sepuluh Nopember
Surabaya
2021

# Tugas Kuliah dan Praktikum PKT Project 1 Rotary Encoder

### **Resume Rotary Encoder**

Rotary Encoder adalah sebuah perangkat yang mengubah suatu posisi sudut, tugu, atau gandar menjadi sebuah sinyal elektrik digital atau analog berdasarkan gerak rotasi. Terdapat beberapa jenis rotary encoder berdasarkan sinyal output dan sensing technology-nya. Berdasarkan sinyal outputnya rotary encoder dibagi menjadi jenis Incremental dan Absolute. Berdasarkan Sensing Technology-nya dibagi menjadi magnetik, optikal, dan laser.

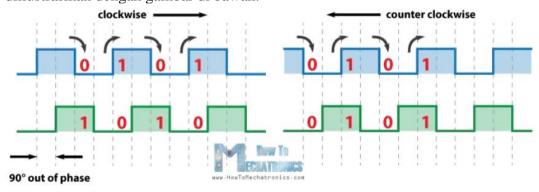
Rotary Encoder bekerja dengan ilustrasi gambar dibawah ini.,



Common Pin C

dimana terdapat sebuah ruang yang terhubung dengan common pin C dan dua kontak pin A dan B. Ketika encodernya berputar, pin A mulai kontak dengan common pin sehingga muncullah sinyal dari kontak antar kedua pin dan common pin.

Dari sinyal output pin A dan pin B, kita dapat menentukan bagaimana arah dari Rotary Encoder. Ketika pin A berubah dan nilai sinyal pn A dan pin B tidak bernilai sama maka encoder berputar searah jarum jam, berdasarkan gambar ilustrasi di atas. Dan ketika pin A berubah dan nilainya bernilai sama dengan pin B maka encoder berputar berlawanan arah jarum jam. Sinyal tersebut dapat diilustrasikan dengan gambar di bawah.



#### Rangkaian Digital VHDL

Pada rangkaian digital VHDL terdapat bagian inisialisasi port dan sinyal.

```
LIBRARY ieee
 1
2
3
     USE ieee.std_logic_1164.ALL:
         ieee.numeric_std.ALL;
     USE IEEE.STD_LOGIC_UNSIGNED.ALL:
 5
6
7
8
9
    □ENTITY rotary_encoder IS
    (rot_a, rot_b
lout2, lout1, lout0
                                          : in STD_LOGIC;
: out STD_LOGIC_VECTOR (6 downto 0));
10
     END rotary_encoder;
11
12
13
    □ARCHITECTURE logic OF rotary_encoder IS
14
                          15
        SIGNAL aprev
        SIGNAL counter
16
17
18
        SIGNAL bcd0
        SIGNAL bcd1
19
        STGNAL bcd2
20
```

Pada rangkaian ini digunakan lima port, dua port input dan tiga port output. Port input terdiri dari port rot\_a dan rot\_b, kedua input ini berfungsi sebagai input dari output pin a dan pin b rotary encoder. Port output terdiri dari port lout2, lout1, dan lout0 yang berfungsi sebagai output rangkaian yang menyimpan data seven segment. Lalu digunakan juga lima Signal, aprev untuk menyimpan nilai sinyal rot\_a pada iterasi sebelumnya, bcd0, bcd1, dan bcd2 berfungsi untuk menyimpan nilai desimal dari satuan, puluhan, dan ratusan.

```
21
22
     ⊟BEGIN
          PROCESS (rot_a, rot_b)
variable Z : STD_LOGIC_VECTOR (21 DOWNTO 0);
     23
24
25
          BEGIN
               --memastikan nilai z kembali 0
26
27
              FOR i in 0 to 21 LOOP
Z(i) := '0';
     28
29
              END LOOP;
               --rotary encoder
30
     IF (rot_a /= aprev) THEN
                  IF (rot_b /= rot_a) THEN
IF (counter < "1111100111") THEN
31
     32
33
     ₽
     占
                          counter <= counter + 1;
34
35
                         counter <= "0000000000";
                      END IF;
36
     上
37
                  ELSIF (rot_b = rot_a) THEN
IF (counter > "0000000000") THEN
38
     F
39
                          counter <= counter - 1;
40
                          counter <= "1111100111":
41
42
                      END IF;
43
                  END IF;
44
              END IF;
              aprev <= rot_a;
```

Selanjutnya adalah proses pertama dari rangkaian VHDL ini, sebelum ke proses pertama pada line 26 sampai 28 terdapat command untuk memastikan nilai Z, yang nantinya digunakan pada proses konversi biner ke bcd, kembali menjadi nol. Proses pertama dari rangkaian VHDL ini merupakan updown counter yang ditrigger oleh arah Gerakan counter tersebut, counter akan bekerja sebagai up counter ketika rotary encoder berputar searah jarum jam, sebaliknya ketika rotary encoder berputar berlawanan arah jarum jam maka counter akan bekerja sebagai down counter.

```
46
             --convert ke bcd
47
             Z(12 DOWNTO 3) := counter;
             FOR i IN 0 TO 6 LOOP

IF Z(13 DOWNTO 10) > "0100" THEN
48
    49
    Z(13 \text{ DOWNTO } 10) := Z(13 \text{ DOWNTO } 10) + "0011";
50
51
                END IF; IF Z(17
                          DOWNTO 14) > "0100" THEN
52
    53
                    Z(17 DOWNTO 14) := Z(17 DOWNTO 14) + "0011";
54
                END IF;
55
                 Z(21 DOWNTO 1) := Z(20 DOWNTO 0);
56
             END LOOP;
57
58
             bcd0 \ll Z(13 DOWNTO 10);
             bcd1 \le Z(17 DOWNTO 14);
59
60
             bcd2 \ll Z(21 DOWNTO 18);
61
         END PROCESS;
62
```

Proses kedua adalah pengonversian nilai biner dari counter menjadi bcd(binary coded decimal) karena dibutuhkan oleh seven segment. Proses ini bekerja dengan cara angka biner digeser(shift right) dan dicuplik empat angka-empat angka, bila nilai dari keempat angka biner itu lebih besar dari 4 maka ditambahkan dengan 3, dan seterusnya hingga semua angka biner tercuplik.

```
-seven segment
out0 <= "0000001"
63
64
65
          lout0 <=
                                when bcd0 =
                                              "0000"
                    "1001111"
                                              "0001"
                                when bcd0 =
                                                      else
                                              "0010"
                    "0010010"
66
67
68
69
70
71
72
73
74
75
76
77
78
79
                                when
                                      bcd0
                                                      else
                    "0000110"
                                              "0011"
                                when bcd0 =
                                                      else
                    "1001100"
                                              "0100"
                                when
                                      bcd0 =
                    "0100100"
                                              "0101"
                                when
                                      bcd0 =
                    "0100000"
                                              "0110"
                                     bcd0
                                when
                    "0001111"
                                              "0111"
                                when bcd0 =
                    "0000000"
                                              "1000"
                                when bcd0 =
                    "0000100"
                                              "1001" else
                               when bcd0 =
                    "0110000";
          lout1 <= "0000001"
                                              "0000"
                                when bcd1 =
                                                      else
                    "1001111"
                                              "0001"
                                when
                                     bcd1 =
                                                      else
                    "0010010"
                                              "0010"
                                      bcd1 =
                                                      else
                                when
                                              "0011"
                    "0000110"
                                      bcd1
                                                      else
                                when
80
                    "1001100"
                                              "0100"
                                     bcd1 =
                                when
                                                      else
                                              "0101"
81
                    "0100100"
                                      bcd1 =
                                when
                                                      else
82
                    "0100000"
                                              "0110"
                                when bcd1 =
                                                      else
83
                    "0001111"
                                              "0111"
                                when bcd1 =
                                                      else
84
85
                    "0000000"
                                              "1000"
                                when bcd1 =
                                                      else
                    "0000100"
                                              "1001"
                               when bcd1 =
                                                      else
86
87
                    "0110000":
88
89
          lout2 <= "0000001"
                               when bcd2 = when bcd2 =
                                              "0000"
                                                      else
                    "1001111"
                                              "0001"
                                                      else
90
91
92
93
94
95
96
                    "0010010"
                                              "0010"
                                when bcd2
                                                      else
                    "0000110"
                                              "0011"
                                when
                                      bcd2
                                                      else
                    "1001100"
                                              "0100"
                                when
                                     bcd2
                                                      else
                                              "0101"
                    "0100100"
                                when
                                      bcd2
                                                      else
                    "0100000"
                                              "0110"
                                when
                                      bcd2
                                                      else
                    "0001111"
                                              "0111"
                                when
                                      bcd2
                                                      else
                    "0000000"
                                              "1000"
                                when bcd2
                                                      else
                                              "1001"
                    "0000100"
                                when bcd2
                                           =
                                                      else
                    "0110000":
98
      END logic;
```

Dan proses terakhir adalah mengubah nilai bcd kedalam seven segment.

#### **VHDL** Testbench

Pada praktikum pertama ini testbench yang terdapat dua testbench yang digunakan, pertama testbench ketika encoder berputar searah jarum jam.

```
add wave rot_a rot_b lout2 lout1 lout0
force rot_a 0 0, 1 5ns, 0 15ns -repeat 20ns
force rot_b 0 0, 1 10ns -repeat 20ns
run 1020ns
```

rot\_a diberi sinyal 0-1-1-0 dengan periode 5ns setiap nilai dan rot\_b diberi sinyal 0-0-1-1 dengan periode 5ns setiap nilai, diulang terus menerus hingga 1020ns.

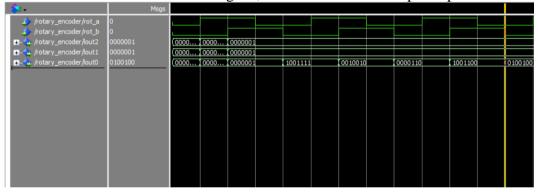
Dan tesbench kedua ketika encoder berputar berlawanan arah jarum jam.

```
add wave rot_a rot_b lout2 lout1 lout0
force rot_a 1 1, 0 5ns, 1 15ns -repeat 20ns
force rot_b 0 0, 1 10ns -repeat 20ns
run 1030ns
```

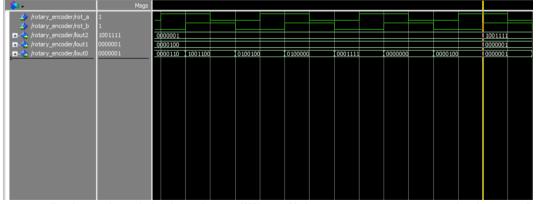
rot\_a diberi sinyal 1-0-0-1 dengan periode 5ns setiap nilai dan rot\_b diberi sinyal 0-0-1-1 dengan periode 5ns setiap nilai, diulang terus menerus hingga 1030ns.

## Hasil Pengujian

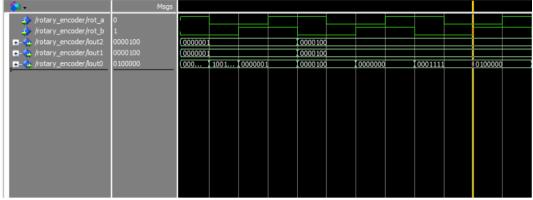
Pada testbench pertama, dapat dilihat nilai output seven segment bertambah 2 setiap 1 periode pulsa. Dapat dilihat terdapat error pada pulsa pertama dimana nilai turun ke 999 dan naik lagi 0, dan counter mulai pada pulsa kedua.



dan testbench ini bekerja hingga nilai output seven segment bernilai 100(lout 2 bernilai 1001111, lout1 bernilai 0000001, dan lout0 bernilai 0000001) pada waktu 1010 hingga 1020ns.



Pada testbench kedua, dapat dilihat nilai output seven segment berkurang 2 setiap 1 periode pulsa. Seperti testbench pertama terdapat error pada pulsa pertama.



dan testbench bekerja hingga nilai output seven segment bernilai 899(lout 2 bernilai 0000000, lout1 bernilai 0000100, dan lout0 bernilai 0000100) pada waktu 1020 hingga 1030ns.

