**SPEC LAB 2**

**1. ALU Simulation**

**- Input:** 2 input 32 bit là A và B, 1 Opcode 3 bit

**- Output:** C-32 bit

- **Mối quan hệ:**

+ Thực hiện các phép toán: +, - , not, and, or, xor, dịch trái, dịch phải.  
 + Cần thực hiện 8 phép toán -> Opcode để xác định các phép toán là 3 bit

|  |  |  |
| --- | --- | --- |
| Opcode | Phép toán | Chế độ hoạt động |
| 000 | + | Số học |
| 001 | - |
| 010 | NOT | Logic |
| 011 | AND |
| 100 | OR |
| 101 | XOR |
| 110 | Dịch trái << | Dịch bit |
| 111 | Dịch phải >> |

**2. Majority simulation**

**- Input:** 1 input 32 bit -> in

- **Output:** 1 output 1 bit -> out

- **Mối quan hệ:**

+ Chế độ đếm số lượng bit 1 và bit 0: Majority 1 sẽ đếm số lượng bit 1 và bit 0 trong đầu vào và đưa ra số lượng bit 1 và bit 0 -> so sánh và đưa ra output

**3. CRA simulation <Carry Ripple Adder> <mạch cộng 8 bit đầu vào sử dụng kiến trúc Carry Ripple Adder>**

**- Input:**  2 input đầu vào 8 bit <x,y>, 1 cờ nhớ ngõ vào c\_in 1 bit

- **Output:** 1 output đầu ra là tổng s, 1 output là cờ nhớ ngõ ra c\_out 1 bit

- **Mối quan hệ:**

+ Truth Table

|  |  |  |  |  |
| --- | --- | --- | --- | --- |
| x | y | C\_in | C\_out | s |
| 0 | 0 | 0 | 0 | 0 |
| 0 | 0 | 1 | 0 | 1 |
| 0 | 1 | 0 | 0 | 1 |
| 0 | 1 | 1 | 1 | 0 |
| 1 | 0 | 0 | 0 | 1 |
| 1 | 0 | 1 | 1 | 0 |
| 1 | 1 | 0 | 1 | 0 |
| 1 | 1 | 1 | 1 | 1 |

+ Các output được tính toán theo:

s0 = x0 xor y0 xor c\_in

si = xi xor yi xor c[i-1] <i € [1:7]> <c là cờ nhớ ngõ ra tạm thời 7 bit sau mỗi lần đưa vào bộ FULL adder>

c0 = c\_in and (x0 xor y0) or (x0 and y0)

ci = c[i-1] and (xi xor yi) or (xi and yi) (i € [1:6] )

C\_out = c[6] and (x7 and y7) or (x7 and y7)

+ Sử dụng 8 bộ full adder để có được đầu ra là c\_out 1 bit và sau mỗi bộ full adder sẽ đưa ra 1 cờ nhớ ngõ ra tạm gọi là c để sử dụng cho bộ adder phía sau và đưa ra lần lượt các bit của output tổng s 8 bit

