

MÔN HỌC: HỆ ĐIỀU HÀNH

CÂU HỎI VÀ BÀI TẬP CHƯƠNG 7

1. Quản lý bộ nhớ là gì? Các yêu cầu đối với quản lý bộ nhớ là gì?

- Quản lý bộ nhớ là công việc của hệ điều hành với sự hỗ trợ của phần cứng nhằm phân phối, sắp xếp các process trong bộ nhớ sao cho hiệu quả

- Các yêu cầu đối với việc quản lý bộ nhớ:

- Các phát bộ nhớ cho các process
- Tái định vị
- Bảo vệ: Phải kiểm tra truy xuất bộ nhớ có hợp lệ không
- Chia sẻ: cho phép các process chia sẻ vùng nhớ chung
- Kết gán địa chỉ nhớ luận lý của user vào địa chỉ thực

2. Trình bày đặc điểm các loại địa chỉ bộ nhớ?

- Địa chỉ vật lý (physical address) là một vị trí thực trong bộ nhớ chính

- Địa chỉ luận lý (logical address) là một vị trí nhớ được diễn tả trong một chương trình (địa chỉ ảo virtual address)

- Các trình biên dịch tạo ra mã lệnh chương trình mà trong đó mọi tham chiếu bộ nhớ đều là địa chỉ luận lý
- Địa chỉ tương đối là một kiểu địa chỉ luận lý trong đó các địa chỉ được biểu diễn tương đối so với một vị trí xác định nào đó trong chương trình
- Địa chỉ tuyệt đối: địa chỉ tương đương với địa chỉ thực

3. Địa chỉ lệnh và dữ liệu được chuyển đổi thành địa chỉ thực có thể xảy ra tại những thời điểm nào?

- Địa chỉ lệnh và dữ liệu được chuyển đổi thành địa chỉ thực có thể xảy ra tại ba thời điểm khác nhau

- Compile time: nếu biết trước địa chỉ bộ nhớ của chương trình thì có thể kết gán địa chỉ tuyệt đối lúc biên dịch
- Load time: vào thời điểm loading, loader phải chuyển đổi địa chỉ khả tải định vị thành địa chỉ thực trên một địa chỉ nền
- Execution time: khi trong quá trình thực thi, process có thể di chuyển từ segment này sang segment khác trong bộ nhớ thì quá trình chuyển đổi địa chỉ được trì hoãn đến thời điểm thực thi

4. Liên kết động (dynamic linking) là gì?

- Quá trình link đến một module ngoài (external module) được thực hiện sau khi đã tạo xong load module

5. Phân mảnh ngoại và phân mảnh nội là gì?

- Phân mảnh ngoại

- Kích thước không gian nhớ còn trống đủ để thỏa mãn một yêu cầu cấp phát, tuy nhiên không gian nhớ này không liên tục => có thể dùng cơ chế kết khối để gom lại thành vùng nhớ liên tục

- Phân mảnh nội

- Kích thước vùng nhớ được cấp phát có thể hơi lớn hơn vùng nhớ yêu cầu

- Hiện tượng phân mảnh nội thường xảy ra khi bộ nhớ thực được chia thành các khối kích thước cố định và các process được cấp phát theo đơn vị khối

6. Như thế nào là phân vùng động, phân vùng cố định? Các chiến lược placement dùng để làm gì? Có những chiến lược nào?

- Phân vùng động
 - Số lượng partition không cố định và partition có thể có kích thước khác nhau
 - Mỗi process được cấp phát chính xác dung lượng bộ nhớ cần thiết
 - Gây ra hiện tượng phân mảnh ngoại
- Phân vùng cố định
 - Khi khởi động hệ thống, bộ nhớ chính được chia thành nhiều phần rời nhau gọi là các partition có kích thước bằng nhau hoặc khác nhau
 - Process nào có kích thước nhỏ hơn hoặc bằng kích thước partition thì có thể được nạp vào partition đó
- Các chiến lược placement dùng để cấp phát bộ nhớ trống nào đó cho một process và giúp giảm chi phí compaction
- Các chiến lược placement:
 - Best-fit
 - First-fit
 - Next-fit
 - Worst-fit

7. Cơ chế phân trang là gì? Cơ chế chuyển đổi địa chỉ trong phân trang được thực hiện như thế nào?

- Cơ chế phân trang:
 - Cơ chế cấp phát bộ nhớ không liên tục
 - Chia bộ nhớ vật lý thành các khối cố định gọi là các khung trang (frames).
 - Kích thước của frame là lũy thừa của 2, từ khoảng 512 byte đến 16MB.
 - Chia bộ nhớ luận lý thành các khối nhớ bằng nhau gọi là các trang (pages).
 - Kích thước của page bằng kích thước của frame.
 - Chương trình có N trang cần N khung trống (free frames) trong bộ nhớ để nạp vào
 - Thiết lập bảng phân trang (page table) để ánh xạ địa chỉ luận lý thành địa chỉ thực.
- Cơ chế chuyển đổi địa chỉ trong phân trang được thực hiện:
 - Địa chỉ luận lý gồm có:
 - Số hiệu trang (Page number) p
 - Địa chỉ tương đối trong trang (Page offset) d
 - Nếu kích thước của không gian địa chỉ ảo là 2^m , và kích thước của trang là 2^n (đơn vị là byte hay word tùy theo kiến trúc máy) thì

8. Bảng trang được cài đặt và tổ chức như thế nào? Thời gian truy xuất hiệu dụng (effective access time) được xác định như thế nào?

- Bảng trang được cài đặt và tổ chức:
 - Bảng phân trang thường được lưu giữ trong bộ nhớ chính
 - Mỗi process được hệ điều hành cấp một bảng phân trang
 - Thanh ghi page-table base (PTBR) trỏ đến bảng phân trang
 - Thanh ghi page-table length (PTLR) biểu thị kích thước của bảng phân trang (có thể được dùng trong cơ chế bảo vệ bộ nhớ)
 - Thường dùng một bộ phận cache phần cứng có tốc độ truy xuất và tìm kiếm cao, gọi là thanh ghi kết hợp (associative register) hoặc translation look-aside buffers (TLBs)

- Thời gian truy xuất hiệu dụng:
 - Tính thời gian truy xuất hiệu dụng (effective access time, EAT)
 - Thời gian tìm kiếm trong TLB (associative lookup): ϵ
 - Thời gian một chu kỳ truy xuất bộ nhớ: x
 - Hit ratio: tỉ số giữa số lần chỉ số trang được tìm thấy (hit) trong TLB và số lần truy xuất khởi nguồn từ CPU
 - Kí hiệu hit ratio: α
 - Thời gian cần thiết để có được chỉ số frame
 - Khi chỉ số trang có trong TLB (hit) $\epsilon + x$
 - Khi chỉ số trang không có trong TLB (miss) $\epsilon + x + x$
 - Thời gian truy xuất hiệu dụng

$$\begin{aligned}
 EAT &= (\epsilon + x)\alpha + (\epsilon + 2x)(1 - \alpha) \\
 &= (2 - \alpha)x + \epsilon
 \end{aligned}$$

9. Cơ chế hoán vị là gì?

- Một process có thể tạm thời bị swap ra khỏi bộ nhớ chính và lưu trên một hệ thống lưu trữ phụ. Sau đó, process có thể được nạp lại vào bộ nhớ để tiếp tục quá trình thực thi

10. (Bài tập mẫu) Giả sử bộ nhớ chính được cấp phát thành các phân vùng có kích thước là 600K, 500K, 200K, 300K (theo thứ tự), sau khi thực thi xong, các tiến trình có kích thước 212K, 417K, 112K, 426K (theo thứ tự) sẽ được cấp phát bộ nhớ như thế nào, nếu sử dụng: Thuật toán First fit, Best fit, Next fit, Worst fit? Thuật toán nào cho phép sử dụng bộ nhớ hiệu quả nhất trong trường hợp trên?

Trả lời:

a. Xét trường hợp bộ nhớ được phân vùng cố định:

*First fit:

Tiến trình 212K sẽ được cấp phát vùng nhớ 600K.

Tiến trình 417K sẽ được cấp phát vùng nhớ 500K.

Tiến trình 112K sẽ được cấp phát vùng nhớ 200K.

Tiến trình 426K sẽ phải chờ vì không còn vùng nhớ trống thỏa yêu cầu.

* Best fit:

Tiến trình 212K sẽ được cấp phát vùng nhớ 300K.

Tiến trình 417K sẽ được cấp phát vùng nhớ 500K.

Tiến trình 112K sẽ được cấp phát vùng nhớ 200K.

Tiến trình 426K sẽ được cấp phát vùng nhớ 600K.

* Next fit:

Tiến trình 212K sẽ được cấp phát vùng nhớ 600K.

Tiến trình 417K sẽ được cấp phát vùng nhớ 500K.

Tiến trình 112K sẽ được cấp phát vùng nhớ 200K.

Tiến trình 426K sẽ phải chờ vì không còn vùng nhớ trống thỏa yêu cầu.

* Worst fit:

Tiến trình 212K sẽ được cấp phát vùng nhớ 600K.

Tiến trình 417K sẽ được cấp phát vùng nhớ 500K.

Tiến trình 112K sẽ được cấp phát vùng nhớ 300K.

Tiến trình 426K sẽ phải chờ vì không còn vùng nhớ trống thỏa yêu cầu.

b. Xét trường hợp bộ nhớ được phân vùng động:

*First fit:

Tiến trình 212K sẽ được cấp phát vùng nhớ 600K => Vùng nhớ trống 388K.

Tiến trình 417K sẽ được cấp phát vùng nhớ 500K.

Tiến trình 112K sẽ được cấp phát vùng nhớ 388K.

Tiến trình 426K sẽ phải chờ vì không còn vùng nhớ trống thỏa yêu cầu.

* Best fit:

Tiến trình 212K sẽ được cấp phát vùng nhớ 300K.

Tiến trình 417K sẽ được cấp phát vùng nhớ 500K.

Tiến trình 112K sẽ được cấp phát vùng nhớ 200K.

Tiến trình 426K sẽ được cấp phát vùng nhớ 600K.

* Next fit:

Tiến trình 212K sẽ được cấp phát vùng nhớ 600K.

Tiến trình 417K sẽ được cấp phát vùng nhớ 500K.

Tiến trình 112K sẽ được cấp phát vùng nhớ 200K.

Tiến trình 426K sẽ phải chờ vì không còn vùng nhớ trống thỏa yêu cầu.

* Worst fit:

Tiến trình 212K sẽ được cấp phát vùng nhớ 600K. => Vùng nhớ trống 388K.

Tiến trình 417K sẽ được cấp phát vùng nhớ 500K.

Tiến trình 112K sẽ được cấp phát vùng nhớ 388K.

Tiến trình 426K sẽ phải chờ vì không còn vùng nhớ trống thỏa yêu cầu.

11. (Bài tập mẫu) Xét một không gian địa chỉ có 12 trang, mỗi trang có kích thước 2K, ánh xạ vào bộ nhớ vật lý có 32 khung trang.

a. Địa chỉ logic gồm bao nhiêu bit?

b. Địa chỉ physic gồm bao nhiêu bit?

Trả lời:

a. Địa chỉ logic gồm 2 phần: chỉ số trang và độ dời (offset) trong trang. Cần 4 bit để biểu diễn chỉ số trang và 11 bit ($2^{11} = 2K = 2048$) để biểu diễn độ dời trong trang. Vậy địa chỉ logic gồm 15 bit.

b. Thực hiện tương tự. Địa chỉ physic gồm 16 bit.

12. (Bài tập mẫu) Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính.

a. Nếu thời gian cho một lần truy xuất bộ nhớ bình thường (memory reference) là 200ns thì mất bao nhiêu thời gian cho một thao tác truy xuất bộ nhớ (paged memory reference) trong hệ thống này?

b. Nếu sử dụng TLBs với hit-ratio là 75%, thời gian để tìm trong TLBs xem như bằng 0, tính thời gian truy xuất bộ nhớ (effective access time) trong hệ thống?

Trả lời:

- a. Mỗi thao tác truy xuất bộ nhớ trong hệ thống này sẽ cần thực hiện 2 lần truy xuất bộ nhớ thông thường: truy xuất bảng trang (để xác định vị trí khung trang) và truy xuất vị trí bộ nhớ (xác định dựa trên sự kết hợp giá trị khung trang tìm được ở lần trước với độ dời trong trang). Do đó thời gian của một thao tác truy xuất bộ nhớ sẽ là $200 \times 2 = 400\text{ns}$.
- b. Thời gian truy xuất bộ nhớ (effective access time) trong hệ thống:

$$\text{EAT} = (2 - \alpha)x + \varepsilon = 250 \text{ ns}.$$

13. Một máy tính 32-bit địa chỉ, sử dụng một bảng trang 2 cấp. Địa chỉ ảo được phân bổ như sau: 9 bit dành cho bảng trang cấp 1, 11 bit cho bảng trang cấp 2 và còn lại cho offset. Cho biết kích thước một trang trong hệ thống và địa chỉ ảo có bao nhiêu trang?

- Kích thước của một trang trong hệ thống $= 2^n$ với n là số bit của offset $\Rightarrow n = 32 - 9 - 11 = 12 \Rightarrow$ Kích thước của một trang trong hệ thống $= 2^{12} = 4096$
- Số trang của địa chỉ ảo $2^9 \times 2^{11} = 1048576$

14. Giả sử địa chỉ ảo 32-bit được phân tách thành 4 trường a, b, c, d. 3 trường đầu tiên được dùng cho bảng trang 3 cấp, trường thứ 4 dành cho offset. Số lượng trang có phụ thuộc vào kích thước của cả 4 trường này không? Nếu không, những trường nào ảnh hưởng đến số lượng trang, những trường nào không ảnh hưởng?

- Số lượng trang không phụ thuộc vào kích thước của cả 4 trường
- Trường a, b và c ảnh hưởng. Trường d không ảnh hưởng

15. (Bài tập mẫu) Cho bảng trang như hình bên.

0	6
1	4
2	5
3	7
4	1
5	9

- a. Địa chỉ vật lý 6568 sẽ được chuyển thành địa chỉ ảo bao nhiêu? Biết rằng kích thước mỗi frame là 1K bytes.
- b. Địa chỉ ảo 3254 sẽ được chuyển thành địa chỉ vật lý bao nhiêu? Biết rằng kích thước mỗi frame là 2K bytes.

Trả lời:

- a. Địa chỉ vật lý 6568 nằm ở khung trang 6 với độ dài 424. Trang 0 được nạp vào khung trang 6
=> Địa chỉ ảo là 424.
- b. Địa chỉ 3254 nằm ở trang 1 với độ dài 1206. Trang 1 được nạp vào khung trang 4 => Địa chỉ vật lý là 9398.

16. Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính.

- a. Nếu thời gian cho một lần truy xuất bộ nhớ bình thường là 124 nanoseconds, thì mất bao nhiêu thời gian cho một thao tác truy xuất bộ nhớ trong hệ thống này?
- b. Nếu sử dụng TLBs với hit-ratio (tỷ lệ tìm thấy) là 95%, thời gian để tìm trong TLBs bằng 34ns, tính thời gian cho một thao tác truy xuất bộ nhớ trong hệ thống (effective memory reference time).

Trả lời:

- a) $124/2 = 62 \text{ ns}$
- b) $(34 + 124) * 0.95 + (34 + 124 + 124) * 0.05 = 164.2 \text{ ns}$

17. Xét một hệ thống sử dụng kỹ thuật phân trang, với bảng trang được lưu trữ trong bộ nhớ chính. Nếu sử dụng TLBs với hit-ratio (tỷ lệ tìm thấy) là 87%, thời gian để tìm trong TLBs là 24 ns. Thời gian truy xuất bộ nhớ trong hệ thống (effective memory reference time) là 175ns. Tính thời gian cho một lần truy xuất bộ nhớ bình thường?

$$(24 + x) * 0.87 + (24 + 2x) * 0.13 = 175 \Rightarrow x = 1333.628$$

Thời gian cho một lần truy xuất là $2x = 266.536 \text{ ns}$

18. Biết thời gian truy xuất trong bộ nhớ thường không sử dụng TLBs là 250ns. Thời gian tìm kiếm trong bảng TLBs là 26ns. Hỏi xác suất tìm thấy trong TLBs bằng bao nhiêu nếu thời gian truy xuất trong bộ nhớ chính là 182ns?

- Xác suất tìm thấy trong TLBs là tỷ lệ giữa thời gian truy xuất thành công trong TLBs và tổng thời gian truy xuất

- Thời gian truy xuất thành công trong TLBs là thời gian tìm kiếm trong TLBs cộng với thời gian truy xuất trong bộ nhớ chính là $26\text{ns} + 182\text{ns} = 208\text{ns}$
- Tổng thời gian truy xuất là thời gian truy xuất thành công trong TLBs cộng với thời gian truy xuất không thành công trong TLBs là : $208\text{ns} + 250\text{ns} = 458\text{ns}$
- Do đó xác suất tìm thấy trong TLBs là:

$$P = (208\text{ns} / 458\text{ns}) * 100\% = 45.26\%$$